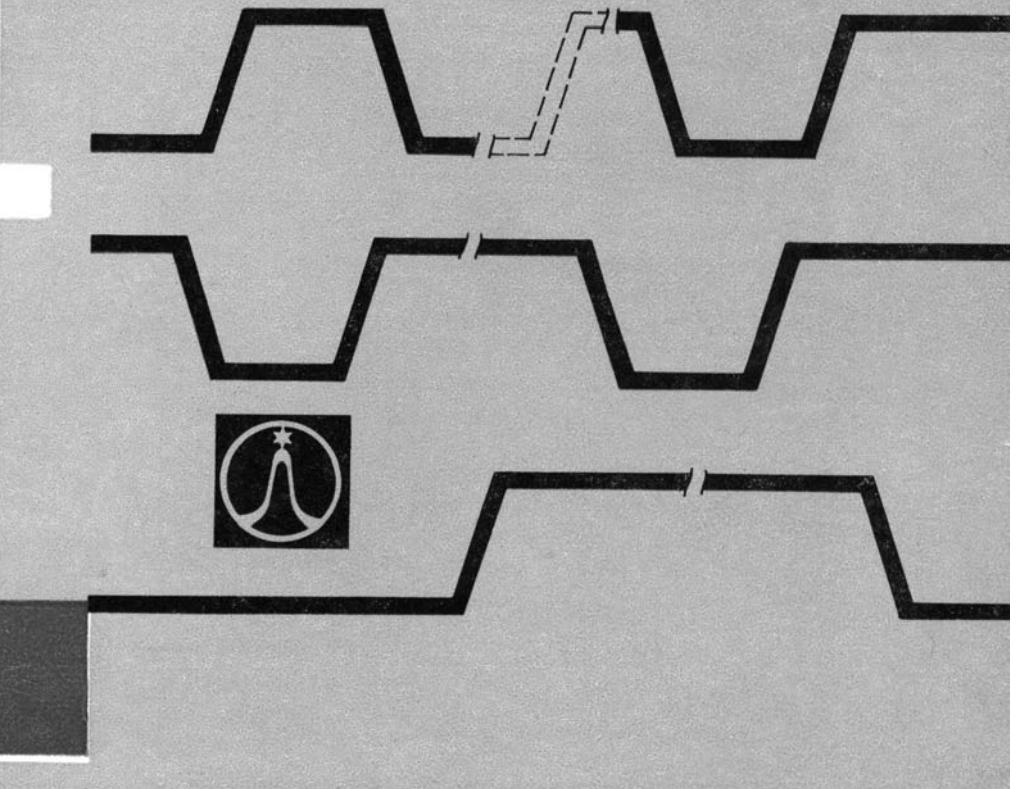
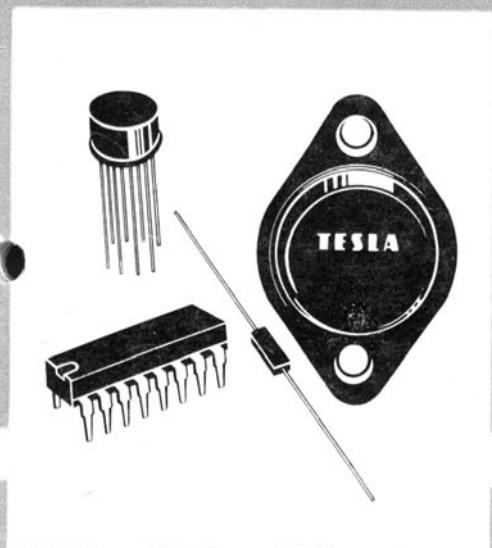


TESLA

**INTEGRATED CIRCUITS
INTEGRIERTE SCHALTKREISE**

**LINEAR
DIGITAL**



INTEGRATED CIRCUITS

INTEGRIERTE SCHALTKEISE

1978-79

CONTENTS

LINEAR INTEGRATED CIRCUITS

- A. F. and I. F. amplifiers
- A. F. double amplifiers
- Differential amplifiers
- R. F. amplifiers 0 to 120 MHz
- Monolithic voltage stabilizers
- I. F. — F. M. amplifiers, demodulator,
A. F. preamplifier
- Electronic touch plate switch
for program selection
- Integrated circuits for colour
decoder PAL / SECAM
- A. F. power amplifiers
- Operational amplifiers
- Precision voltage regulators
- Circuits for phase-control
of triacs and thyristors

LOGIC INTEGRATED CIRCUITS

- Circuits of the basic TTL SSI series
- Circuits of the TTL MSI series
- Four-bit bistable latches
- Divide-by-ten, divide-by-two counters
- BCD-to-decimal decoders/drivers
- Shift registers
- Multiplexers
- BCD-to-one of sixteen decoder
- Synchronous reversible counters
- Bipolar memory
 - 64-bit memory RAM
 - 256-bit memory PROM
 - 256-bit Schottky clamped
memory RAM
- Schottky logic integrated
circuits TTL
- High noise immunity circuits
 - DTL
 - gates
 - MZ100 on TTL signal converter
 - TTL on MZ100 signal converter
 - J-K flip-flop
 - Timing circuit
- Logic integrated circuits MNOS
 - Divide-by-ten counter
 - Static shift register
 - Dynamic shift register
- Logic integrated circuits special

INHALT

LINEARE INTEGRIERTE SCHALTKEISE

- | | |
|--|----|
| NF- und ZF-Verstärker | 4 |
| NF-Doppelverstärker | 6 |
| Differential-Verstärker | 6 |
| HF-Verstärker 0 bis 120 MHz | 8 |
| Monolithische Spannungsstabilisatoren | 8 |
| FM-ZF-Verstärker, Demodulator,
NF-Vorverstärker | 9 |
| Elektronische Sensor-Taste
zur Programmwahl | 10 |
| Integrierte Schaltkreise für Farbdekoder
PAL / SECAM | 13 |
| NF-Leistungsverstärker | 18 |
| Operationsverstärker | 20 |
| Präzise Spannungsstabilisatoren | 26 |
| Phasenansteuerungsschaltungen für Triacs
und Thyristors | 29 |

LOGISCHE INTEGRIERTE SCHALTKEISE

- | | |
|--|----|
| Schaltkreise der Grundreihe TTL SSI | 30 |
| Schaltkreise der TTL MSI-Reihe | 32 |
| 4-Bit-Zwischenspeicher | 34 |
| Teiler durch zehn, Teiler durch zwei | 35 |
| BCD-Dezimal-Dekoder | 36 |
| Schieberegister | 37 |
| Datenselektoren / Multiplexers | 38 |
| 4-Bit binär Dekoder | 39 |
| Synchrone Vorwärts-Rückwärts-Zähler | 40 |
| Bipolare Speicher <ul style="list-style-type: none"> 64-Bit-Schreib/Lesespeicher RAM 256-Bit-Festwertspeicher PROM 256-Bit-Schottky Schreib/Lesespeicher RAM | 41 |
| Schottky logische integrierte
Schaltkreise TTL | 42 |
| Langsame störsichere Logik DTL, <ul style="list-style-type: none"> MZ 100-Serie Gatter MZ 100-TTL-Pegelumsetzer TTL-MZ 100-Pegelumsetzer J-K Flip-Flop Zeitglied | 43 |
| Logische integrierte MNOS-Schaltkreise <ul style="list-style-type: none"> Dekadischer Teiler Statischer Schieberegister Dynamischer Schieberegister | 44 |
| Logische integrierte Sonderschaltkreise | 45 |
| EXPORT : | |
| KOVO EXPORT - IMPORT | |
| 170 88 PRAHA 7 | |
| CZECHOSLOVAKIA | |

TESLA ROŽNOV

národní podnik

756 61 ROŽNOV POD RADHOŠTEM

INSTRUCTION FOR SOLDERING

All semiconductor devices are very sensible to elevated temperatures. In order to prevent them being damage, the following procedure should be adhered to, when such devices are soldered:

First the ends of leads should be tinned over a length of 5 millimetres. An inert cleaning agent should be used for soldering (preferably colophonium, solved in alcohol). In the course of soldering, the excessive heat from the leads must be removed in such a way, that the lead is gripped in flat-nosed pliers between the semiconductor device and the point to be soldered, whereby the heat transfer towards the semiconductor crystal is eliminated. Soldering lugs in the device, to which the semiconductor devices is to be soldered, must also be first tinned. For soldering use only a perfectly insulated soldering iron, or an iron, which during the soldering process is disconnected from the mains. If both parts are well prepared, the time for soldering proper can be reduced to 1–2 seconds.

OPERATIONAL RECOMMENDATIONS FOR DESIGNERS

As far as it is necessary to bend the leads at the device, the bend may be made minimum 3 mm from the edge of the device case. The lead must not be stressed for bending on the point of the seal of the case (there is a risk of breaking off).

STORAGE

It is permitted to store the semiconductor devices only in the closed, dry and ventilated places, where there is not corrosive ambient, which would be harmful for devices. It is recommended to keep the storage temperature over the range of 5 to 35 °C, relative humidity of the ambient less than 75 %.

LÖTVORSCHRIFT

Halbleiterbauelemente sind gegen übermässige Erwärmung empfindlich. Um eine Beschädigung zu verhüten, sollte daher folgender Vorgang beim Löten eingehalten werden:
Die Anschlussenden müssen im voraus in einer Länge von 5 mm verzинnt werden. Zum Löten muss ein neutrales Flussmittel (am besten eine Lösung von Kolophonium in Alkohol) verwendet werden. Beim Löten muss die lästige Wärme von den Anschlüssen dadurch abgeleitet werden, dass der Anschluss an der Stelle zwischen der Lötstelle und dem Halbleiter-Bauelement in die Backen einer Flachzange geklemmt wird, so dass die Wärme sich nicht durch den Anschluss zum Halbleiterkristall fortsetzen kann. Auch der Lötose in Gerät muss im voraus Zinn aufgetragen werden. Halbleiter-Bauelemente dürfen im Gerät mit elektrisch einwandfrei isoliertem oder während des Löten vom elektrischen Netz abgeschalteten Lötkolben durchgeführt werden. Sind die Teile im voraus gut vorbereitet, reicht für das eigentliche Löten eine Zeit von 1 bis 2 Sekunden aus.

ANWEISUNG FÜR MONTAGE

Wenn es bei der Montage nötig ist die Ausführungen zu biegen, muss die Biegungsstelle wenigstens 3 mm vom Rande des Halbleitergehäuses entfernt sein. Die Übergangsstelle der Ausführung aus dem Gehäuse darf nicht durch Biegungsbeanspruchung überangestrengt werden (Bruchgefahr).

LAGERUNG

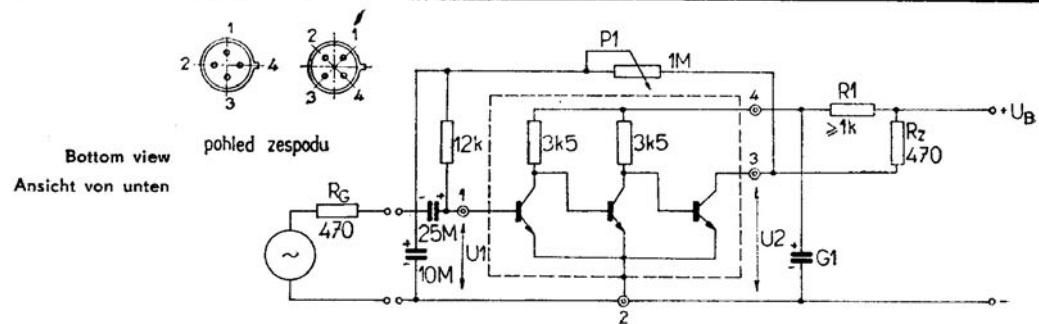
Die Halbleiter-Bauelemente dürfen nur in geschlossenen, trockenen und gelüftetet Räumen gelagert werden, wo nicht die Gefahr einer aggressiven Umgebung besteht, die auf die Halbleiter-Bauelemente schädlichen Einfluss haben könnte. Es wird empfohlen, in den Lagerungsräumen einen Wärmezustand von 5 bis 35 °C einzuhalten und eine relative Feuchtigkeit, die kleiner als 75 % ist.

Type	Page Seite	Type	Page Seite	Type	Page Seite	Type	Page Seite
MA3000	7	MBA810AS	18	MH7400	30	MH8400	30
MA3005	8	MBA810S	18	MH7403	30	MH8410	30
MA3006	8	MCA640	15	MH7404	30	MH8420	30
MA7805	26	MCA650	16	MH7405	30	MH8430	30
MA7812	26	MCA660	17	MH7410	30	MH8437	30
MA7815	26	MDA2010	19	MH7420	30	MH8438	30
MA7824	26	MDA2020	19	MH7430	30	MH8440	30
MAA115	4	MH1SS1	60	MH7437	30	MH8450	30
MAA125	4	MH1ST1	61	MH7438	30	MH8451	30
MAA145	4	MH2009	55	MH7440	30	MH8453	30
MAA225	4	MH2009A	55	MH7442	32	MH8454	30
MAA245	4	MH5400	30	MH7450	30	MH8460	30
MAA325	5	MH5410	30	MH7451	30	MH8472	30
MAA345	5	MH5420	30	MH7453	30	MH8474	30
MAA435	5	MH5430	30	MH7454	30	MH8490A	32
MAA436	29	MH5437	30	MH7460	30	MH8493A	32
MAA501	20	MH5438	30	MH7472	30	MH8496	32
MAA502	20	MH5440	30	MH7474	30	MH84150	32
MAA503	21	MH5450	30	MH7475	32	MH84151	32
MAA504	20	MH5451	30	MH7489	41	MH84154	32
MAA525	5	MH5453	30	MH7490A	32	MH84164	32
MAA550	8	MH5454	30	MH7493A	32	MH84S00	45
MAA661	9	MH5460	30	MH7496	32	MH84S03	45
MAA723	28	MH5472	30	MH74141	32	MH84S04	45
MAA723H	28	MH5474	30	MH74150	32	MH84S10	45
MAA725	22	MH5490A	32	MH74151	32	MH84S20	45
MAA725B	22	MH5493A	32	MH74154	32	MH84S37	45
MAA725C	22	MH5496	32	MH74164	37	MH84S38	45
MAA725H	22	MH54150	32	MH74188	41	MH84S40	45
MAA725J	22	MH54151	32	MH74192	32	MH84S51	45
MAA725K	22	MH54154	32	MH74193	32	MH84S64	45
MAA741	24	MH54164	32	MH74S00	45	MH84S74	45
MAA741C	24	MH54S00	45	MH74S03	45	MH84S112	45
MAA748	24	MH54S03	45	MH74S04	45	MHB108	56
MAA748C	24	MH54S04	45	MH74S10	45	MHB1032	57
MAS560	10	MH54S10	45	MH74S20	45	MHB2100	58
MAS561	11	MH54S20	45	MH74S37	45	MHB4032	59
MAS562	12	MH54S37	45	MH74S38	45	MZH115	51
MBA125	6	MH54S38	45	MH74S40	45	MZH145	51
MBA145	6	MH54S40	45	MH74S51	45	MZH165	51
MBA225	6	MH54S51	45	MH74S64	45	MZH185	51
MBA245	6	MH54S64	45	MH74S74	45	MZJ115	51
MBA530	13	MH54S74	45	MH74S112	45	MZK105	51
MBA540	14	MH54S112	45	MH74S201	41		

THREE STAGE LINEAR INTEGRATED AMPLIFIERS
DREISTUFIGER LINEARER INTEGRIERTER VERSTÄRKER
MAA115, MAA125, MAA145, MAA225, MAA245

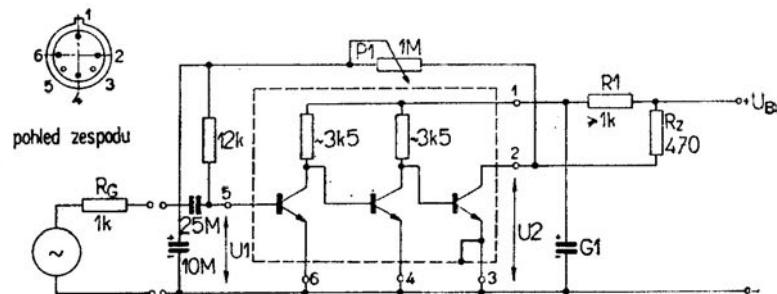
Outlines • Abmessungen IO1

MAA115
MAA125
MAA145



Outlines • Abmessungen IO2

MAA225
MAA245



Characteristic data:

Kenndaten:

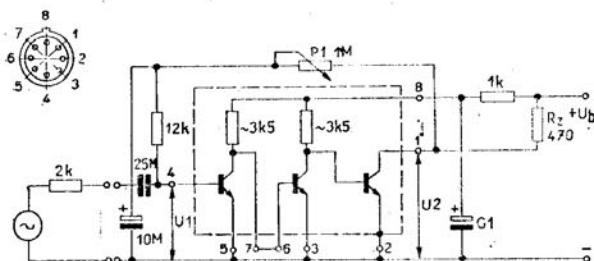
Type Typ	MAA115	MAA125	MAA145	MAA225	MAA245	Measured at: Gemessen bei:
Voltage gain Spannungsverstärkung	$A_U > 50$	—	—	—	—	dB $U_B = 1,3 \text{ V}, U_{2\ eff} = 0,3 \text{ V}, f = 1 \text{ kHz}, R_z = 470 \Omega$
	A_U	—	$75 > 70$	—	$84 > 78$	dB $U_B = 7 \text{ V}, U_{2\ eff} = 2,1 \text{ V}, f = 1 \text{ kHz}, R_z = 470 \Omega$
	A_U	—	—	$75 > 70$	—	dB $U_B = 12 \text{ V}, U_{2\ eff} = 3,6 \text{ V}, f = 1 \text{ kHz}, R_z = 470 \Omega$
	A_U	—	$59 > 54$	$59 > 54$	—	dB $U_B = 7 \text{ V}, U_{2\ eff} = 1,7 \text{ V}, f = 1 \text{ MHz}, R_z = 470 \Omega$
Input resistance Eingangswiderstand	R_I	—	> 3	—	—	kΩ $U_B = 7 \text{ V}, U_{2\ eff} = 2,1 \text{ V}, f = 1 \text{ kHz}, R_z = 470 \Omega$
	R_I	—	—	> 2	—	kΩ $U_B = 12 \text{ V}, U_{2\ eff} = 3,6 \text{ V}, f = 1 \text{ kHz}, R_z = 470 \Omega$
Distortion Klirrfaktor	K	< 10	—	—	—	% $U_B = 1,3 \text{ V}, U_{2\ eff} = 0,3 \text{ V}, f = 1 \text{ kHz}, R_z = 470 \Omega$
	K	—	$< 1,5$	—	< 10	% $U_B = 7 \text{ V}, U_{2\ eff} = 2,1 \text{ V}, f = 1 \text{ kHz}, R_z = 470 \Omega$
	K	—	—	$< 1,5$	—	% $U_B = 12 \text{ V}, U_{2\ eff} = 3,6 \text{ V}, f = 1 \text{ kHz}, R_z = 470 \Omega$
Noise voltage Rauschspannung	U_N	< 5	—	$2 < 5$	—	μV $U_B = 1,3 \text{ V}, R_z = 470 \Omega, R_g = 470 \Omega$
	U_N	—	$2 < 5$	$2 < 5$	—	μV $U_B = 4,5 \text{ V}, R_z = 470 \Omega, R_g = 470 \Omega$
						$f = 40 \text{ Hz} \dots 15 \text{ kHz}$

Maximum ratings:

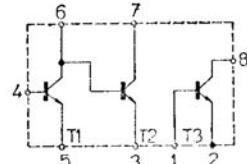
	Grenzwerte:	MAA115	MAA125	MAA145	MAA225	MAA245
Supply voltage	Betriebsspannung	U_B max	4	7	12	V
Peak voltage	Spitzenspannung	$U_{3/2M}$ max	4	7	12	V
Total current	Gesamtstrom	I max	50			mA
Total dissipation	Verlustleistung ($\vartheta_a \leq 45^\circ\text{C}$)	P_{tot} max	300			mW
Thermal resistance	Wärmewiderstand	R_{thja} max	330			K/W
Junction temperature	Sperrschichttemperatur	ϑ_j max	150			°C
Ambient temperature	Umgebungstemperatur	ϑ_a max	$-55 \dots +125$			
Supply voltage	Betriebsspannung	U_B max	7		12	V
Peak voltage	Spitzenspannung	$U_{2/3M}$ max	7		12	V
Current I_2, I_3	Strom I_2, I_3	I_2, I_3 max		40		mA
Current I_4	Strom I_4	I_4 max		5		mA
Current I_6	Strom I_6	I_6 max		5		mA
Total dissipation	Verlustleistung ($\vartheta_a \leq 45^\circ\text{C}$)	P_{tot} max		300		mW
Thermal resistance	Wärmewiderstand	R_{thja} max		300		K/W
Junction temperature	Sperrschichttemperatur	ϑ_j max		150		°C
Ambient temperature	Umgebungstemperatur	ϑ_a max		$-55 \dots +125$		

Bottom view

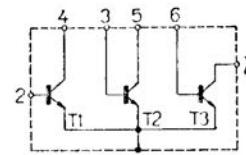
Ansicht von unten



MAA325
MAA345



MAA435



MAA525

Outlines • Abmessungen IO3

Characteristic data:

Charakteristische Daten:

	A_U	> 70	dB	Measured at Gemessen bei
MAA325 MAA345	A_U	> 60	dB	$U_B = 7 \text{ V}$, $U_{2\ eff} = 2,1 \text{ V}$, $f = 1 \text{ kHz}$, $R_g = 2 \text{ k}\Omega$,
	K	< 10	%	$R_z = 470 \Omega$
	F1)	< 8	dB	$U_B = 7 \text{ V}$, $U_{2\ eff} = 1,7 \text{ V}$, $f = 1 \text{ MHz}$, $R_g = 2 \text{ k}\Omega$,
	$h_{21E}^1)$	> 30		$U_B = 7 \text{ V}$, $U_{2\ eff} = 2,1 \text{ V}$, $f = 1 \text{ kHz}$, $R_g = 2 \text{ k}\Omega$,
	$U_{7/5\ sat}^1)$	< 0,2	V	$R_z = 470 \Omega$
	$U_{1/2\ sat}^2)$	< 0,6	V	$U_{7/5} = 6 \text{ V}$, $I_5 = 100 \mu\text{A}$, $f = 1 \text{ kHz}$, $R_g = 2 \text{ k}\Omega$,
				$\Delta f = 30 \text{ Hz} \dots 15 \text{ kHz}$
				$U_{7/5} = 1 \text{ V}$, $I_5 = 1 \text{ mA}$
				$U_{8/5} = 6 \text{ V}$, $I_C = 10 \cdot I_B$
				$U_{8/2} = 6 \text{ V}$, $U_{6/3} = 0 \text{ V}$, $R_z = 470 \Omega$

MAA435	h_{21E1}	> 40		$U_{6/4} = 6 \text{ V}$, $I_5 = 0,2 \text{ mA}$
	h_{21E2}	> 40		$U_{7/6} = 6 \text{ V}$, $I_3 = 0,2 \text{ mA}$
	h_{21E3}	> 40		$U_{8/1} = 3,5 \text{ V}$, $I_2 = 15 \text{ mA}$
	U_{BE}	0,55 ... 0,8	V	$I_5 = 0,2 \text{ mA}$, $U_{4/5} = 6 \text{ V}$
	$U_{8/2S}$	< 0,7	V	$I_1 = 0,5 \text{ mA}$, $I_8 = 20 \text{ mA}$
	$U_{7/3S}$	< 0,9	V	$I_6 = 0,2 \text{ mA}$, $I_7 = 8 \text{ mA}$
	F	< 8	dB	$U_{6/5} = 6 \text{ V}$, $I_6 = 100 \mu\text{A}$, $R_g = 2 \text{ k}\Omega$, $f = 1 \text{ kHz}$,
	$h_{21E} (\text{T1}, \text{T2}, \text{T3}) \geq 1$			$\Delta f = 30 \text{ Hz} \dots 15 \text{ kHz}$
				$U_{CE} = 6 \text{ V}$, $I_E = 2 \text{ mA}$, $f = 100 \text{ MHz}$

MAA525	h_{21E}	> 20		$U_{CE} = 6 \text{ V}$, $I_E = 2 \text{ mA}$ ($\text{T}_1, \text{T}_2, \text{T}_3$)
	U_{BE}	0,5 < 0,75 < 0,8	V	$U_{CE} = 6 \text{ V}$, $I_E = 200 \mu\text{A}$ ($\text{T}_1, \text{T}_2, \text{T}_3$)
	U_{CES}	< 0,4	V	$I_C = 8 \text{ mA}$, $I_B = 0,4 \text{ mA}$ ($\text{T}_1, \text{T}_2, \text{T}_3$)
	$ h_{21e} $	≥ 1		$U_{CE} = 6 \text{ V}$, $I_E = 2 \text{ mA}$, $f = 100 \text{ MHz}$ ($\text{T}_1, \text{T}_2, \text{T}_3$)
	$F(\text{T}_1)$	≤ 10	dB	$U_{4/1} = 6 \text{ V}$, $I_4 = 100 \mu\text{A}$, $R_G = 2 \text{ k}\Omega$, $f = 1 \text{ kHz}$,
				$\Delta f = 30 \text{ Hz} \dots 15 \text{ kHz}$

1) Of first transistor
Des ersten Transistors

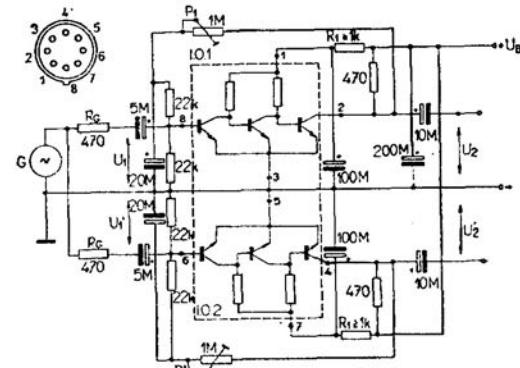
2) Of third transistor
Des dritten Transistors

Maximum ratings:
Grenzdaten:

	MAA325	MAA345	MAA435	MAA525 (T1,T2,T3)
U_B	max 7	12 V	$U_{6/5}$ max 7 V	U_{CEO} max 7 V
$U_{8/3}$	max 7	7 V	$U_{7/3}$ max 7 V	U_{EBO} max 5 V
$U_{1/2}$	max 7	12 V	$U_{8/2}$ max 9 V	$I_C(\text{T}_3)$ max 40 mA
$U_{7/40}$	max 20	V	$U_{6/4}$ max 15 V	$I_C(\text{T}_2)$ max 20 mA
$U_{7/5}$	max 7	V	$U_{8/1}$ max 15 V	$I_C(\text{T}_1)$ max 10 mA
$U_{5/4M}$	max 6	V	$U_{5/4}$ max 6 V	$P_{tot}^3)$ max 300 mW
$U_{3/6M}$	max 6	V	$U_{3/6}$ max 6 V	ϑ_j max 150 °C
I_1	max 40 mA	$I_{2/1}$	max 6 V	ϑ_a max -55 ... +125 °C
I_2	max 40 mA	I_2	max 40 mA	
I_5	max 20 mA	I_5	max 20 mA	
I_7	max 20 mA	I_3	max 20 mA	
I_4	max 10 mA	I_1	max 10 mA	
I_3	max 5 mA	I_4	max 10 mA	
I_6	max 10 mA	$P_{tot}^3)$	max 300 mW	
$P_{tot}^3)$	max 300 mW	ϑ_j	max 150 °C	
ϑ_j	max 150 °C	ϑ_a	max -55 ... +125 °C	
ϑ_a	max -55 ... +125 °C			

3) $\vartheta_a < 45^\circ\text{C}$

DUAL LINEAR INTEGRATED CIRCUITS LINEARE INTEGRIERTE DOPPEL-SCHALTKEHRE MBA225, MBA245



Outlines • Abmessungen 103

Type Typ	MBA225	MBA245	Measured at Gemessen bei		
Characteristic data: Kenndaten:					
A_u	> 60	> 60	dB		
A_u	> 50	> 50	dB		
$A_{uI}-A_{uII}$	< 5	< 5	dB		
R_I	> 3	> 3	k Ω		
K	< 1,5	< 1,5	%		
U_N ($U_2 : A_u$)	< 5	< 5	μ V		
$U_{3/80}$	< 6	< 6	V		
$U_{3/60}$	< 6	< 6	V		
		MBA225	MBA245		
Maximum ratings: Grenzdaten:	U_B	max	7	12	V
	$U_{2/30}$	max	7	12	V
	$U_{4/50}$	max	7	12	V
	I	max	50		mA
	P ($\vartheta_a < 45^\circ C$)	max	300		mW
	ϑ_j	max	150		°C
	R_{thja}	max	330		K/W
	ϑ_a	max	-55 ... + 125		°C

LINEAR INTEGRATED CIRCUITS - DIFFERENTIAL AMPLIFIERS

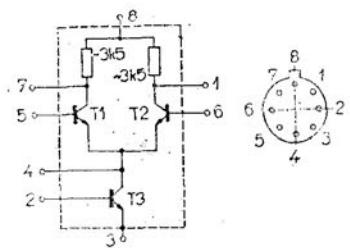
LINEARE INTEGRIERTE SCHALTKEKREISE - DIFFERENTIAL-VERSTÄRKER

MBA125, MBA145

Type Typ		MBA125	MBA145	Measured at Gemessen bei
Characteristic data:	Kenndaten:			
Differential voltage gain	Differential-Spannungsverstärkung	A_{ud}	> 50	
Output amplitude	Ausgangs-Spitzenspannung	U_{OM}	3,5	V
Input differential voltage	Eingangsspannungs-Unsymmetrie	U_{IO}	< 4	mV
Input differential current	Eingangsstrom-Unsymmetrie	I_{IO}	< 2	μA
Input quiet current	Eingangs-Null-Strom	I_{IB}	< 50	μA
Coefficient of adding signal suppression	Gleichtaktunterdrückung	CMR	> 60	dB
Input resistance	Eingangswiderstand	R_I	$2,5 > 1$	k Ω
Output resistance	Ausgangswiderstand	R_O	$2,3 < 4$	k Ω
Band width	Bandbreite	BW	0,001 ... 5000	kHz

Outlines • Abmessungen IO 3

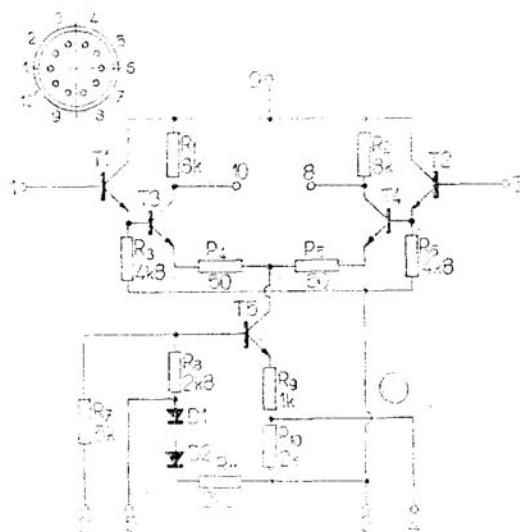
Maximum ratings:	U_B	max	± 7	± 12	V
Grenzwerte:	U_{ID}	max	± 4	± 4	V
	$U_{1/4}$	max	7	12	V
	$U_{7/4}$	max	7	12	V
	$U_{4/3}$	max	7	12	V
	I_{83}	max	20	-	mA
	P_{tot}	max	300	-	mW
	ϑ_j	max	150	-	°C
	ϑ_a	max	-55 . . . +125	-	°C



Maximum ratings:

Grenzwerte:

U_{CC}	max	10	V
U_{EE}	max	-10	V
U_I	max	± 2	V ¹⁾
U_O	max	± 2	V ²⁾
P_{tot}	max	300	mW
ϑ_u	max	-55 ... +125	°C
ϑ_{stg}	max	-65 ... +200	°C



1. Unsymmetrical input
2. Symmetrical input
3. Lead 4,5 not connected

1. Asymmetrischer Eingang
2. Symmetrischer Eingang
3. Ausführung Nr. 4,5 nicht angeschlossen.

Outlines • Abmessungen IO 8

Characteristic data:	Kenndaten:	Measured at: Gemessen bei: $U_{CC} = 6 \text{ V}, U_{EE} = -6 \text{ V}$			
Input offset voltage	Eingangsspannung-Unsymmetrie	U_{IO}	1,4	< 5	mV
Input offset current	Eingangsstrom-Unsymmetrie	I_{IO}	1,2	< 10	μA
Input bias current	Eingangs-Null-Strom	I_{IQ}	23	< 36	μA
Quiescent operating voltage	Betriebs-Null-Spannung	$U_8, U_{10}^3)$	2,6	1,5 ... 3,2	V
Device dissipation	Verlustleistung	$P_{tot}^3)$	25 ... 60	mW	
Diff. voltage gain at unsymmetrical output	Diff. Spannungsverstärkung bei asymmetrischen Ausgang	A_{ud}	32	> 28	dB (f = 1 kHz)
symmetrical output	symmetrischen Ausgang	A_{ud}	37	> 33	dB (f = 1 kHz)
Output voltage swing maximum	Ausgangs-Spitzenspannung max.	U_{OMM}	6,4	> 5	V (f = 1 kHz)
Bandwidth at -3 dB point	Bandbreite für -3 dB	BW	650	> 600	kHz
Common-mode rejection ratio	Gleichphasiges Signalunterdrückungs-Verhältnis	CMR	98	> 70	dB (f = 1 kHz)
Input impedance at unsym. input	Eingangs-Impedanz bei asymmetrischen Eingang	Z_I	195	> 70	k Ω (f = 1 kHz)
Output impedance at unsym. output	Ausgangs-Impedanz bei asymmetrischen Ausgang	Z_O	8	5,5 ... 10,5	k Ω (f = 1 kHz)
Total harmonic distortion	Verzerrung	K	0,2	< 5	% (f = 1 kHz)
AGC range (maximum voltage gain to complete cutoff)	AGC-Bereich (max. Spannungsverstärkung für die totale Sperrung)	AGC	90	> 80	dB (f = 1 kHz)

LINEARE INTEGRIERTE SCHALTKREISE
HF-VERSTÄRKER 0 BIS 120 MHz

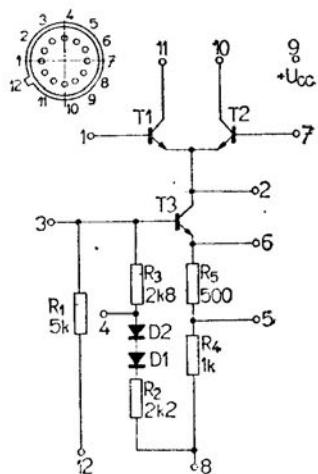
Maximum ratings: ● Grenzwerte:

U_{CC}	max	+12	V
U_{EE}	max	-12	V
$U_I^1)$	max	$\pm 3,5$	V
$U_I^2)$	max	-2,5 ... +3,5	V
P_{tot}	max	300	mW
ϑ_a	max	-55 ... +125	°C
ϑ_{sig}	max	-65 ... +155	°C

- Mode A: Leads 4 and 5 unconnected with lead 8
B: Lead 4 connected to lead 8
C: Lead 5 connected to lead 8
D: Leads 4 and 5 connected to lead 8

- Regime A: Ausführungen 4 und 5 sind nicht verbunden mit Ausführung 8
B: Ausführung 4 ist verbunden mit Ausführung 8
C: Ausführung 5 ist verbunden mit Ausführung 8
D: Ausführungen 4 und 5 sind verbunden mit Ausführung 8.

1) Unsymmetrical input - unsymmetrischer Eingang
2) Symmetrical input - symmetrischer Eingang

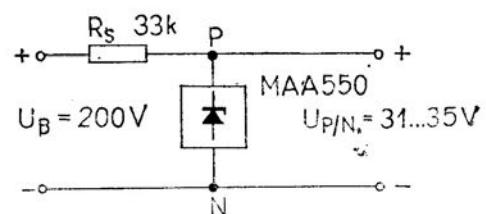


Outlines ● Abmessungen IO 9

Characteristic data:
Charakteristische Daten:

Measured at:
Gemessen bei:
 $U_{CC} = +6 V, U_{EE} = -6 V$

MA3005	U_{IO}	2,6	mV			
MA3006	U_{IO}	0,8	mV			
	I_{IO}	< 1,1	μA			
	I_{IO}	< 42	μA			
	I_{IO}	< 2,1	μA			
	I_{IO}, I_{11}	1,1	mA	Mode A	Regime A	
	I_{IO}, I_{11}	0,5	mA	Mode B	Regime B	
	I_{IO}, I_{11}	3,0	mA	Mode C	Regime C	
	I_{IO}, I_{11}	1,6	mA	Mode D	Regime D	
	I_{CC}, I_{EE}	0,55 ... 1,7	mA	Mode A, $\vartheta_a = + 25^\circ C$	Regime A	
	I_{CC}, I_{EE}	0,23 ... 0,8	mA	Mode A, $\vartheta_a = - 55^\circ C$	Regime A	
	I_{CC}, I_{EE}	1,5 ... 4,6	mA	Mode A, $\vartheta_a + -125^\circ C$	Regime A	
	I_{CC}, I_{EE}	0,75 ... 2,5	mA			
	A_{pk}	20	dB	(f = 100 MHz)	Mode D - Regime D	
	A_{pd}	16	dB	(f = 100 MHz)	Mode D - Regime D	
	F_d	7,8	dB	(f = 100 MHz)	Mode D - Regime D	
	AGC	> 60	dB	(f = 1,75 MHz)	Mode D - Regime D	
	f	0 ... 120	MHz			

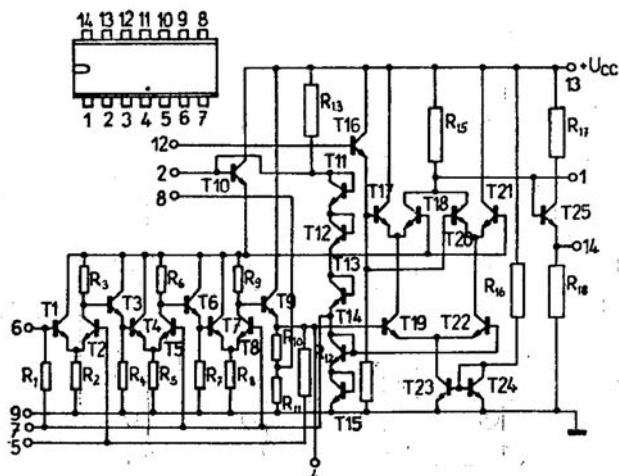


MONOLITHIC INTEGRATED VOLTAGE STABILISER 33 V
MONOLITHISCHER INTEGRIERTER SPANNUNGSSTABILISATOR 33 V

MAA550

Type Typ	$U_{P/N}$	$r_{P/N}$	$\Delta U_{P/N}$	at bei	$I_{P/N}$	Maximum ratings Grenzwerte	Outlines Abmessungen
MAA550	31 ... 35	12 < 25	-125 ... +62		5	$I_{P/N}^1)$ mA	IO 10

1) $\vartheta_c \leq 75^\circ C$

Top view
Ansicht von obenMaximum ratings:
Grenzdaten:

U_{CC}	max	+15	V
$U_{5/6}$	max	± 4	V
P_{tot}	max	600	mW
ϑ_a	max	0 ... +70	°C
ϑ_{stg}	max	-55 ... +155	°C

The negative voltage can not be used on the circuit.
Negative Spannung darf nicht an den Schaltkreis zuführen.

Outlines • Abmessungen IO 13

CHARACTERISTIC DATA: — KENNDATEN: $\vartheta_a = 25^\circ\text{C}$, $U_{CC} = +12 \text{ V}$

Static data:

Total supply current

Voltage on lead 2,
input of detectorVoltage on lead 6,
input of amplifierVoltage on lead 4, output
of amplifier, high levelVoltage on lead 8, output
of amplifier, low levelVoltage on lead 14,
A. F. output

Statische Daten:

Total Betriebsstrom

Spannung an Ausführung 2,
DetektoreingangSpannung an Ausführung 6,
VerstärkereingangSpannung an Ausführung 4,
Verstärkerausgang, GrosspegelSpannung an Ausführung 8,
Verstärkerausgang, KleinpegelSpannung an Ausführung 14,
NF-Ausgang I_{CC} 13 8 ... 18 mA U_2 3,7 V U_6 1,45 V U_4 1,5 V U_8 0,145 V $U_{14 AF}$ 7,00 V

Dynamic data: I. F. Amplifier

Voltage amplifier gain
($U_I = 100 \mu\text{V}$)Input voltage for amplifier
limiting
($\Delta f = \pm 50 \text{ kHz}$, $f_{mod} = 1 \text{ kHz}$)Output A. F. voltage from
detector
($U_I = 10 \text{ mV}$, $\Delta f = \pm 50 \text{ kHz}$, $f_{mod} = 1 \text{ kHz}$)A. M. Rejection
($U_I = 10 \text{ mV}$, $\Delta f = \pm 50 \text{ kHz}$, $f_{mod} = 1 \text{ kHz}$, modul. 30 %)Output A. F. signal distortion
($U_I = 10 \text{ mV}$, $\Delta f = \pm 25 \text{ kHz}$, $f_{mod} = 1 \text{ kHz}$)

Load resistance

Amplifier input resistance

Detector input resistance (lead 12)

Amplifier output resistance (lead 8)

Detector output resistance (lead 14)

Dynamische Daten: ZF-Verstärker $f = 6,5 \text{ MHz}$

Spannungsverstärkung

Eingangsspannung für
Verstärker-BegrenzungNF Detektor-Ausgangs-
spannungAM-Unterdrückung
(Ausführung 12)

NF-Ausgangssignal-Verzerrung

Belastungswiderstand

Verstärker-Eingangswiderstand

Detektor-Eingangswiderstand

(Ausführung 8)

Detektor-Eingangswiderstand

 A_u 60 dB U_{om} 70 μV $U_{O AF}$ 1000 mV

AMR 50 dB

K 1 %

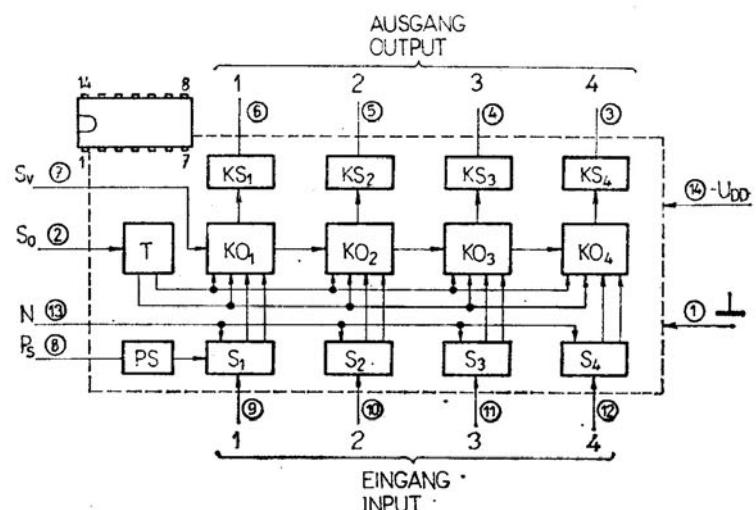
 R_Z > 2 k Ω R_I 3,5 k Ω $R_{I 12}$ 70 k Ω R_O 60 Ω $R_{O 14}$ 100 Ω

UNIPOLARER INTEGRIERTER SCHALTKREIS MNOS - ELEKTRONISCHER BERÜHRUNGSGESTEUERTER, VIERSTELLIGER SCHALTER FÜR TV-PROGRAMMWahl

Maximum ratings • Grenzwerte

U_{DD}	+0,3 ... -35	V
$U_I^1)$	+0,3 ... -35	V
$U_I^2)$	+0,3 ... -20	V
I_O	-10	mA
ϑ_a	0 ... +70	°C
ϑ_{SIG}	-25 ... +125	°C

Block diagram and pin connections
Blockschaltung und Anschlussbelegung



Recommended circuit for electronic touch plate switching of program of television receivers.

Empfohlene Schaltung der elektronischen Sensor-Taste zur Programmwahl der Fernsehempfänger.

- 1) Serial input Sv • Serieneingang Sv
- 2) Parallel inputs and input of shifting pulses
Paralleleingänge und Eingang der Verschiebeimpulsen
- 3) On the pins Ps and N is not recommended to connect of external voltage
An Ausführungen Ps und N ist nicht die Aussenspannung anschliessen zu empfehlen.

Outlines • Abmessungen IO 13

Characteristic data: • Kenndaten:

$-U_{DD} = 22 \dots 32$ V, $\vartheta_a = 0 \dots +70$ °C

Static data:

Supply currents
Input leak current
serial input Sv
parallel inputs
input of shift pulses

Statische Daten:

Versorgungsströme
Eingangs-Ableitstrom
Serieneingang Sv
Paralleleingänge
Verschiebeimpulsen-

$-I_{DD}$

< 4,0

mA

Input capacity
(for all inputs)
 $-U_I = 7$ V, $f = 100$ kHz

Eingangs-Kapazität
(für alle Eingänge)

C_I

< 20

pF

Non switching input voltage²⁾

Eingangs-Spannung für nicht
geschalteten Zustand²⁾
Eingangs-Schaltspannung²⁾
Ausgangs-Reststrom

$-U_{IL}$

< 1,5

V

Switching input voltage²⁾

Eingangs-Schaltspannung²⁾
Ausgangs-Reststrom

$-U_{IH}$

> 7,0

V

Output leak current

Ausgangs-Widerstand in
geschalteten Zustand

$-I_{OL}$

< 5,0

μA

$-U_O = 28$ V

Temperatur-Koeffizient
des Ausgangswiderstandes R_{OH}

R_{OH}

< 500

Ω

Output resistance - on state

$-I_O = 1$ mA

t_{IWp}

< +1,0

Ω/K

$-I_O = 1$ mA, $\vartheta_a = +10 \dots +50$ °C

TK R_{OH}

Dynamic data:

Switching-on impulses width
at parallel controll
 $-U_I = 4$ V

Dynamische Daten: $\vartheta_a = 25$ °C, $-U_{DD} = 28$ V

Frequency of shifting impulses
at serial control

Einschalt-Impulsbreite
bei paralleler Betätigung
Frequenz der Verschiebungsimpulsen
bei Serien-Betätigung

t_{IWp}

> 150

μs

Shifting impulses width
at serial control
 $-U_I = 4$ V

Verschiebungsimpulsbreite
bei Serien-Betätigung

f_s

< 10

kHz

Rise time and trailing edge time
of shifting impulses
at serial control¹⁾

Anstiegzeit und Abfallzeit
der Verschiebungsimpulsen
bei Serien-Betätigung

t_{WS}

> 50

μs

t_r, t_f

< 200

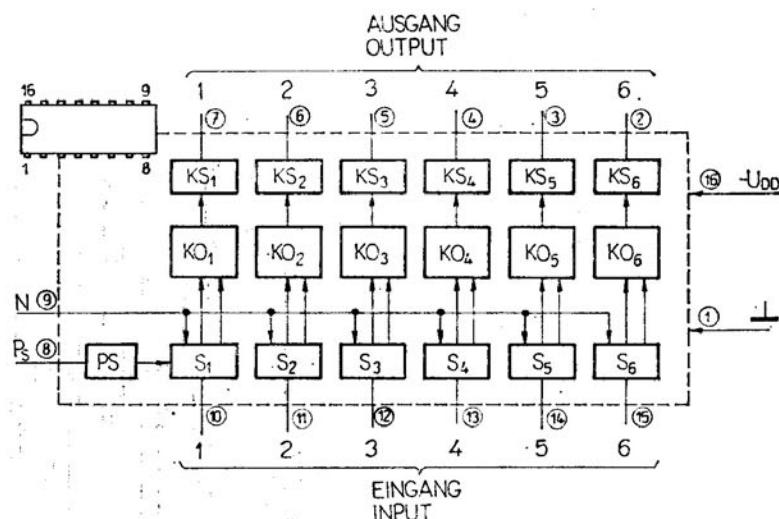
μs

¹⁾ Measured on 10 % and 90 % level of maximum value of shifting impulse.
Gemessen an 10 % und 90 % - Pegel des Verschiebungsimpuls-Wertes.

²⁾ Valid for all inputs.
Gültig für alle Eingänge.

Maximum ratings • Grenzwerte

U_{DD}	+0,3 ... -35	V
U_I)	+0,3 ... -20	V
I_O	-10	mA
ϑ_a	0 ... +70	°C
ϑ_{sig}	-25 ... +125	°C

Block diagram and pin connections
Blockschaltung und Anschlussbelegung

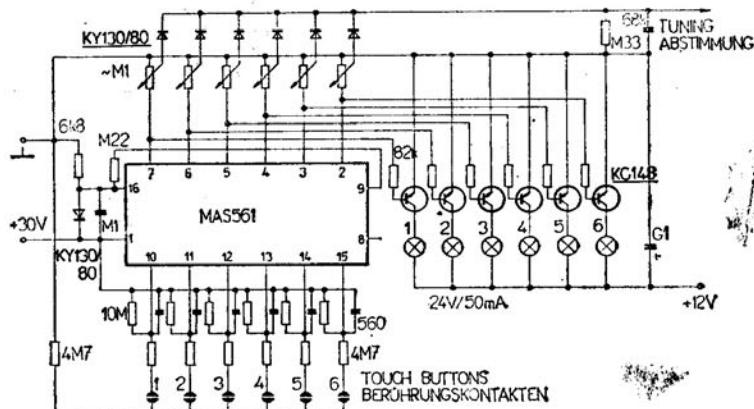
Recommended circuit for electronic touch plate switching of program of radio receivers.

Empfohlene Schaltung der elektronischen Sensor-Taste zur Programmwahl der Rundfunkempfänger.

1) Parallel inputs • Paralleleingänge

2) On the pins Ps and N is not recommended to connect of external voltage.

An Ausführungen Ps und N ist nicht die Aussenspannung anschliessen zu empfehlen.



Outlines • Abmessungen IO 14

Characteristic data: • Kenndaten:

$-U_{DD} = 22 \dots 32$ V, $\vartheta_a = 0 \dots +70$ °C

Static data:

Supply currents

Input leak current parallel inputs
 $-U_I = 20$ VInput capacity
(for all inputs)
 $-U_I = 7$ V, $f = 100$ kHz

Non switching input voltage 1)

Switching input voltage 1)

Output leak current
 $-U_O = 28$ VOutput resistance - on state
 $-I_O = 1$ mATemperature coefficient of output resistance R_{OH}
 $-I_O = 1$ mA, $\vartheta_a = +10 \dots +50$ °C

Statische Daten:

Versorgungsströme

Eingangs-Ableitstrom
ParalleleingängeEingangs-Kapazität
(für alle Eingänge)

Eingangs-Spannung für nicht geschalteten Zustand 1)

Eingangs-Schaltspannung 1)

Ausgangs-Reststrom

Ausgangs-Widerstand in geschalteten Zustand

Temperatur-Koeffizient des Ausgangswiderstandes R_{OH} $-I_{DD}$ $-I_{IL}$ C_I $-U_{IL}$ $-U_{IH}$ $-I_{OL}$ R_{OH} TK R_{OH}

< 4,0

< 1,0

< 20

< 1,5

> 7,0

< 5,0

< 500

< +1,0

mA

\mu A

pF

V

V

\mu A

\Omega

\Omega/K

Dynamic data:

Switching-on impulses width at parallel controll
 $-U_I = 4$ VDynamische Daten: $\vartheta_a = 25$ °C, $-U_{DD} = 28$ V

Einschalt-Impulsbreite bei paralleler Betätigung

 t_{WP}

> 150

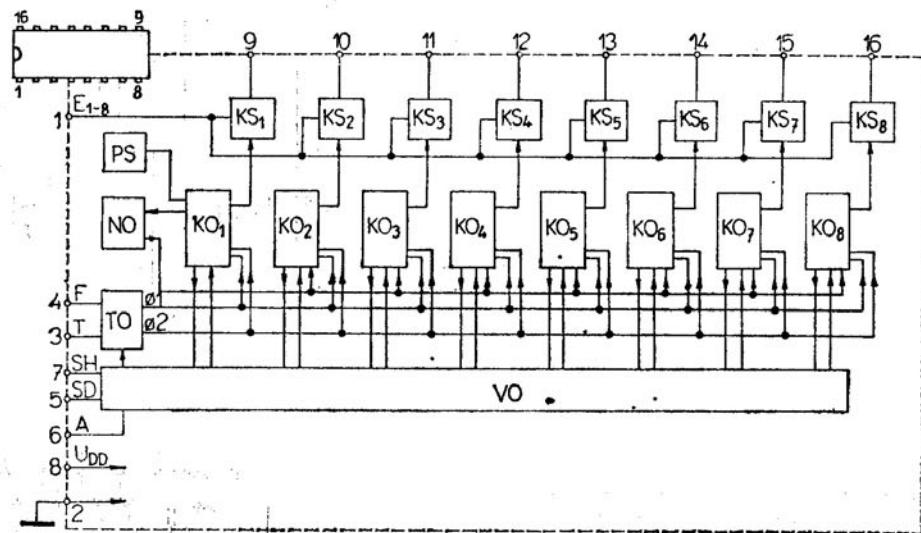
\mu s

1) Valid for all inputs • Gültig für alle Eingänge.

UNIPOLARER INTEGRIERTER SCHALTKREIS MNOS - ELEKTRONISCHER
 BERÜHRUNGSGESTEUERTER, ACHTSTELLIGER SCHALTER FÜR FS- UND
 UKW-RUNDFUNK-PROGRAMMWahl

Maximum ratings • Grenzwerte

U_{DD} 1)	+0,3 ... -35	V
U_I 2)	+0,3 ... -20	V
U_O	+0,3 ... -32	V
I_O	-5	mA
ϑ_a	0 ... +70	°C
ϑ_{stg}	-25 ... +125	°C



- With pin U_{DD} is connected a serial resistor $6,8 \text{ k}\Omega \pm 20\%$. • In Ausführung U_{DD} ist ein Serienwiderstand $6,8 \text{ k}\Omega \pm 20\%$ angeschlossen.
- Valid for pins SH, SD • Gültig für Ausführungen SH, SD.
- On the pins F, T, A is not recommended to connect of external voltage. • An Ausführungen F, T, A ist nicht die Aussenspannung anschliessen zu empfehlen.

Outlines • Abmessungen IO 14

Preliminary data • Vorläufige Daten

Characteristic data:	Kenndaten	$-U_{DD} = 26 \dots 32 \text{ V}$, $\vartheta_a = 0 \dots +70 \text{ °C}$
Supply current	Stromaufnahme	$-I_{DD}$
Input leak current inputs SH, SD $-U_I = 20 \text{ V}$	Eingangs-Ableitstrom der SH-, SD-Eingänge	$-I_{IL}$
Input capacitance inputs SH, SD $-U_I = 7 \text{ V}, f = 100 \text{ kHz}$	Eingangs-Kapazität der SH-, SD-Eingänge	C_{IN}
Non-switching input voltage inputs SH, SD	Eingangs-Spannung für nicht geschalteten Zustand	$-U_{IL}$
Switching input voltage inputs SH, SD	Eingangs-Schaltspannung der SH-, SD-Eingänge	$-U_{IH}$
Output voltage of pin A level H	Ausgangs-Spannung der A-Ausführung, H-Zustand	$-U_{AO\ H}$
Output voltage of pin A level L	Ausgangs-Spannung der A-Ausführung, L-Zustand	$-U_{AO\ L}$
Output leak current $-U_O = 32 \text{ V}$	Ausgangs-Reststrom	$-I_{OL}$
Output resistance - on state $-I_O = 1 \text{ mA}$	Ausgangs-Widerstand im geschalteten Zustand	R_{OH}
Temperature coefficient of output resistance R_{OH} $-I_O = 1 \text{ mA}, \vartheta_a = +10 \dots +50 \text{ °C}$	Temperatur-Koeffizient des Ausgangswiderstandes R_{OH}	TK R_{OH}
		Ω/K

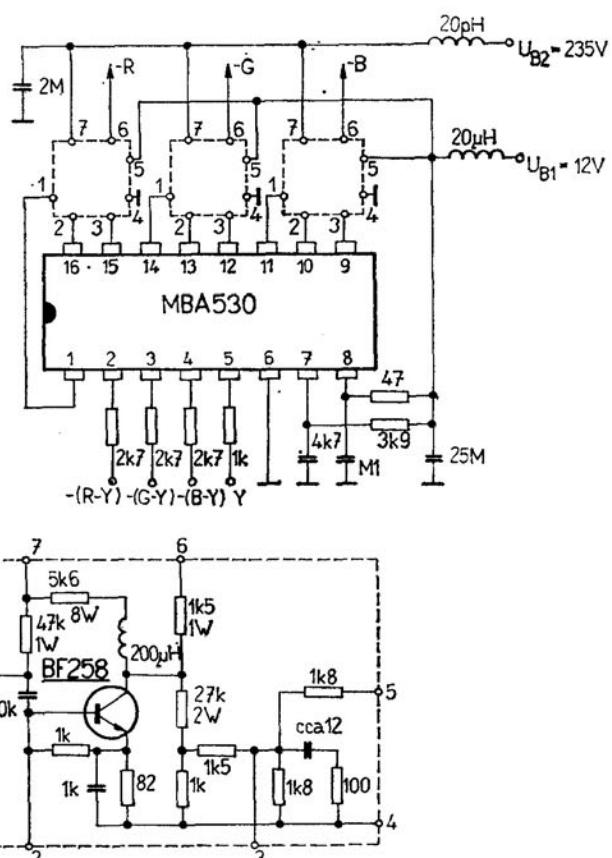
LINEARE INTEGRIERTE SCHALTKREISE
RGB-SCHALTUNG FÜR PAL-FS-EMPFÄNGER

THREE-CHANNELS PRE-AMPLIFIER OF SIGNALS R-Y,
B-Y AND G-Y, PRE-AMPLIFIER OF SIGNAL Y.
FROM DIFFERENCE SIGNAL OF COLOURS AND
LUMINANCE PRODUCES SIGNALS R. G. B.

DREIKANAL-VORVERSTÄRKER FÜR (R-Y)-,
UND (G-Y) - SIGNAL, VORVERSTÄRKER FÜR DAS Y-SIGNAL.
AUS DER DIFFERENZ-FARBSIGNALEN UND DES LEUCHT-
DICHTE SIGNALS ERZEUGT DER SCHALTKREIS RGB-SIGNAL.

Maximum ratings • Grenzwerte

$U_{8/6}$	min.	10,2	V
$U_{8/6}$	max.	13,2	V
I_1, I_{11}, I_{14}	max.	10	mA
I_{10}, I_{13}, I_{16}	max.	50	mA
P_{tot}	max.	400	mW
ϑ_a	min.-max.	-25 . . . +70	°C
ϑ_{stg}	min.-max.	-25 . . . +125	°C



Outlines • Abmessungen IO 14

Characteristic data	Kenndaten	$\vartheta_a = +25^\circ\text{C}$, $U_{B1(8/6)} = 12\text{ V}$, $U_{2/6} = U_{3/6} = U_{4/6} = 7,5\text{ V}$, $U_{5/6} = 1,5\text{ V}$
Colour difference input signal R-Y	Eingangs-Differenzfarbsignal	nom. 1,4 V
Colour difference input signal G-Y		0,82 V
Colour difference input signal B-Y		1,78 V
Luminance input signal Y	Eingangs-Leuchtdichtesignal Y	$U_5 \text{ M/M}$ 1,0 V
Gain of colour channels $f = 0,5 \text{ MHz}^1$	Verstärkung der Farbkanäle	$G_{R-Y} = U_R/U_{R-Y}$ $G_{G-Y} = U_G/U_{G-Y}$ $G_{B-Y} = U_B/U_{B-Y}$ 100 > 80
Ratio of gain of luminance to colour amplifiers	Verhältnis der Verstärkung der Farbdifferenz-Kanäle zu der des Y-Kanals	G_{R-Y}/G_Y G_{G-Y}/G_Y G_{B-Y}/G_Y 1 0,9 . . . 1,1
D. C. output voltage	Ausgangsgleichspannung	U_R 165 V U_G 165 V U_B 165 V
Supply current consumption	Gesamt-Stromaufnahme	I_{tot} 35 mA
Information data:	Informationsdaten:	
Input resistance of colour	Eingangswiderstand der Farbdifferenz-Eingänge	R_2, R_3, R_4 60 kΩ
Input capacitance of colour	Eingangskapazität der Farbdifferenz-Eingänge	C_2, C_3, C_4 3 pF
Input resistance of luminance	Eingangswiderstand des Y-Kanals	R_5 20 kΩ
Input capacitance of luminance	Eingangskapazität des Y-Kanals	C_5 10 pF
Bandwidth of all channels (-3 dB)	Bandbreite von allen Kanälen (-3 dB)	BW 6 MHz

¹) Gain of colour channels is defined as the ratio of signal on collector of output transistor to signal at the signal input on pins 2, 3 or 4.
Die Verstärkung der Farbkanäle ist als Signalverhältnis auf Kollektor des Ausgangstransistors zu dem Signal auf dem zugehörigen Eingang (Ausführung 2, 3 oder 4).

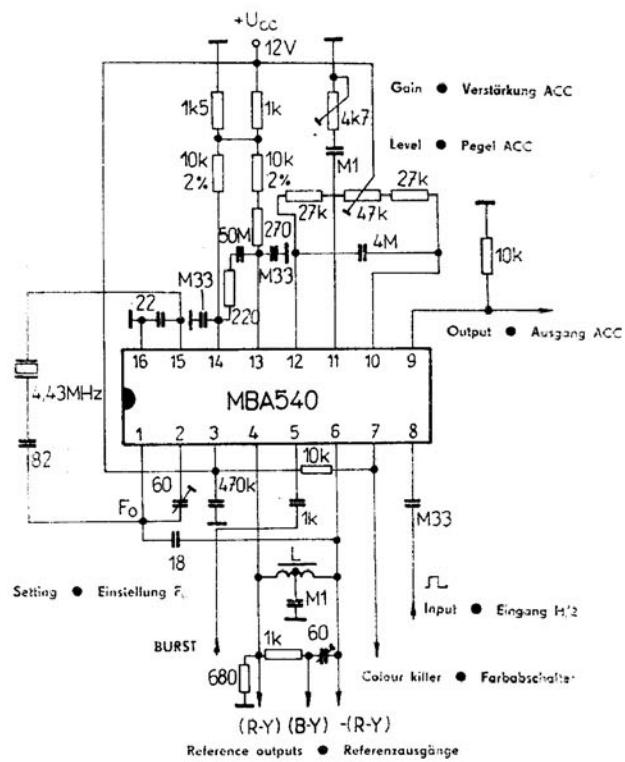
LINEARE INTEGRIERTE SCHALTKREISE
REFERENCE-SCHALT KREIS PAL

REFERENCE SIGNAL R-Y, B-Y SOURCE,
VOLTAGE SOURCE FOR GAIN CONTROL OF
COLOUR AMPLIFIER AND COLOUR KILLER,
OSCILATOR OF AUXILIARY COLOUR CARRIER.

REGELSPANNUNGSERZEUGUNG FÜR FARBARTSIGNAL,
ERZEUGUNG VON FARBABABSCHALT- UND
IDENTIFIKATIONS-SIGNAL,
FARBHILFSTRÄGER-OSZILLATOR

Maximum ratings • Grenzwerte

$U_{3/16}$	min.	10,2	V
$U_{3/16}$	max.	13,2	V
P_{tot}	max.	680	mW
ϑ_a	min.-max.	-25 ... +70	°C
ϑ_{stg}	min.-max.	-25 ... +125	°C



Outlines • Abmessungen IO 14

Characteristic data	Kenndaten	$\vartheta_a = +25^\circ\text{C}$, $U_{3/16} = 12\text{ V}$, $U_{8/16 M/M} = 2,5\text{ V}$ (square wave voltage H/2)	•
Reference signal output voltage R-Y (peak-to-peak value)	Referenzsignal-Ausgangsspannung R-Y (Spitze-Spitze-Wert)	$U_{4/16 M/M}$	nom. 1,5 min.-max. > 1 V
Colour killer output voltage colour on colour off	Farbabschalter-Ausgangsspannung Farbe „Ein“ Farbe „Aus“	$U_{7/16}$	12 < 250 mV
Colour killer output current colour on colour off	Farbabschalter-Ausgangsstrom Farbe „Ein“ Farbe „Aus“	I ₇	< 10 μA < 1 mA
ACC output voltage of colour amplifier at correct phase H/2 ¹⁾ at incorrect phase H/2 ¹⁾	Farbartsignal-Regelspannung bei richtiger Phase H/2 bei falscher Phase H/2	$U_{9/16}$	4 ... 0,2 V 4 ... 11 V
Supply current consumption	Gesamt-Stromaufnahme	I ₃	38 < 50 mA
Active synchronisation range ²⁾	Aktiver Synchronisationsbereich		±300 Hz
Information data:	Informationsdaten:		
Voltage gain of oscillator section	Spannungsverstärkung des Farbhilfsträger-Oszillators	G _{15/1}	4,5
Voltage gain of reactance section (pins 13 and 14 interconnected)	Spannungsverstärkung der Reaktanzstufe (Ausführungen 13 u. 14 verbunden)	G _{15/2}	1,1
Passive synchronisation range ²⁾	Passiver Synchronisationsbereich		±600 Hz
Input resistance of oscillator section	Eingangswiderstand der Oszillatorstufe	R ₁₅	5,2 kΩ
Input capacitance of oscillator section	Eingangskapazität der Oszillatorstufe	C ₁₅	3,7 pF
Temperature coefficient of oscillator section	Temperaturkoeffizient der Oszillatorstufe	TK _{osc}	< 2 Hz/K
Phase difference between reference and colour synchronisation signal (oscillator pulling ±400 Hz)	Phasendifferenz zwischen Referenz- und Phasensynchronisationssignal (Frequenzablage ±400 Hz)		±10 °

¹⁾ For zero colour synchronisation signal to be adjust by ACC level $U_{9/16} = 4\text{ V}$.
Für Null-Synchronisationsfarbsignal stellt sich durch ACC-Pegel $U_{9/16} = 4\text{ V}$ ein.

²⁾ Crystal TESLA Q700. • Quarz TESLA Q700.

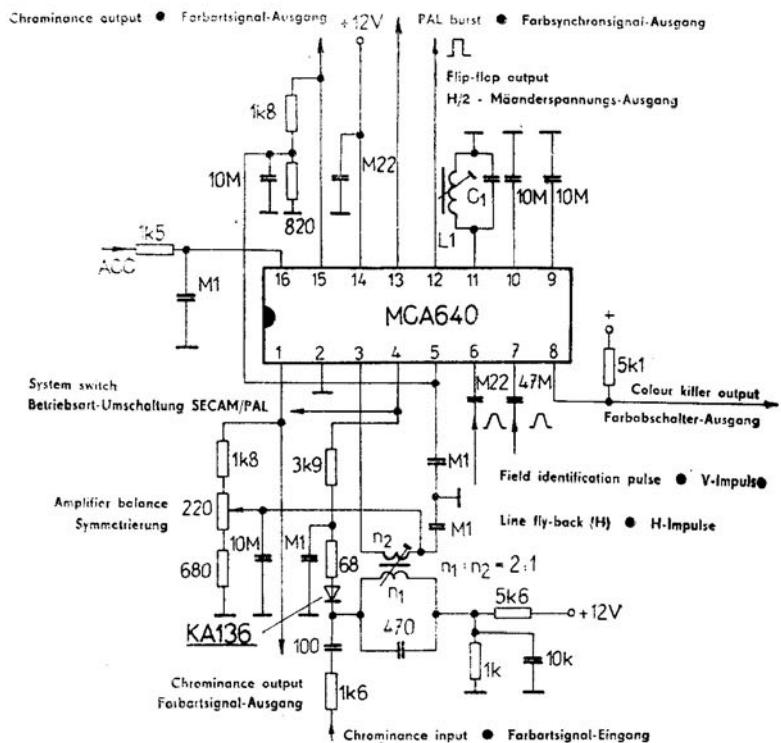
CHROMINANCE AMPLIFIER PAL / SECAM

INCORPORATES A COLOUR KILLER, 7,8 kHz
FLIP-FLOP, IDENTIFICATION CIRCUIT SECAM,
SWITCHING CIRCUITS FOR BURST GATING (PAL)
AND IDENTIFICATION SIGNAL SECAM.
SYSTEM SWITCH SECAM/PAL.

FARBART-KOMBINATION PAL/SECAM,
VERSEILT FARBABSCHALTER, 7,8 kHz-FLIP-FLOP,
SECAM-IDENTIFICATION, AUSTASTSCHALTUNG FÜR
FARBARTSIGNAL, AUFTASTSCHALTUNG FÜR
FARBSYNCHRONISATIONSSIGNAL.
INTERNE PAL/SECAM-UMSCHALTUNG.

Maximum ratings • Grenzwerte

$U_{14/2}$	min.	10,2	V
$U_{14/2}$	max.	13,2	V
P_{tot}	max.	625	mW
θ_a	min.-max.	-25 ... +70	°C
θ_{stg}	min.-max.	-25 ... +125	°C



Outlines • Abmessungen IO 14

Characteristic data	Kenndaten	$\theta_a = +25^\circ\text{C}, U_{14/2} = 12 \text{ V}$		
Chrominance input signal SECAM PAL	Farbartsignalspannung	$U_{3/5 \text{ M/M}}$ $U_{3/5 \text{ M/M}}$	nom.	min.-max. 15 ... 400 4 ... 80 mV mV
Line fly-back pulses (positive)	Zeilen- (H) - Rücklaufimpulse, positiv	$U_{6/2 \text{ M/M}}$	4,5 ... 12	V
Field identification pulses (positive)	Bild- (V) - Identifikationsimpulse, positiv	$U_{7/2 \text{ M/M}}$	4,0 ... 12	V
System switch signal SECAM PAL	Betriebsart-Schaltspannung	$U_{4/2}$ $U_{4/2}$	0 ... 1 7 ... $U_{14/2}$	V V
Chrominance output signal PAL SECAM	Farbartsignalspannung	$U_{15/2}, U_{1/2 \text{ M/M}}$ $U_{15/2}, U_{1/2 \text{ M/M}}$	425 ... 575 1,8 ... 2,3	mV V
Flip-flop signal	7,8 kHz-Mäanderspannung	$U_{12/2 \text{ M/M}}$	2,5 ... 3,5	V
Colour killer killed	Farbabschaltung "Ein"	$U_{8/2}$ I_8	< 0,5 < 10	V mA
unkilled	"Aus"	$U_{8/2}$ I_8	= $U_{14/2}$ < 10	V μA
Supply current consumption	Gesamt-Stromaufnahme	I_{14}	< 47	mA
Colour killer threshold PAL	Farbabschaltspannung PAL	$U_{16/2}$	2,5	> 2,8
Information data:				
Chrominance input signal for limiting SECAM	Farbart-Eingangssignal für SECAM-Begrenzung	$U_{3 \text{ M/M}}$	< 15	mV
Automatic chrominance control starting PAL	Einsatzspannung für Farbartsignal-Regelung	$U_{16/2}$	1,2	V
Regulation range PAL	Regelungsbereich PAL	ΔG	26	dB
Phase difference between output colour signal PAL	Phasendifferenz zwischen den Ausgängen	$\varphi_{15/1}$	170 ... 190	°
Burst signal PAL	Farbsynchronisationssignal PAL	$U_{13/2 \text{ M/M}}$	1	V
Output resistance pin 11	Ausgangswiderstand (Ausführung 11)	$R_{11/2}$	2 ... 2,9	kΩ
Input capacitance SECAM	Eingangskapazität SECAM	C_3	2	pF

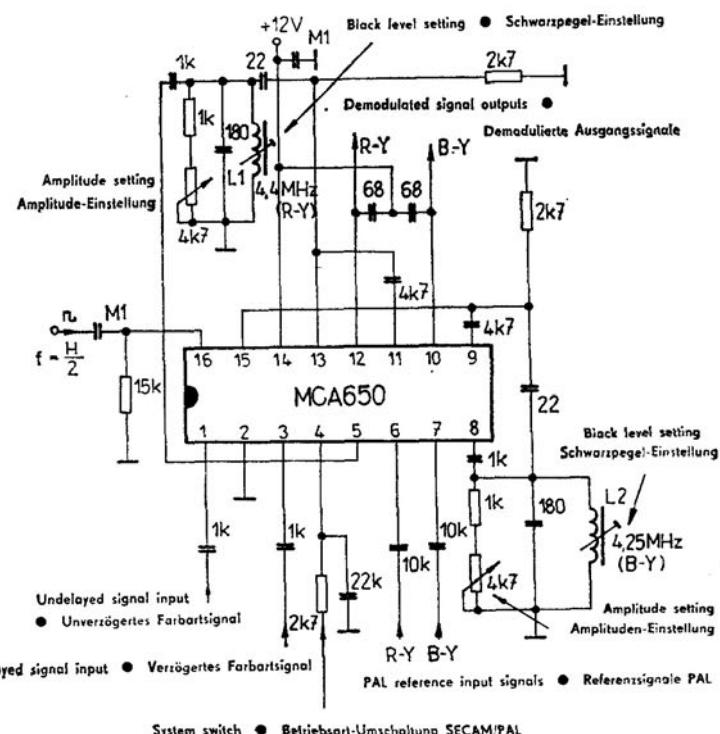
LINEARE INTEGRIERTE SCHALTKREISE
FARBARTSIGNAL-E-DOMODULATOREN SECAM/PAL

**SYNCHRONOUS DEMODULATOR FOR SECAM/PAL
CHROMINANCE SIGNALS,
INCORPORATES ADDING AND DIFFERENTIAL
MATRIX PAL, LINES SWITCH AND LIMITER
SECAM, SWITCH OF PHASE OF R-Y
COMPONENT PAL, SYSTEM SWITCH SECAM/PAL**

**SYNCHRON-DEMODULATOREN FÜR PAL- UND SECAM-
FARBARTSIGNAL, VERSEILT PAL-MATRIX
ZUR GEWINNUNG GETRENNTER (R-Y)- UND (B-Y)-
ANTEILE DES FARBARTSIGNALS, PAL-SCHALTER
ZUR ZEILENWEISEN PHASENDREHUNG DER (R-Y)-
KOMPONENTE, SECAM PERMUTATOR UND BEGRENZER,
INTERNE PAL- / SECAM-UMSCHALTUNG**

Maximum ratings • Grenzwerte

$U_{14/2}$	min.	10,2	V
$U_{14/2}$	max.	13,2	V
P_{tot}		610	mW
ϑ_a	min.-max.	-25 . . . +70	°C
ϑ_{stg}	min.-max.	-25 . . . +125	°C



Outlines • Abmessungen IO 14

Characteristic data	Kenndaten	$\vartheta_a = +25^\circ\text{C}, U_{14/2} = 12 \text{ V}$		
Chrominance input signal PAL SECAM	Farbartsignal-Eingangsspannung	nom.	min.-max.	mV
Reference input signal PAL SECAM	Referenzsignal-Eingangsspannung	$U_{1/2}, U_{3/2 \text{ M/M}}$ $U_{1/2}, U_{3/2 \text{ M/M}}$	35 . . . 75 150 . . . 400	mV
Colour difference output signal ¹⁾ R-Y B-Y	Farbdifferenz-Ausgangsspannung	$U_{6/2}, U_{7/2 \text{ M/M}}$ $U_{5/2}, U_{8/2 \text{ M/M}}$	0,5 . . . 1,5 0,18 . . . 1,5	V
Diaphotie of total circuit $D_R = 4,72 \text{ MHz}, D_B = 4,04 \text{ MHz}$	Übersprech der Gesamtschaltung		<-40	dB
Square wave input 7,8 kHz	Mäanderspannung	$U_{16/2 \text{ M/M}}$	2,5 . . . 3,5	V
System switch input ²⁾ SECAM PAL	Betriebsart-Schaltspannung		0 . . . 1 7 . . . $U_{14/2}$	V
Supply current consumption	Gesamt-Stromaufnahme	I_{14}	36	< 46 mA
PAL matrix gain from both inputs to pin 13	PAL-Matrix-Verstärkung von beiden Eingängen auf Ausführung 13	$G_{13} = \frac{U_{13/2}}{U_{1/2}}$	2,3 . . . 3,3	
to pin 15	auf Ausführung 15	$G_{15} = \frac{U_{15/2}}{U_{1/3}}$	2,6 . . . 3,6	
Information data:	Informationsdaten:			
SECAM permulator output signal ³⁾	SECAM-Permutator-Ausgangssignale	$U_{13/2}, U_{15/2 \text{ M/M}}$	1,6 . . . 2,2	V
Chrominance signal on demodulator input PAL B-Y PAL R-Y SECAM B-Y SECAM R-Y	Demodulator-Farbartsignal- Eingangsspannung	$U_{9/2 \text{ M/M}}$ $U_{11/2 \text{ M/M}}$ $U_{9/2 \text{ M/M}}$ $U_{11/2 \text{ M/M}}$	0,22 0,28 1,5 . . . 3 1,5 . . . 3	V

¹⁾ Valid for chrominance input signal PAL • Gültig für Farbart-Eingangssignal PAL

$U_{1/2}, U_{3/2 \text{ M/M}} = 50 \text{ mV}, \text{SECAM } \Delta f = \pm 280 \text{ kHz}$

The clipping level (peak-to-peak) for: } PAL B-Y = 4,7 V, R-Y = 3 V

Der Clippen-Pegel (Spitze-Spitze) für: } SECAM B-Y = 3,6 V, R-Y = 2,4 V

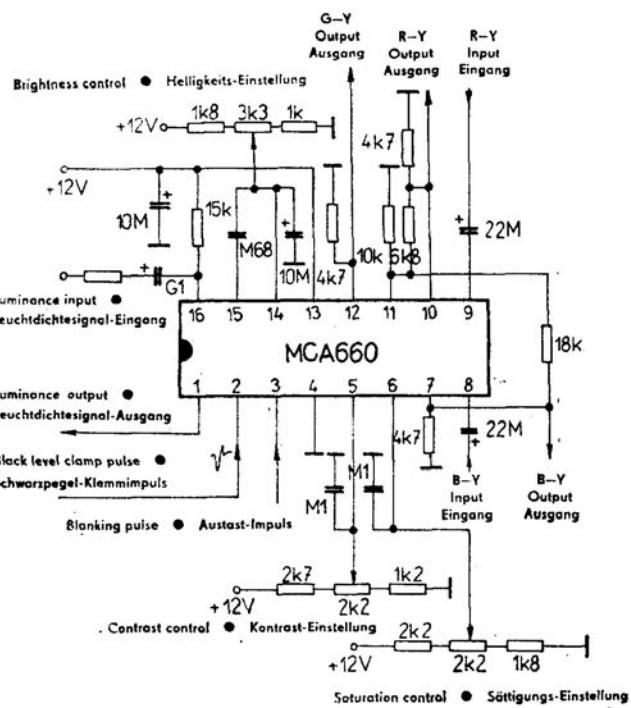
²⁾ Switching signal is applied to pin 4 through a resistor 2,7 kΩ ($\pm 10\%$) Betriebsart-Schaltsignal ist auf Ausführung 4 durch Serienwiderstand 2,7 kΩ ($\pm 10\%$) angeschlossen.

³⁾ The value 1,6 V valid at input voltage $U_{1/2}, U_{3/2 \text{ M/M}} = 150 \text{ mV}$.

Der Wert 1,6 V gültig bei Eingangsspannung $U_{1/2}, U_{3/2 \text{ M/M}} = 150 \text{ mV}$.

CIRCUIT PERFORMING THE CONTROL FUNCTIONS OF CONTRAST, SATURATION AND BRIGHTNESS, REALIZES BLACK LEVEL RESTORER AND BLACKING OF LUMINANCE CHANNEL. AN INVERTER AMPLIFIER IS USED FOR MATRIXING THE (G-Y) SIGNAL FROM THE (R-Y) AND (B-Y) COLOUR DIFFERENCE SIGNALS. CONTRAST IS CONTROLLED BY THREE TRACKING ELECTRONIC POTENTIOMETERS — ONE FOR LUMINANCE, OTHER TWO FOR COLOUR DIFFERENCE SIGNALS.

SCHALTKREIS FÜR HELLIGKEITS-, SÄTTIGUNGS- UND KONTRASTEINSTELLUNG FÜR DAS LEUCHTDICHTESIGNAL, SCHWARZWERT-KLEMMUNG. EIN INVERTERVERSTÄRKER IST BENUTZ FÜR MATRIXING DES (G-Y)-SIGNALS AUS (R-Y)-UND (B-Y)-FARBARTSIGNALEN. KONTRAST IST GEREGELET DURCH DREI ELEKTRONISCHENEN POTENTIOMETER — EIN DIENT FÜR HELLIGKEITS-, ZWEI WEITERE FÜR FARBARTSIGNALE.



Maximum ratings • Grenzwerte

$U_{13/4}$	min.	10,2	V
$U_{13/4}$	max.	13,2	V
P_{tot}	max.	600	mW
θ_a	min.-max.	-25 ... +70	°C
θ_{tg}	min.-max.	-25 ... +125	°C

Outlines • Abmessungen IO 14

Characteristic data	Kenndaten	$\theta_a = +25^\circ\text{C}, U_{13/4} = 12 \text{ V}$		
Luminance input current	Leuchtdichte-Eingangsstrom	I_{16}	nom.	min.-max. 0 ... 2,5 mA
Colour difference input voltage R-Y B-Y	Farbart-Eingangsspannung	$U_{9/4 \text{ M/M}}$ $U_{8/4 \text{ M/M}}$		< 0,7 V < 0,9 V
Blanking pulse ¹⁾ blanking level black level	Austastimpuls Austastpegel Schwarzwertpegel	$U_{3/4 \text{ M/M}}$ $U_{3/4 \text{ M/M}}$	-1,5 ... -10	V
Black level clamp pulse	Klemmimpuls	$U_{2/4 \text{ M/M}}$	2,0 ... 12	V
Luminance output voltage at nominal contrast	Leuchtdichte-Ausgangsspannung bei nominellem Kontrast	$U_{1/4 \text{ M/M}}$	1,0 ... 12	V
Black level at nominal brightness	Schwarzpegel bei nomineller Helligkeit	$U_{1/4}$	2,0 ... 4,0	V
Colour difference output signal at nominal contrast and saturation R-Y B-Y	Farbart-Ausgangsspannung bei nominellem Kontrast und nomineller Sättigung	4,3	3,8 ... 4,6	V
D. C. output level	Gleichspannungspegel	$U_{10/4 \text{ M/M}}$ $U_{7/4 \text{ M/M}}$	> 1,25 > 1,6	V
Contrast control voltage range for 50 % contrast of luminance amplifier	Kontrasteinstellungs-Spannungs- bereich für 50 % des Kontrastes des Leuchtdichte-Verstärkers	$U_{7/4 \text{ M/M}}$ $U_{10/4 \text{ M/M}}$	6,2 6,2	5,4 ... 6,8 V
Saturation control voltage range for 50 % saturation of chromi- nance amplifier	Sättigungseinstellung-Spannungs- bereich für 50 % der Sättigung des Farbartverstärkers	$U_{6/4}$	5,4 ... 6,8	V
Supply current consumption	Gesamt-Stromaufnahme	I_{13}	40	< 46 mA

¹⁾ At negative pulse value -1,5 ... -2,5 V is luminance output blanking on blanking level, at positive value on black level. During the active part of lines must be voltage $U_{3/4} > -0,75 < +0,7 \text{ V}$.

Bei negativen Impulswerten -1,5 ... -2,5 V ist der Leuchtdichte-Ausgang auf Austastpegel, bei positiven Impulswerten auf Schwarzpegel ausgetastet. Während des aktiven Zeilenteiles muss die Spannung $U_{3/4} > -0,75 \text{ V} < +0,7 \text{ V}$ sein.

LINEARE INTEGRIERTE SCHALTKREISE

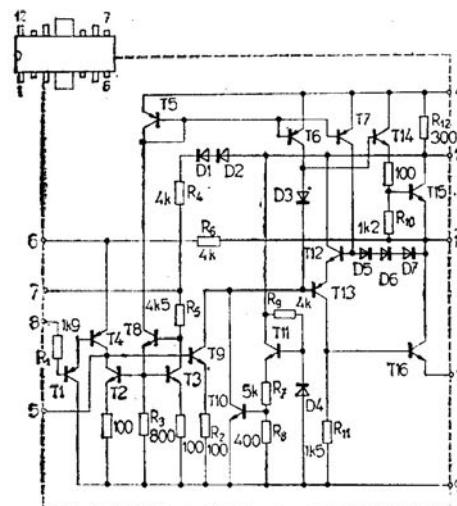
NF-VERSTÄRKER MITTLERER LEISTUNG 5 W MIT THERMISCHER ABSCHALTUNG

Maximum ratings • Grenzwerte

U_{CC} 1)	max	5 . . . 20	V
I_{OS}	max	3,5	A
I_J	max	2,5	A
P_{tot}			
$\vartheta_a = 70^\circ\text{C}$	max	1	W
$\vartheta_c = 100^\circ\text{C}$	max	5	W
ϑ_j	max	+155	°C
ϑ_{stg}	max	-40 . . . +85	°C

1) In range 16 . . . 20 V recommended limiting of power dissipation: at $U_{CC} = 16$ V full power dissipation 5 W, at $U_{CC} = 18$ V power 2,5 W, at $U_{CC} = 20$ V power dissipation 0 W.

Im Bereich 16 . . . 20 V empfohlene reduzierte Werte des Verlustleistungs: bei $U_{CC} = 16$ V unbegrenzter Verlustleistung 5 W, bei $U_{CC} = 18$ V Verlustleistung 2,5 W, bei $U_{CC} = 20$ V Verlustleistung 0 W.



Outlines • Abmessungen

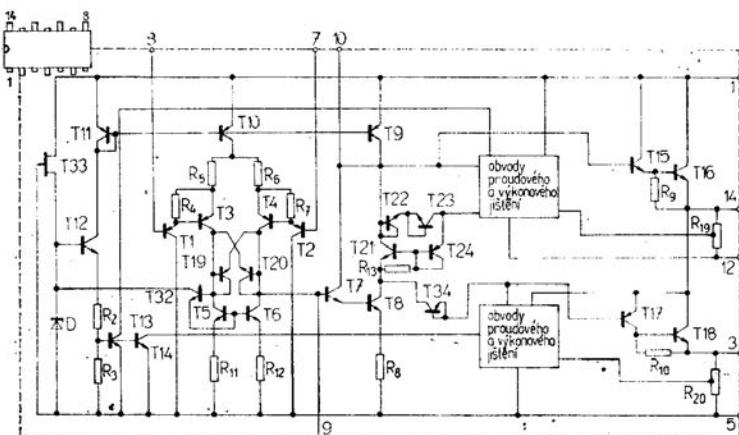
MBA810S	IO 16
MBA810AS	IO 17

Characteristic data • Kenndaten

Characteristic data	Kenndaten	nom.	min. — max.
Quiescent current	Ruhestrom		
$U_{CC} = 14,4 \text{ V}, U_I = 0 \text{ V}$	I_{CC}	9	< 20 mA
$U_{CC} = 20 \text{ V}, U_I = 0 \text{ V}$	I_{CC}	12	< 50 mA
Output voltage	Ausgangsspannung		
$U_{CC} = 6 \text{ V}, R_Z = 4 \Omega, k = 10\%$, f = 1 kHz	U_O	1,9	— V
$U_{CC} = 9 \text{ V}, R_Z = 4 \Omega, k = 10\%$, f = 1 kHz	U_O	3,0	> 2,6 V
$U_{CC} = 14,4 \text{ V}, R_Z = 4 \Omega, k = 10\%$, f = 1 kHz	U_O	4,7	> 4,2 V
$U_{CC} = 16 \text{ V}, R_Z = 4 \Omega, k = 10\%$, f = 1 kHz	U_O	5,3	— V
Input voltage	Eingangsspannung		
$U_{CC} = 14,4 \text{ V}, R_Z = 4 \Omega, U_O = 4 \text{ V}$, f = 1 kHz	U_I	50	40 . . . 100 mV
Total distortion	Klirrfaktor		
$U_{CC} = 14,4 \text{ V}, U_O = 3,1 \text{ V}, R_Z = 4 \Omega$, f = 1 kHz	k	0,7	< 2 %
$U_{CC} = 14,4 \text{ V}, U_O = 0,5 \text{ V}, R_Z = 4 \Omega$	k	0,7	— %
Input resistance	Eingangswiderstand		
$U_{CC} = 14,4 \text{ V}, U_O = 2 \text{ V}, R_Z = 4 \Omega$, f = 1 kHz	R_I	85	> 80 kΩ
Total supply current	Gesamtstromaufnahme		
$U_{CC} = 14,4 \text{ V}, U_O = 4 \text{ V}, R_Z = 4 \Omega$, f = 1 kHz	I_{CC}	500	< 550 mA
Input current	Eingangsstrom		
$U_{CC} = 14,4 \text{ V}, R_Z = 4 \Omega, U_I = 0 \text{ V}$	I_I	1,0	— μA
Noise output voltage	Ausgangsrauschspannung		
$U_{CC} = 14,4 \text{ V}, R_Z = 4 \Omega, U_I = 0 \text{ V}$	U_{ON}	4,0	— mV
Band width	Bandbreite		
$U_{CC} = 14,4 \text{ V}, U_O = 2 \text{ V}, R_Z = 4 \Omega, U_I = \text{konst}$	BW	50 . . . 15 000	— Hz

Maximum ratings • Grenzwerte

U_{CC}				
MDA2010	max.	$\pm 5 \dots \pm 18$	V	
MDA2020	max.	$\pm 5 \dots \pm 22$	V	
I_{OM}	max.	3,5	A	
P_{tot} ($\vartheta_c = +75^\circ\text{C}$)				
MDA2010	max.	18	W	
MDA2020	max.	25	W	
ϑ_j	min. - max.	$-40 \dots +150$	$^\circ\text{C}$	
ϑ_{stg}	min. - max.	$-40 \dots +150$	$^\circ\text{C}$	
R_{thjc}	max.	3	K/W	

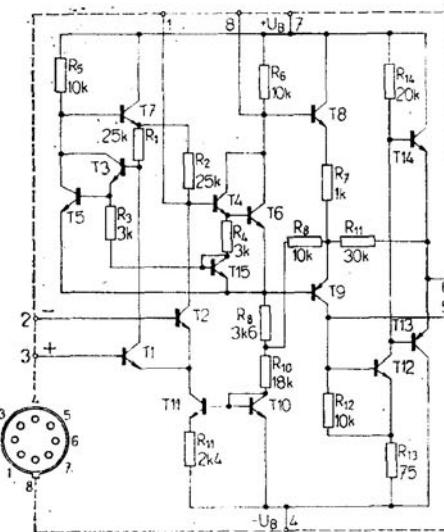


Outlines • Abmessungen IO 12

Characteristic data: Kenndaten:		MDA2010		MDA2020			
Quiescent current $U_{CC} = \pm 18 \text{ V}$ $U_{CC} = \pm 22 \text{ V}$	Ruhestrom	I_{CC} I_{CC}	nom. 45	min. - max. <140	nom. — 60	min. - max. <140	mA mA
Input quiescent current of non-inverted input $U_{CC} = \pm 17 \text{ V}$	Eingangsruhestrom des nichtinv. Eingangs	I_{IB}	0,15		0,15		μA
Output offset voltage $U_{CC} = \pm 17 \text{ V}$	Ausgangsspannung- Unsymmetrie	U_{OO}	10	<100	10	<100	mV
Noise output voltage $U_{CC} = \pm 17 \text{ V}$, $B (-3 \text{ dB}) = 10 \text{ Hz} \dots 20 \text{ kHz}$	Ausgangsräuschspannung	U_N	1,5	<5	1,5	<5	mV
Output power $k = 1\%$, $f = 50 \text{ Hz} \dots 15 \text{ kHz}$ $U_{CC} = \pm 5 \text{ V}$, $\vartheta_c \leq 70^\circ\text{C}$ $U_{CC} = \pm 14 \text{ V}$, $\vartheta_c \leq 70^\circ\text{C}$ $U_{CC} = \pm 17 \text{ V}$, $\vartheta_c \leq 70^\circ\text{C}$	Ausgangsleistung	P_O P_O P_O	1,2 12 —	>10	1,2 — 18,5	>10 — >15	W W W
Input voltage $U_{CC} = \pm 14 \text{ V}$, $P_O = 10 \text{ W}$, $f = 1 \text{ kHz}$ $U_{CC} = \pm 17 \text{ V}$, $P_O = 15 \text{ W}$, $f = 1 \text{ kHz}$	Eingangsspannung	U_I U_I	220 —		— 260		mV mV
Total harmonic distortion $U_{CC} = \pm 14 \text{ V}$, $P_O = 150 \text{ mW} \dots 10 \text{ W}$, $f = 1 \text{ kHz}$ $U_{CC} = \pm 17 \text{ V}$, $P_O = 150 \text{ mW} \dots 15 \text{ W}$, $f = 1 \text{ kHz}$	Klirrfaktor	k k	0,2 —	<1	— 0,2	<1	% %
Band width $U_{CC} = \pm 14 \text{ V}$, $P_O = 6 \text{ W}$ $U_{CC} = \pm 17 \text{ V}$, $P_O = 6 \text{ W}$	Bandbreite	f f		30 ... 100 k	— 30 ... 100 k		Hz Hz
Input resistance $U_{CC} = \pm 14 \text{ V}$, $P_O = 6 \text{ W}$, $f = 1 \text{ kHz}$ $U_{CC} = \pm 17 \text{ V}$, $P_O = 6 \text{ W}$, $f = 1 \text{ kHz}$	Eingangswiderstand	R_I R_I	98	>80	— 98	>80	k Ω k Ω
Voltage gain $U_{CC} = \pm 14 \text{ V}$, $P_O = 6 \text{ W}$, $f = 1 \text{ kHz}$ $U_{CC} = \pm 17 \text{ V}$, $P_O = 6 \text{ W}$, $f = 1 \text{ kHz}$	Spannungsverstärkung	A_u A_u	30	29,5 ... 30,5	— 30	29,5 ... 30,5	dB dB
Open loop voltage gain $U_{CC} = \pm 14 \text{ V}$, $f = 1 \text{ kHz}$, $f = 25 \text{ Hz}$ $U_{CC} = \pm 17 \text{ V}$, $f = 1 \text{ kHz}$, $f = 25 \text{ Hz}$	Leerlaufspannungsverstärkung	A_u A_u	100	—	— 100		dB dB

Maximum ratings:
Grenzwerte:

Supply voltage Betriebsspannung	U_B	max	± 18	V
Differential input voltage Differential-Eingangsspannung	U_{ID}	max	± 5	V
Input voltage Eingangsspannung	U_I	max	± 10	V
Total power dissipation Gesamerverlustleistung	P	max	300	mW
MAA501, MAA502, MAA504	P	max	250	mW
Output short-circuit of short duration Ausgangskurzschlussdauer	t	max	5	s
Case temperature Gehäusetemperatur	ϑ_c	max	125	°C
MAA501, MAA502, MAA504	ϑ_c	max	70	°C
Operating temperature Betriebstemperatur	ϑ_a	max	-55 ... +125	°C
MAA501, MAA502, MAA504	ϑ_a	max	0 ... +70	°C
Dissipation drop Erniedrigung der Belastbarkeit	MAA501, MAA502 MAA504	5,5 mW/K 5,6 mW/K	$\vartheta_a = +95^\circ\text{C}$ $\vartheta_a = +70^\circ\text{C}$	



Outlines • Abmessungen IO 4

Characteristic data: - Kenndaten:	MAA501	MAA502	MAA504 MAA503
Valid at - (unless otherwise noted) Gültig bei - (wenn nicht anders angegeben)	$-55^\circ\text{C} \leq \vartheta_a \leq +125^\circ\text{C}$ $\pm 9\text{ V} \leq U_B \leq \pm 15\text{ V}$	$\pm 125^\circ\text{C}$ $\pm 9\text{ V} \leq U_B \leq \pm 15\text{ V}$	$U_B = \pm 15\text{ V}$ $\vartheta_a = 25^\circ\text{C}$
Input offset voltage Eingangsspannung-Unsymmetrie			
$R_s \leq 10\text{ k}\Omega$	U_{IO}	< 6	
$R_s \leq 10\text{ k}\Omega, \pm 9\text{ V} \leq U_B \leq \pm 15\text{ V}$	U_{IO}	—	$2 < 7,5$
Average temperature coefficient of input offset voltage		< 3	
Mittl. Temperaturkoeffizient der Eingangsspannungs- Unsymmetrie			
$R_s \leq 10\text{ k}\Omega$	αU_{IO}	6	
$R_s = 50\text{ }\Omega$	αU_{IO}	3	
$R_s = 50\text{ }\Omega, \vartheta_a = +25 \dots +125^\circ\text{C}$	αU_{IO}	—	$\mu\text{V/K}$
$R_s = 50\text{ }\Omega, \vartheta_a = -55 \dots +25^\circ\text{C}$	αU_{IO}	—	$\mu\text{V/K}$
$R_s = 10\text{ k}\Omega, \vartheta_a = +25 \dots +125^\circ\text{C}$	αU_{IO}	—	$\mu\text{V/K}$
$R_s = 10\text{ k}\Omega, \vartheta_a = -55 \dots +25^\circ\text{C}$	αU_{IO}	—	$\mu\text{V/K}$
Large-signal voltage gain Leerlauf-Spannungsverstärkung			
$U_B = \pm 15\text{ V}, R_z \geq 2\text{ k}\Omega, U_O = \pm 10\text{ V}$	A_u	$25\,000 \dots 70\,000$	—
$U_B = \pm 15\text{ V}, R_z \geq 2\text{ k}\Omega, U_O = \pm 10\text{ V}$	A_u	—	$25\,000 \dots 70\,000$
$U_O = \pm 10\text{ V}, R_z = 2\text{ k}\Omega$	A_u	—	$45\,000 > 15\,000$
Output voltage swing Ausgangs-Spitzenspannung			
$U_B = \pm 15\text{ V}, R_z \geq 10\text{ k}\Omega$	$U_{OPP\ max}$	$\pm 14 > \pm 12$	$\pm 14 > \pm 12$
$U_B = \pm 15\text{ V}, R_z \geq 2\text{ k}\Omega$	$U_{OPP\ max}$	$\pm 13 > \pm 10$	$\pm 13 > \pm 10$
Input voltage range Eingangs-Spannungsbereich			
$U_B = \pm 15\text{ V}$	U_I	$\pm 10 > \pm 8$	$\pm 10 > \pm 8$
Common mode rejection ratio Gleichaktunterdrückung			
$R_s \leq 10\text{ k}\Omega$	CMR	$90 > 70$	$110 > 80$
Supply voltage rejection ratio Empfindlichkeit an Betriebsspannungsänderung			
$R_s \leq 10\text{ k}\Omega$	E_{UB}	$25 < 150$	$40 < 100$
Input offset current Eingangsstrom-Unsymmetrie			
$\vartheta_a = +125^\circ\text{C}$	I_{IO}	$20 < 200$	$100 < 500$
$\vartheta_a = -55^\circ\text{C}$	I_{IO}	$100 < 500$	—
Output resistance Ausgangswiderstand	R_O	—	150

Characteristic data: — Kenndaten:	MAA501	MAA502	MAA504 MAA503
Valid at — (unless otherwise noted) Gültig bei — (wenn nicht anders angegeben)	$-55^{\circ}\text{C} \leq \vartheta_a \leq +125^{\circ}\text{C}$ $\pm 9\text{ V} \leq U_B \leq \pm 15\text{ V}$	$-125^{\circ}\text{C} \leq \vartheta_a \leq +125^{\circ}\text{C}$ $\pm 9\text{ V} \leq U_B \leq \pm 15\text{ V}$	$U_B = \pm 15\text{ V}$ $\vartheta_a = 25^{\circ}\text{C}$
Average temperature coefficient of input offset current Mittl. Temperaturkoeffizient der Eingangsstrom- Unsymmetrie	α_{IIO}	$0,08 < 0,5$	$n\text{A}/\text{K}$
$\vartheta_a = +25 \dots +125^{\circ}\text{C}$	—	—	—
$\vartheta_a = -55 \dots +25^{\circ}\text{C}$	α_{IIO}	$0,45 < 2,8$	$n\text{A}/\text{K}$
Input bias current Eingangs-Null-Strom	I_{IB}	$0,3 < 1,5$	$\mu\text{A}/\text{K}$
$\vartheta_a = -55^{\circ}\text{C}$	I_{IB}	—	—
Input resistance Eingangswiderstand	R_I	$100 > 40$	$\text{k}\Omega$
$\vartheta_a = -55^{\circ}\text{C}$	R_I	—	$\text{k}\Omega$
Supply current Betriebsstrom	—	$250 > 50$	—
$\vartheta_a = +125^{\circ}\text{C}, U_B = \pm 15\text{ V}$	—	—	mA/K
$\vartheta_a = -55^{\circ}\text{C}, U_B = \pm 15\text{ V}$	—	—	—
Power consumption Leistungsverbrauch	P	—	mW/K
$\vartheta_a = +125^{\circ}\text{C}, U_B = \pm 15\text{ V}$	P	—	—
$\vartheta_a = -55^{\circ}\text{C}, U_B = \pm 15\text{ V}$	P	$63 < 90$	mW/K
		$81 < 135$	—

MAA501, MAA502, MAA504

Bottom view
Ansicht von unten

Connection diagram

MAA503

Top view
Ansicht von
oben

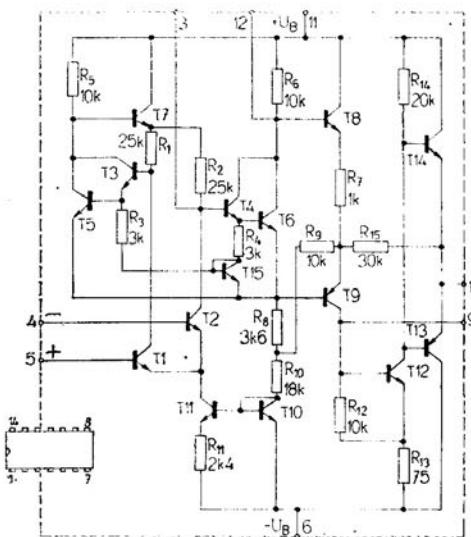
Connection diagram	Schaltung	
1. Input frequency compensation	Eingangs frequenzkompensation	3
2. Inverting input	Invertierend Eingang	4
3. Non-inverting input	Nicht invertierend Eingang	5
4. $-U_B$	$-U_B$	6
5. Output frequency compensation	Ausgangsfrequenzkompensation	9
6. Output	Ausgang	10
7. $+U_B$	$+U_B$	11
8. Input frequency compensation	Eingangs frequenzkompensation	12

OPERATIONAL AMPLIFIER IN DIL-CASE OPERATIONSVERSTÄRKER IN DIL-GEHÄUSE

MAA503

Maximum ratings: — Grenzwerte:

Supply voltage Betriebsspannung	U_B	max	± 18	V
Differential input voltage Differential-Eingangsspannung	U_{ID}	max	± 5	V
Input voltage Eingangsspannung	U_I	max	± 10	V
Total power dissipation Gesamtverlustleistung	P	max	250	mW
Output short-circuit of short duration Ausgangskurzschlussdauer	t	max	5	s
Case temperature Gehäusetemperatur	ϑ_c	max	+70	°C
Operating temperature Betriebstemperatur	ϑ_a	max	0 ... +70	°C
Storage temperature Lagerungstemperatur	ϑ_{stg}	max	-65 ... +150	°C
Dissipation drop Erniedrigung der Belastbarkeit			5,6 ($\vartheta_a = +70$ °C)	mW/K



Outlines • Abmessungen 10 13

Characteristic data: see MAA504

Kenndaten: siehe MAA504

**LINEAR INTEGRATED CIRCUITS
INSTRUMENTATION OPERATIONAL AMPLIFIERS**

**MAA725 MAA725H
MAA725B MAA725J
MAA725C MAA725K**

**LINEARE INTEGRIERTE SCHALTKREISE
INSTRUMENTEN OPERATIONSVERSTÄRKER**

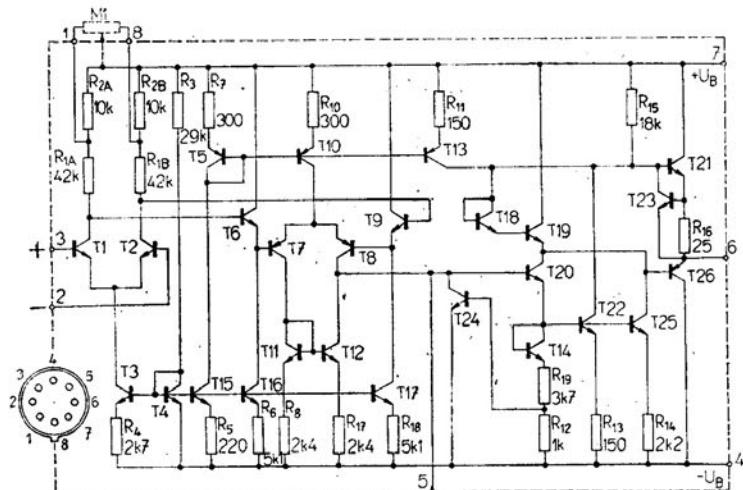
Maximum ratings:	Grenzwerte:				
Supply voltage	Betriebsspannung	U_B	max	$\pm 3 \dots \pm 22$	V
MAA725, MAA725 B, MAA725 C MAA725 H, MAA725 J, MAA725 K		U_B	max	$\pm 3 \dots \pm 15$	V
Differential input voltage ¹⁾	Differential-Eingangsspannung ¹⁾ U_{ID}	max	MAA725, B, C MAA725 H, J, K	± 22 ± 15	V
Input voltage ²⁾	Eingangsspannung ²⁾	U_{ID}	max	MAA725, B, C MAA725 H, J, K	± 20 ± 13
Voltage between leads 1 and 7 or 8 and 7	Spannung zwischen Ausführungen 1 und 7 oder 8 und 7	$U_{1/7}$ $U_{8/7}$	max max	$\pm 0,5$ $\pm 0,5$	V V
Total power dissipation ($\vartheta_a < 75^\circ\text{C}$)	Gesamtverlustleistung	P_{tot}	max	500	mW
Operation temperature	Betriebstemperatur	ϑ_a	max	$-55 \dots +125$	$^\circ\text{C}$
MAA725, MAA725 H MAA725 B, MAA725 J MAA725 C, MAA725 K		ϑ_a	max	$-20 \dots +85$	$^\circ\text{C}$
		ϑ_a	max	0 $\dots +70$	$^\circ\text{C}$
Storage temperature	Lagerungstemperatur	ϑ_{stg}	max	$-65 \dots +150$	$^\circ\text{C}$

- 1) Valid for impulses of 5 ms duration and with duty cycle 10 %. At D. C. operation must be decreased this value on ± 5 V.
 Gültig für Impulsen mit Impulslänge 5 ms und Tastverhältnis 10 %. Bei Gleichstrombetrieb muss dieser Wert um ± 5 V verkleinert sein.
- 2) For supply voltage less than ± 22 V is maximum value of input voltage (absolute) lower (for $U_B = \pm 16$ V valid $U_I = \pm 15$ V, for $U_B = \pm 5$ V valid $U_I = \pm 4$ V).
 Für Betriebsspannung kleinere als ± 22 V ist das (absolutes) Wert der Eingangsspannungen niedrigere (für $U_B = \pm 16$ V gilt $U_I = \pm 15$ V, für $U_B = \pm 5$ V gilt $U_I = \pm 4$ V).

CHARACTERISTIC DATA:	KENNDATEN:	MAA725 MAA725 H	MAA725 B MAA725 J	MAA725 C MAA725 K	
Valid at $\vartheta_a = 25^\circ\text{C}$ Gültig bei	MAA725, B, C MAA725 H, J, K	U_B U_B	± 15 ± 12	± 15 ± 12	± 15 ± 12
Input offset voltage $R_s \leq 10 \text{ k}\Omega$ ⁴⁾	Eingangsspannung-Unsymmetrie	U_{IO}	0,5 < 1	0,5 < 1,5	0,7 < 2,5
Input offset current	Eingangsstrom-Unsymmetrie	I_{IO}	2 < 20	3,2 < 20	6,5 < 35
Input bias current	Eingangs-Null-Strom	I_{IB}	53 < 100	68 < 100	80 < 125
Input noise voltage (R. M. S. value) $\Delta f = 10 \text{ Hz} \dots 15 \text{ kHz}$, $R_s = 10 \text{ k}\Omega$	Eingangs-Rauschspannung (effektive)	$U_{In\ eff}$	1	1	1
Input resistance $f = 1 \text{ kHz}$	Eingangswiderstand	R_I	1,5	1,5	1,5
Input voltage range	Eingangs-Spannungsbereich MAA725, B, C MAA725 H, J, K	U_I U_I	$\pm 14 > \pm 13,5$ $\pm 11 > \pm 10,5$	$\pm 14 > \pm 13,5$ $\pm 11 > \pm 10,5$	$\pm 14 > \pm 13,5$ $\pm 11 > \pm 10,5$
Large signal voltage gain $R_Z \geq 2 \text{ k}\Omega$, $U_O = \pm 10 \text{ V}$	Leerlauf-Spannungsverstärkung MAA725, B, C MAA725 H, J, K	A_u A_{uL}	$3 \cdot 10^6 > 1 \cdot 10^6$ $3 \cdot 10^6 > 1 \cdot 10^6$	$3 \cdot 10^6 > 0,5 \cdot 10^6$ $2,4 \cdot 10^6 > 0,5 \cdot 10^6$	$3 \cdot 10^6 > 2,5 \cdot 10^5$ $2,10^6 > 2,5 \cdot 10^5$
Common mode rejection ratio $R_s \leq 10 \text{ k}\Omega$	Gleichtaktunterdrückung	CMR	120 > 110	120 > 100	120 > 94
Supply voltage rejection ratio (on U_{IO}) $R_s \leq 10 \text{ k}\Omega$	Empfindlichkeit (U_{IO}) an Betriebsspannungsänderung MAA725, B, C MAA725 H, J, K	E_{UB} E_{UB}	4 < 10 4 < 10	4 < 10 6 < 10	9 < 35 9 < 35
Output voltage swing $R_s \geq 10 \text{ k}\Omega$ $R_s \geq 10 \text{ k}\Omega$ $R_s \geq 2 \text{ k}\Omega$ $R_s \geq 2 \text{ k}\Omega$	Ausgangs-Spitzenspannung MAA725, B, C MAA725 H, J, K MAA725, B, C MAA725 H, J, K	$U_{OPP\ max}$ $U_{OPP\ max}$ $U_{OPP\ max}$ $U_{OPP\ max}$	$\pm 13,5 > \pm 12$ $\pm 10,5 > \pm 9$ $\pm 13,5 > \pm 10$ $\pm 10,5 > \pm 7$	$\pm 13,5 > \pm 12$ $\pm 10,5 > \pm 9$ $\pm 13,5 > \pm 10$ $\pm 10,5 > \pm 7$	$\pm 13,5 > \pm 12$ $\pm 10,5 > \pm 9$ $\pm 13,5 > \pm 10$ $\pm 10,5 > \pm 7$
Output resistance $f = 1 \text{ kHz}$	Ausgangswiderstand	R_O	150	150	150
Power consumption	Leistungsverbrauch MAA725, B, C MAA725 H, J, K	P P	85 < 105 55 < 75	90 < 120 60 < 90	95 < 150 60 < 120

4) Without external compensation; R_s – source resistance. • Ohne äußere Kompensation; R_s – Quellenwiderstand.

Base connection diagram:	Sockelschaltung:
Bottom view	Ansicht von unten
1. Offset null	Eingangsspannung-Unsymmetrie-Kompensation
2. Inverting Input	Invertierend Eingang
3. Non-inverting Input	Nicht Invertierend Eingang
4. $-U_B$	$-U_B$
5. Frequency compensation	Frequenzkompensation
6. Output	Ausgang
7. $+U_B$	$+U_B$
8. Offset null	Eingangsspannung-Unsymmetrie-Kompensation



Outlines • Abmessungen IO 5

CHARACTERISTIC DATA:	KENNDATEN:	MAA725 MAA725 H	MAA725 B MAA725 J	MAA725 C MAA725 K
Valid at Gültig bei				
$-55 \leq \vartheta_a \leq +125^\circ\text{C}$	MAA725, H			
$-20 \leq \vartheta_a \leq +85^\circ\text{C}$	MAA725 B, J	± 15	± 15	± 15
$0 \leq \vartheta_a \leq +70^\circ\text{C}$	MAA725 C, K	± 12	± 12	± 12
Input offset voltage $R_s \leq 10 \text{ k}\Omega$ ⁵⁾	Eingangsspannung-Unsymmetrie	U_{IO}	< 1,5	< 2,5
Input offset voltage drift $R_s = 50 \text{ }\Omega$ ⁵⁾ $R_s = 50 \text{ }\Omega$ ⁶⁾	Temperaturkoeffizient der Eingangsspannung-Unsymmetrie	αU_{IO}	$1,2 < 5$ 0,6	$2 < 10$ 0,6
Input offset current $\vartheta_a = +125^\circ\text{C}$ $\vartheta_a = +85^\circ\text{C}$ $\vartheta_a = +70^\circ\text{C}$ $\vartheta_a = -55^\circ\text{C}$ $\vartheta_a = -20^\circ\text{C}$ $\vartheta_a = 0^\circ\text{C}$	Eingangsstrom-Unsymmetrie	I_{IO}	$1,2 < 20$ — — $7,5 < 40$ — —	$2,2 < 20$ — — — $7,5 < 40$ — $9,5 < 50$
Input offset current drift	Temperaturkoeffizient der Eingangsstrom-Unsymmetrie	αI_{IO}	$42 < 150$	< 300
Input bias current $\vartheta_a = +125^\circ\text{C}$ $\vartheta_a = +85^\circ\text{C}$ $\vartheta_a = +70^\circ\text{C}$ $\vartheta_a = -55^\circ\text{C}$ $\vartheta_a = -20^\circ\text{C}$ $\vartheta_a = 0^\circ\text{C}$	Eingangs-Null-Strom	I_{IB}	$45 < 100$ — — $90 < 200$ — —	— < 100 — — < 200 < 250
Large signal voltage gain $R_Z \geq 2 \text{ k}\Omega, \vartheta_a = +125^\circ\text{C}$ $R_Z \geq 2 \text{ k}\Omega, \vartheta_a = +85^\circ\text{C}$ $R_Z \geq 2 \text{ k}\Omega, \vartheta_a = +70^\circ\text{C}$ $R_Z \geq 2 \text{ k}\Omega, \vartheta_a = -55^\circ\text{C}$ $R_Z \geq 2 \text{ k}\Omega, \vartheta_a = -20^\circ\text{C}$ $R_Z \geq 2 \text{ k}\Omega, \vartheta_a = 0^\circ\text{C}$	Leerlauf-Spannungsverstärkung	A_u	$> 1.10^6$ — — $> 2.5.10^5$ — —	— — $> 125.10^3$ — — $> 125.10^3$
Common mode rejection ratio $R_s \leq 10 \text{ k}\Omega$	Gleichtaktunterdrückung	CMR	> 100	> 100
Supply voltage rejection (on U_{IO}) $R_s \leq 10 \text{ k}\Omega$	Empfindlichkeit (U_{IO}) an Betriebsspannungsänderung	E_{UB}	< 20	< 20
Output voltage swing $R_Z \geq 2 \text{ k}\Omega$ $R_Z \geq 2 \text{ k}\Omega$	Ausgangs-Spitzenspannung MAA725, B, C MAA725 H, J, K	$U_{OPP \max}$	$> \pm 10$ $> \pm 7$	$> \pm 10$ $> \pm 7$

⁵⁾ Without external adjusting • Ohne äussere Einstellung.

⁶⁾ With external adjusting. • Mit äussere Einstellung.

**LINEARE INTEGRIERTE SCHALTKREISE
OPERATIONSVERSTÄRKER MIT KURZSCHLUSSFESTEM AUSGANG**

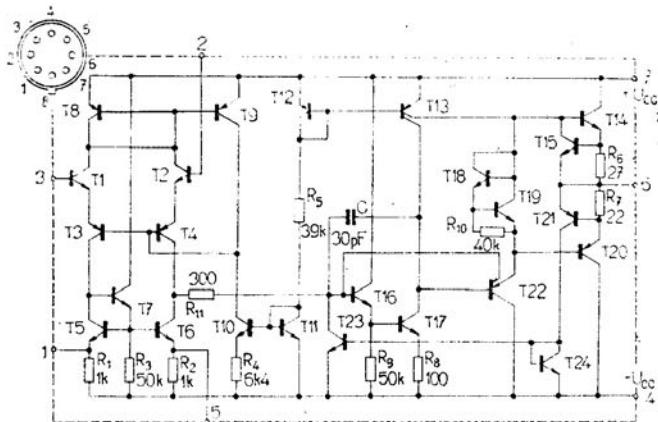
Maximum ratings • Grenzwerte		MAA741 MAA748	MAA741C MAA748C	
Supply voltage	Betriebsspannung	U_{CC}	$\pm 3 \dots \pm 22$	$\pm 3 \dots \pm 18$
Differential input voltage	Differential-Eingangsspannung	U_{ID}	± 30	± 30
Input voltage 1)	Eingangsspannung 1)	U_I	± 15	± 15
Voltage between leads (only MAA741, MAA741C) No. 1 and 4 No. 5 and 4	Spannung zwischen Ausführungen (nur MAA741, MAA741C) Nr. 1 und 4 Nr. 5 und 4	$U_{I/4}$ $U_{5/4}$	$\pm 0,5$ $\pm 0,5$	$\pm 0,5$ $\pm 0,5$
Total power dissipation	Gesamtverlustleistung	P_{tot}	500	500
Operation temperature	Betriebstemperatur	ϑ_a	$-55 \dots +125$	$0 \dots +70$
Storage temperature	Lagerungstemperatur	ϑ_{stg}	$-65 \dots +155$	$-65 \dots +155$

- 1) For supply voltage less than ± 15 V, maximum input voltage can be equal as magnitude of the supply voltage.
Für Speisespannung niedrigere als ± 15 V maximale Eingangsspannung kann gleich wie Betriebsspannungs-Wert sein.
- 2) Output short-circuit (towards ground or power supply) is not timing limited, at MAA741, MAA748 for $\vartheta_c \leq 125^\circ\text{C}$, at MAA741C, MAA748C for $\vartheta_c \leq 70^\circ\text{C}$.
Ausgangs-Kurzschluss (gegen Erde oder gegen Betriebsspannung) ist nicht zeitgemäss begrenzt, bei MAA741, MAA748 für $\vartheta_c \leq 125^\circ\text{C}$, bei MAA741C, MAA748C für $\vartheta_c \leq 70^\circ\text{C}$.

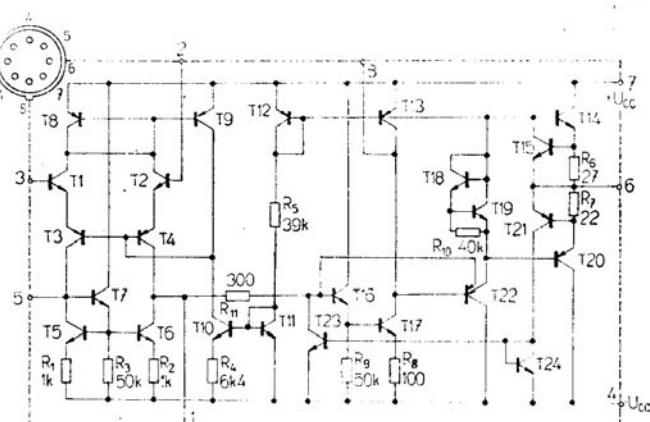
Characteristic data • Kenndaten		$C_C = 0$ $C_C = 30 \text{ pF}$	MAA741 MAA748	MAA741C MAA748C
Valid at $U_{CC} = \pm 15$ V (unless otherwise noted) Gültig bei (wenn nicht anders angegeben)			$\vartheta_a = +25^\circ\text{C}$	$\vartheta_a = +25^\circ\text{C}$
Input offset voltage $R_s \leq 10 \text{ k}\Omega$	Eingangsspannung-Unsymmetrie MAA741 MAA748	U_{IO} U_{IO}	1,5 1,5	< 5 < 5
Input offset current	Eingangsstrom-Unsymmetrie	I_{IO}	10	< 200
Input quiescent current	Eingangsruhestrom	I_{IB}	80	< 500
Input resistance	Eingangswiderstand	R_{ISE}	3	> 0,3
Large-signal voltage gain $R_Z \geq 2 \text{ k}\Omega$, $U_O = \pm 10$ V $R_Z \geq 2 \text{ k}\Omega$, $U_O = \pm 10$ V	Leerlauf-Spannungsverstärkung MAA741 MAA748	A_u A_u	150 000 130 000	> 50 000 > 50 000
Supply current	Betriebsstrom	I_{CC}	1,3	< 2,8
Power consumption	Leistungsverbrauch	P	40	< 85
Output voltage swing $U_{CC} = 22$ V, $R_Z \geq 2 \text{ k}\Omega$ $U_{CC} = 18$ V, $R_Z \geq 2 \text{ k}\Omega$	Ausgangs-Spitzenspannung	$U_{OPP\ max}$ $U_{OPP\ max}$	± 20 —	$> \pm 17$ —
Data for Information • Kenndaten für Information:				
Output short-circuit current	Ausgangs-Kurzschluss-Strom	I_{OS}	± 25	± 25
Output resistance $f = 1 \text{ kHz}$	Ausgangs-Widerstand	R_O	60	60
Input capacitance	Eingangs-Kapazität	C_I	2,8	2,8
Offset voltage adjustment range	Spannungsunsymmetrie-Ausgleichung MAA741 MAA748		± 13 ± 20	± 13 ± 20
Rise time	Anstiegszeit			
$U_I = 20 \text{ mV}$, $R_Z = 2 \text{ k}\Omega$, $C_Z \leq 100 \text{ pF}$, $A_u = 1$ $C_C = 3,5 \text{ pF}$, $A_u = 10$	MAA741 MAA748	t_r t_r	0,35 0,2	0,35 0,2
Overshot $U_I = 20 \text{ mV}$, $A_u = 1$, $R_Z = 2 \text{ k}\Omega$, $C_Z \leq 100 \text{ pF}$	Überschwingung MAA748		2	2
Slew rate $A_u = 1$, $R_Z \geq 2 \text{ k}\Omega$ $A_u = 1$, $C_C = 30 \text{ pF}$ $A_u = 10$, $C_C = 3,5 \text{ pF}$	Flankensteilheit MAA741 MAA748 MAA748	S S S	0,5 0,5 6,0	0,5 0,5 6,0
Average temperature coefficient of input offset voltage 1)	Mittlerer Temperaturkoeffizient der Eingangsspannungs-Unsymmetrie 1) MAA741 MAA748	α_{UIO} α_{UIO}	10 5	10 5
Average temperature coefficient of input offset current 1)	Mittlerer Temperaturkoeffizient der Eingangstrom-Unsymmetrie 1) MAA741 MAA748	α_{IIIO} α_{IIIO}	160 80	160 80

1) Valid in operating temperature range • Gültig in Betriebstemperaturbereich.

MAA741, MAA741C



MAA748, MAA748C



Bose connection diagram — bottom view • Sockelschaltung — Ansicht von unten:

- 1. Offset null
 - 2. Inverting input
 - 3. Non inverting input
 - 4. $-U_{CC}$
 - 5. Offset null
 - 6. Output
 - 7. $+U_{CC}$
 - 8. Not connected
- Eingangskompensation
Invertierender Eingang
Nicht invertierender Eingang
 $-U_{CC}$
Eingangskompensation
Ausgang
 $+U_{CC}$
Nicht verbunden

- 1. Offset null
 - 2. Inverting input
 - 3. Non inverting input
 - 4. $-U_{CC}$
 - 5. Offset null
 - 6. Output
 - 7. $+U_{CC}$
 - 8. Frequency compensation
- Eingangskompensation,
Frequenzkompensation
Invertierender Eingang
Nicht invertierender Eingang
 $-U_{CC}$
Eingangskompensation
Ausgang
 $+U_{CC}$
Frequenzkompensation

Outlines • Abmessungen IO 6

Characteristic data • Kenndaten	$C_C = 0$ $C_C = 30 \mu F$	MAA741 MAA748	MAA741 C MAA748 C
Valid at $U_{CC} = \pm 15 V$ (unless otherwise noted Gültig bei (wenn nicht anders angegeben)		$-55^\circ C \leq \vartheta_a \leq +125^\circ C$	$0^\circ C \leq \vartheta_a \leq +70^\circ C$
Input offset voltage $R_S \leq 10 k\Omega$	Eingangsspannung-Unsymmetrie MAA741 MAA748	U_{IO} U_{IO}	$2,0 < 6$ $1,8 < 6$
Input offset current $\vartheta_a = +125^\circ C$ $\vartheta_a = -55^\circ C$	Eingangsstrom-Unsymmetrie	I_{IO} I_{IO} I_{IO}	$-$ $5 < 200$ $20 < 500$
Input quiescent current $\vartheta_a = +125^\circ C$ $\vartheta_a = -55^\circ C$	Eingangsrueststrom	I_{IB} I_{IB} I_{IB}	$-$ $50 < 500$ $150 < 1500$
Input voltage range	Eingangsspannungsbereich	U_I	$\pm 13 > \pm 12$
Common mode rejection ratio $R_S \leq 10 k\Omega$	Gleichaktunterdrückung MAA741 MAA748	CMR CMR	$90 > 70$ $90 > 70$
Supply voltage rejection (on U_{IO}) $R_S \leq 10 k\Omega$	Empfindlichkeit (U_{IO}) an Betriebsspannungsänderung MAA741 MAA748	SVR SVR	$30 < 150$ $30 < 150$
Large-signal voltage gain $R_Z \geq 2 k\Omega$, $U_O = \pm 10 V$	Leerlauf-Spannungsverstärkung	A_u	> 25000
Output voltage swing $R_Z \geq 10 k\Omega$ $R_Z \geq 2 k\Omega$	Ausgangs-Spitzenspannung	$U_{OPP \max}$ $U_{OPP \max}$	$\pm 14 > \pm 12$ $\pm 13 > \pm 10$
Supply current $\vartheta_a = +125^\circ C$ $\vartheta_a = -55^\circ C$	Betriebsstrom MAA748C	I_{CC} I_{CC} I_{CC}	$-$ $1,2 < 2,5$ $1,4 < 3,3$
Power consumption $\vartheta_a = +125^\circ C$ $\vartheta_a = -55^\circ C$	Leistungsverbrauch MAA748C	P P P	$40 < 100$ $35 < 75$ $42 < 100$

¹⁾ Only • nur MAA748C

Maximum ratings • Grenzwerte

Input voltage MA7805, MA7812, MA7815 MA7824	Eingangsspannung.	U_I U_I	max max	35 40	V V
Power dissipation	Verlustleistung	P_W	max	internally limited innen begrenzt	W
Junction temperature range	Sperrsichttemperaturbereich	ϑ_j	max	0 ... +125	°C
Storage temperature range	Lagertemperaturbereich	ϑ_{stg}	max	-55 ... +155	°C
Thermal resistance junction - case junction - ambient	Wärmewiderstand System-Gehäuse System-Umgebung	R_{thjc} R_{thja}	max max	4 35	K/W K/W

Characteristic data • Kenndaten

Outlines • Abmessungen IO 11

 $0^\circ\text{C} < \vartheta_j < +125^\circ\text{C}$, (unless otherwise noted) • (wenn nicht anders angegeben)

MA7805

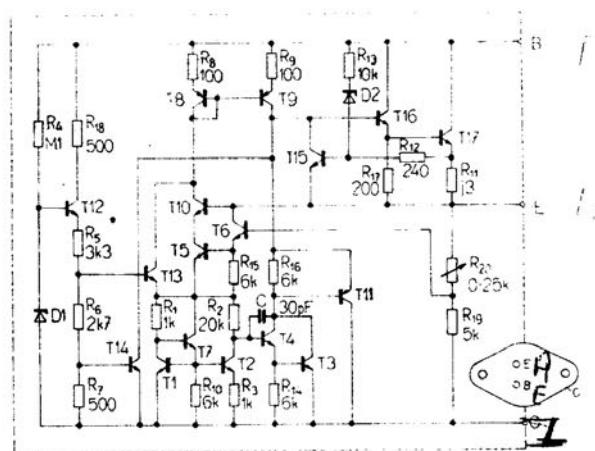
Valid at • Gültig bei

Output voltage $\vartheta_j = 25^\circ\text{C}$	Ausgangsspannung	U_O	nom. 5,0	min. — max. 4,8 ... 5,2	V
Line regulation $\vartheta_j = 25^\circ\text{C}$	Netzregelung	ΔU_O	3,0	< 100	mV
$\vartheta_j = 25^\circ\text{C}, 7 \text{ V} < U_I < 25 \text{ V}$		ΔU_O	1,0	< 50	mV
$\vartheta_j = 25^\circ\text{C}, 8 \text{ V} < U_I < 12 \text{ V}$		ΔU_O	—	—	mV
$\vartheta_j = 25^\circ\text{C}, 14,5 \text{ V} < U_I < 30 \text{ V}$		ΔU_O	—	—	mV
$\vartheta_j = 25^\circ\text{C}, 16 \text{ V} < U_I < 22 \text{ V}$		ΔU_O	—	—	mV
$\vartheta_j = 25^\circ\text{C}, 17,5 \text{ V} < U_I < 30 \text{ V}$		ΔU_O	—	—	mV
$\vartheta_j = 25^\circ\text{C}, 20 \text{ V} < U_I < 26 \text{ V}$		ΔU_O	—	—	mV
$\vartheta_j = 25^\circ\text{C}, 27 \text{ V} < U_I < 38 \text{ V}$		ΔU_O	—	—	mV
$\vartheta_j = 25^\circ\text{C}, 30 \text{ V} < U_I < 36 \text{ V}$		ΔU_O	—	—	mV
Load regulation $\vartheta_j = 25^\circ\text{C}$	Lastregelung	ΔU_O	15	< 100	mV
$\vartheta_j = 25^\circ\text{C}, 5 \text{ mA} < I_O < 1,5 \text{ A}$		ΔU_O	5,0	< 50	mV
$\vartheta_j = 25^\circ\text{C}, 250 \text{ mA} < I_O < 750 \text{ mA}$		ΔU_O	—	—	V
Output voltage — $P \leq 15 \text{ W}$	Ausgangsspannung — $P \leq 15 \text{ W}$	U_O	—	4,75 ... 5,25	V
$7 \text{ V} < U_I < 20 \text{ V}, 5 \text{ mA} < I_O < 1 \text{ A}$		U_O	—	—	V
$14,5 \text{ V} < U_I < 27 \text{ V}, 5 \text{ mA} < I_O < 1 \text{ A}$		U_O	—	—	V
$17,5 \text{ V} < U_I < 30 \text{ V}, 5 \text{ mA} < I_O < 1 \text{ A}$		U_O	—	—	V
$27,5 \text{ V} < U_I < 38 \text{ V}, 5 \text{ mA} < I_O < 1 \text{ A}$		U_O	—	—	V
Quiescent current $\vartheta_j = 25^\circ\text{C}$	Ruhestrom	I_Q	4,2	< 8,0	mA
Quiescent current range $\vartheta_j = 25^\circ\text{C}$	Ruhestromänderung	ΔI_Q	—	< 1,3	mA
$7 \text{ V} < U_I < 25 \text{ V}$		ΔI_Q	—	—	mA
$14,5 \text{ V} < U_I < 30 \text{ V}$		ΔI_Q	—	—	mA
$17,5 \text{ V} < U_I < 30 \text{ V}$		ΔI_Q	—	—	mA
$27 \text{ V} < U_I < 38 \text{ V}$		ΔI_Q	—	—	mA
$5 \text{ mA} < I_O < 1 \text{ A}$		ΔI_Q	—	< 0,5	mA
Output noise voltage $\vartheta_a = 25^\circ\text{C}, 10 \text{ Hz} < f < 100 \text{ kHz}$	Ausgangsräuschspannung	U_{ON}	4,0	—	μV
Long term stability	Langzeitstabilität	ΔU_{OT}	—	< 20	mV
Ripple rejection $f = 100 \text{ Hz}$	Brummunterdrückung	SVR	78	> 62	dB
$f = 100 \text{ Hz}, 8 \text{ V} < U_I < 18 \text{ V}$		SVR	—	—	dB
$f = 100 \text{ Hz}, 15 \text{ V} < U_I < 25 \text{ V}$		SVR	—	—	dB
$f = 100 \text{ Hz}, 18,5 \text{ V} < U_I < 28,5 \text{ V}$		SVR	—	—	dB
$f = 100 \text{ Hz}, 28 \text{ V} < U_I < 38 \text{ V}$		SVR	—	—	dB
Dropout voltage $I_O = 1 \text{ A}, \vartheta_j = 25^\circ\text{C}$	Abfallspannung	$(U_I - U_O)$	min 2,0	—	V
Output resistance $f = 1 \text{ kHz}$	Ausgangswiderstand	R_O	17	—	$\text{m}\Omega$
Short circuit current limit $\vartheta_j = 25^\circ\text{C}$	Ausgangs-Kurzschluss-Strombegrenzung	I_{OS}	750	—	mA
Output peak current $\vartheta_j = 25^\circ\text{C}$	Ausgangsspitzenstrom	I_{OP}	2,2	—	A
Average temperature coefficient of output voltage $I_O = 5 \text{ mA}, 0^\circ\text{C} < \vartheta_j < +125^\circ\text{C}$	Mittl. Temperaturkoeffizient von Ausgangsspannung	T_K	-1,1	—	mV/K

MA7805
MA7812
MA7815
MA7824

INTEGRATED POWER POSITIVE VOLTAGE REGULATORS
INTEGRIERTE LEISTUNGS-POSITIV-SPANNUNGSREGLER

5, 12, 15, 24 V / 1 A

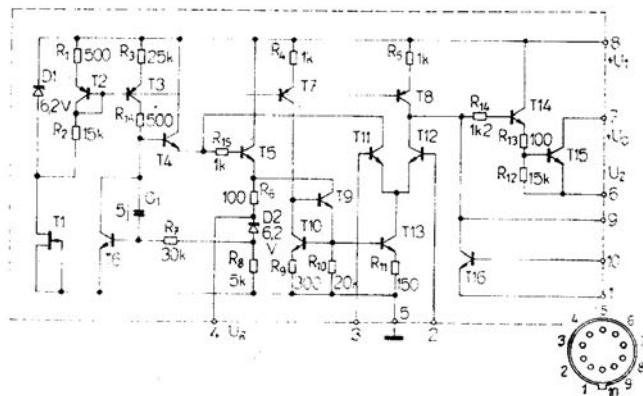


MA7812

MA7815

MA7824

	MA7812	MA7815	MA7824				
$U_I = 19 \text{ V}, I_O = 500 \text{ mA}$							
U_O	nom. 12,0	min. 11,5 . . . 12,5	nom. 15,0	min. — max. 14,4 . . . 15,6	nom. 24	min. — max. 23 . . . 25	V
ΔU_O	—	—	—	—	—	—	mV
ΔU_O	—	—	—	—	—	—	mV
ΔU_O	10	< 240	—	—	—	—	mV
ΔU_O	3,0	< 120	—	—	—	—	mV
ΔU_O	—	—	11	< 300	—	—	mV
ΔU_O	—	—	3,0	< 150	18	< 480	mV
ΔU_O	—	—	—	—	6,0	< 240	mV
ΔU_O	—	—	—	—	—	—	mV
ΔU_O	12	< 240	12	< 150	12	< 480	mV
ΔU_O	4,0	< 120	4,0	< 75	4,0	< 240	mV
U_O	—	—	—	—	—	—	V
U_O	—	11,4 . . . 12,6	—	—	—	—	V
U_O	—	—	—	14,25 . . . 15,75	—	—	V
U_O	—	—	—	—	—	22,8 . . . 25,2	V
I_Q	4,3	< 8,0	4,4	< 8,0	4,6	< 8,0	mA
ΔI_Q	—	—	—	—	—	—	mA
ΔI_Q	—	< 1,0	—	—	—	—	mA
ΔI_Q	—	—	—	< 1,0	—	—	mA
ΔI_Q	—	—	—	—	—	< 1,0	mA
ΔI_Q	—	< 0,5	—	< 0,5	—	< 0,5	mA
U_{ON}	75	—	90	—	170	—	μV
ΔU_{OT}	—	< 48	—	< 60	—	< 96	mV
SVR	—	—	—	—	—	—	dB
SVR	71	> 55	70	> 54	—	—	dB
SVR	—	—	—	—	66	> 50	dB
SVR	—	—	—	—	—	—	dB
$(U_I - U_O)$ min	2,0	—	2,0	—	2,0	—	V
R_O	18	—	19	—	28	—	$\text{m}\Omega$
I_{OS}	350	—	230	—	150	—	mA
I_{OP}	2,2	—	2,1	—	2,1	—	A
T_K	-1,0	—	-1,0	—	-1,5	—	mV/K



Base connection diagram:

1. Current limit
2. Inverting input
3. Non inverting input
4. Reference voltage
5. Ground (-)
6. Output stabilized voltage U_2
7. Supplying of output transistor $+U_C$
8. Non stabilized input voltage $+U_1$
9. Frequency compensation
10. Current limit

Bottom view

Sockelschaltung:

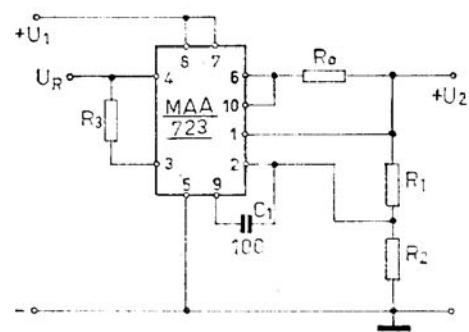
- Strombegrenzung
- Invertierender Eingang
- Nicht invertierender Eingang
- Referenzspannung
- Erde (-)
- Stabilisierte Ausgangsspannung U_2
- Speisung des Ausgangstransistors $+U_C$
- Nicht stabilisierte Eingangsspannung $+U_1$
- Frequenzkompensation
- Strombegrenzung

Ansicht von unten

Maximum ratings:

Grenzwerte:

$U_{1\ imp}$ ($t = 50$ ms)	max	50	V
U_1	max	40	V
$U_1 - U_2$	max	40	V
I_2	max	150	mA
I_R	max	15	mA
P_{tot}	MAA723	max	800 mW
	MAA723H	max	700 mW
ϑ_a	max	-55 ... +125	°C
ϑ_{stg}	max	-65 ... +155	°C



Recommended circuit • Schaltbeispiel

Output voltage $U_2 = 7 \dots 37$ V
 Ausgangsspannung

U_2	R_1	R_2
9 V	1,87	7,15 kΩ
15 V	7,87	7,15 kΩ
28 V	21	7,15 kΩ

Outlines • Abmessungen IO 7

Characteristic data: Kenndaten:

Measured at:
 Gemessen bei:

Line regulation at input voltage change	Empfindlichkeit gegen Eingangsspannungsänderungen MAA723 MAA723H	ΔU_2	0,02	<0,1 %	U_2	$U_1 = 12 \dots 15$ V, $U_2 = 5$ V, $I_2 = 1$ mA
Line regulation at input voltage change	Empfindlichkeit gegen Eingangsspannungsänderungen MAA723 MAA723H	ΔU_2	0,1	<0,2 %	U_2	$U_1 = 12 \dots 40$ V, $U_2 = 5$ V, $I_2 = 1$ mA
Line regulation at input voltage change in ambient temperature range	Empfindlichkeit gegen Eingangsspannungsänderung im Umgebungstemperaturbereich MAA723	ΔU_2	0,4	<1 %	U_2	$U_1 = 12 \dots 15$ V, $U_2 = 5$ V, $I_2 = 1$ mA
Load regulation at load change	Empfindlichkeit gegen Laststromänderungen MAA723 MAA723H	ΔU_2		<0,3 %	U_2	$U_1 = 12 \dots 15$ V, $U_2 = 5$ V, $I_2 = 1 \dots 125$ °C
Load regulation at load change in ambient temperature range	Empfindlichkeit gegen Laststromänderungen im Umgebungstemperaturbereich MAA723	ΔU_2		<0,15 %	U_2	$U_1 = 12$ V, $U_2 = 5$ V, $I_2 = 1 \dots 50$ mA
Average temperature coefficient of output voltage	Mittlerer Temperaturkoeffizient der Ausgangsspannung MAA723 MAA723H	T_{KU2}	0,005	<0,015 %/°C	U_2	$U_1 = 12$ V, $U_2 = 5$ V, $I_2 = 1 \dots 50$ mA, -55 °C ≤ ϑ_a ≤ +125 °C
Reference voltage	Referenzspannung MAA723 MAA723H	U_R	7,15	6,95 ... 7,35	U_2	$U_1 = 12$ V, $U_2 = 5$ V
Standby current drain	Stromaufnahme 1) MAA723 MAA723H	I_O	2,3	<3,5 mA	U_2	$U_1 = 30$ V, $I_2 = 0$
Input voltage range	Eingangsspannung	U_1		9,5 ... 40 V		
Output voltage range	Ausgangsspannung	U_2		9 ... 37 V		
Input-output voltage differential	Eingang-Ausgangs-Spannungs differenz	$U_1 - U_2$		3 ... 38 V		

1) Output and reference voltage source without load. • Ausgangs- und Referenz-Spannungsquelle ohne Last. • $I_R = 0$.

Maximum ratings:

Supply peak current
Output switching impulse
Release peak current
Operating temperature range
Storage temperature range

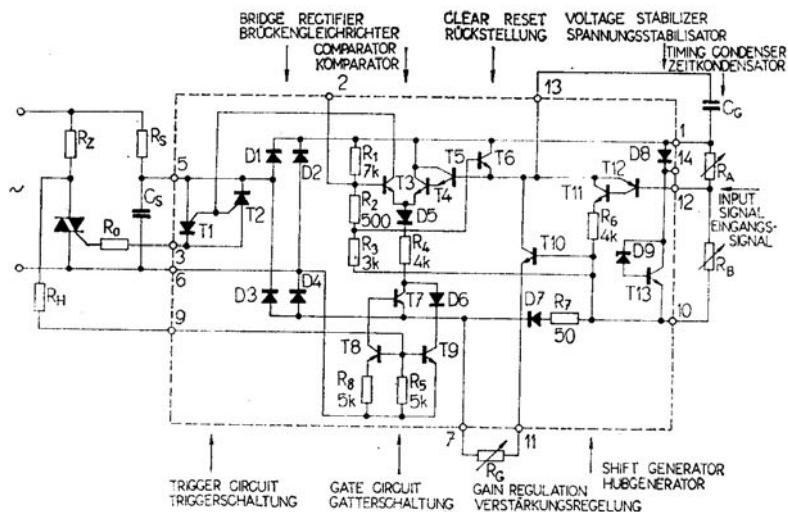
Grenzwerte:

Betriebs-Spitzenstrom	$\pm I_{5/6}$	max	36	mA
Ausgang-Schaltimpuls	$\pm I_3$	max	150	mA
Auslöse-Spitzenstrom	$\pm I_9$	max	2	mA
Betriebs-Temperaturbereich	θ_a	max	-40 ... +85	°C
Lagerungs-Temperaturbereich	θ_{stg}	max	-55 ... +155	°C

Recommended values of resistances R_S and R_H for different supply voltage

Empfohlene Werte von Widerständen R_S und R_H für verschiedene Speisespannungen

A. C. supply voltage Speisespannung (effektive) [V]	R_S [kΩ]	R_H [kΩ]
24	1,2	47
60	4,7	120
120	10	220
220	18	470



Basic diagram of phase - control with integrated circuit MAA436
Grundschaltung von Phasenansteuerung mit integriertem Schaltkreis MAA436

CHARACTERISTIC DATA:

KENNDATEN: $\theta_a = 25^\circ\text{C}$

Supply peak voltage $\pm I_{5/6} = 36 \text{ mA}^1)$	Betriebs-Spitzenspannung	$\pm I_{5/6}$	13,5 19,5	V
Output switching impulse $R_o = 91 \Omega, \alpha = 90^\circ$	Ausgang-Schaltimpuls	$\pm I_3$	120	100 150
Release peak current	Auslöse-Spitzenstrom	$\pm I_9$	100 230	μA
Supply peak voltage ^{1) 2)}	Betriebs-Spitzenspannung ^{1) 2)}	$U_{14/10}$	6 9,5	V
Peak voltage ¹⁾	Spitzenspannung ¹⁾	$U_{1/10}$	6,5 10	V
Current peak of sinusoidal shift $R_G = 10 \text{ k}\Omega, I_{5/6} = 15 \text{ mA}$	Stromspitze des Sinushubes	I_{13}	40 100	μA
Current gain ¹⁾ $R_G = \infty, I_{12} = 1 \mu\text{A}, I_{5/6} = 15 \text{ mA}$	Stromverstärkung ¹⁾	$A = \frac{I_{13}}{I_{12}}$	> 30	
Current to base of Darlingtons $R_G = \infty, I_{5/6} = 15 \text{ mA}$	Strom in Base der Darlington- schaltung ^{1) 4)}	I_{130}	< 3	μA
Reference level ¹⁾	Referenzpegel ¹⁾	$K_R = \frac{U_{2/10}}{U_{1/10}}$	0,33	$0,3 0,36$
Unbalance ³⁾	Unwucht ³⁾	$B = \frac{U_o}{U_{ef}} \cdot 100$	< 7	%

¹⁾ Potentiometer P and resistance R_o are disconnected.
Potentiometer P und Widerstand R_o sind ausgeschalten.

²⁾ Between leads No. 10 and 14 is connected R_F, C_F unit.
Zwischen Ausführungen Nr. 10 und 14 ist R_F, C_F - Glied zugeschaltet.

³⁾ Unbalance is defined as ratio of D. C. voltage on load and A. C. supply voltage $B = \frac{U_o}{U_{ef}} \cdot 100$.

Unwucht (Unbalance) ist definiert wie ein Verhältnis der Gleichspannung an der Last und der Betriebs-Wechselspannung:

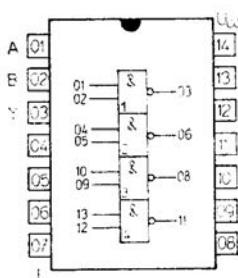
$$B = \frac{U_o}{U_{ef}} \cdot 100$$

⁴⁾ Current meter is connected instead of condenser C_G .
Strommesser ist zugeschaltet anstatt des Kondensators C_G .

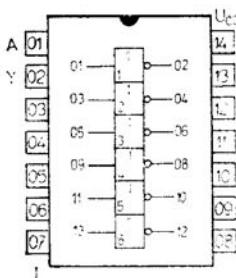
TTL SSI LOGIC INTEGRATED CIRCUITS
LOGISCHE INTEGRIERTE SCHALTKREISE TTL SSI

**SURVEY
ÜBERSICHT**

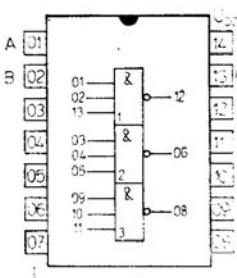
Type Typ			Feature	Art	Log. function Log. Funktion	Outlines Abmessungen
MH7400	MH8400	MH5400	Quadruple 2-input positive NAND gate	Vier NAND-Gatter mit je zwei Eingängen	$Y = \overline{AB}$	IO 13
MH7403			Quadruple 2-input positive NAND gate with open collector outputs	Vier NAND-Gatter mit je zwei Eingängen und offenem Kollektor	$Y = \overline{AB}$	IO 13
MH7404			Hex inverters	Sechsfach Inverter	$Y = \overline{A}$	IO 13
MH7405			Hex inverters with open collector outputs	Sechsfach Inverter mit offenem Kollektor	$Y = \overline{A}$	IO 13
MH7410	MH8410	MH5410	Triple 3-input positive NAND gate	Drei NAND-Gatter mit je drei Eingängen	$Y = \overline{ABC}$	IO 13
MH7420	MH8420	MH5420	Dual 4-input positive NAND gate	Zwei NAND-Gatter mit je vier Eingängen	$Y = \overline{ABCD}$	IO 13
MH7430	MH8430	MH5430	8-input positive NAND gate	NAND-Gatter mit acht Eingängen	$Y = \overline{ABCDEFGH}$	IO 13
MH7437	MH8437	MH5437	Quadruple 2-input positive NAND buffer	Vier NAND-Leistungs-gatter mit je zwei Eingängen	$Y = \overline{AB}$	IO 13
MH7438	MH8438	MH5438	Quadruple 2-input positive NAND buffer with open collector outputs	Vier NAND-Leistungs-gatter mit je zwei Eingängen und offenem Kollektor	$Y = \overline{AB}$	IO 13
MH7440	MH8440	MH5440	Dual 4-input positive NAND buffer	Zwei NAND-Leistungs-gatter mit je vier Eingängen	$Y = \overline{ABCD}$	IO 13
MH7450	MH8450	MH5450	Expandable dual 2-wide 2-input AND-OR-INVERT gate	AND-OR-INVERT Gatter mit Erweiterungsmöglichkeit durch Expander	$Y = \overline{(AB)} + \overline{(CD)} + X$ X = ABCD from - aus MH..60	IO 13
MH7451	MH8451	MH5451	Dual positive AND-OR-INVERT gate	Zwei positive AND-OR-INVERT Gatter	$Y = \overline{AB} + \overline{CD}$	IO 13
MH7453	MH8453	MH5453	Expandable 4-wide 2-input AND-OR-INVERT gate	AND-OR-INVERT Erweiterungs-Gatter	$Y = \overline{(AB)} + \overline{(CD)} + \overline{(EF)} + \overline{(GH)} + X$ X = ABCD from - aus MH..60	IO 13
MH7454	MH8454	MH5454	positive AND-OR-INVERT gate	Positive AND-OR-INVERT Gatter	$Y = AB + CD + EF + GH$	IO 13
MH7460	MH8460	MH5460	Dual 4-input expander	Zwei Expander mit je vier Eingängen	X = ABCD when connected to pins 11 and 12 of MH..50 or MH..53 wenn Expander an Stift 11 u. 12 der Typen MH..50 oder MH..53 angeschlossen ist.	IO 13
MH7472	MH8472	MH5472	J-K Master-Slave Flip-Flop	J-K Master-Slave-Flipflop	See truth table Siehe logisches Verhalten	IO 13
MH7474	MH8474	MH5474	Dual D-type edge-triggered Flip-Flop	Zwei D-Flipflop	See truth table Siehe logisches Verhalten	IO 13



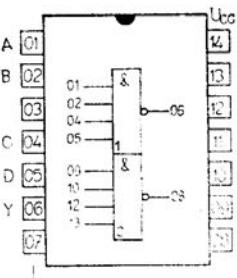
MH..00, MH..03



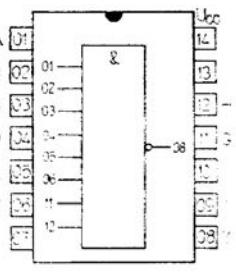
MH..04, ..05



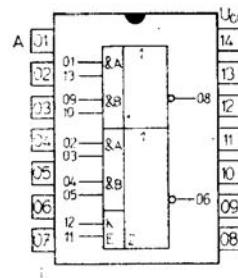
MH..10



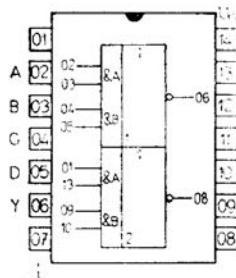
MH..20



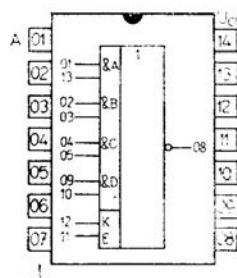
MH..30



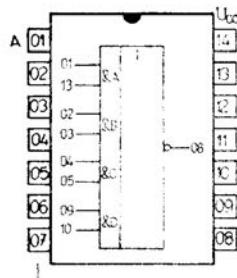
MH..50



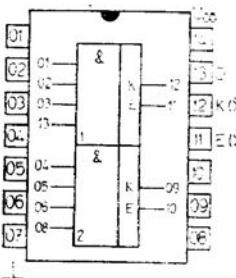
MH..51



MH..53



MH..54



MH..59

MAXIMUM RATINGS • GRENZDATEN		MH74		MH84		MH54	
Supply voltage	Betriebsspannung	U_{CC}	max.	+7	+7	+7	V
Input voltage	Eingangsspannung	U_I	max.	+5,5	+5,5	+5,5	V
Recommended working voltage	Empfohlene Betriebsspannung	U_{CC}		4,75 .. 5,25	4,75 .. 5,25	4,5 .. 5,5	V
Operating temperature range	Betriebstemperatur	θ_a		0 .. +70	-25 .. +85	-55 .. +125	°C
Storage temperature	Lagertemperatur	θ_{stg}		-55 .. +155	-25 .. +155	-55 .. +155	°C

ELECTRICAL CHARACTERISTICS FOR GATES AND INVERTORS • KENNDATEN FÜR GATTER UND INVERTOREN:

Noise margin	Statische Störsicherheit		1	V
Fan-out from each output MH..40	Ausgangsfächer pro Gatter MH..40	N N	10 30	
Mean dissipation power on each gate MH..40	Mittlerer Leistungsverbrauch pro Gatter MH..40	P P	10 25	mW mW
Input voltage — H level required at all input terminals to ensure L level at output	Eingangsspannung, H-Zustand, welche nötig ist, an alle Eingänge zuzuführen, damit an den Ausgängen Pegel L-Zustand sein wird	U_{IH}	min.	2 V
Input voltage — L level required at all input terminals to ensure H level at output	Eingangsspannung, L-Zustand, welche an einen der Eingänge zuzuführen ist, damit am Ausgang Pegel H-Zustand sein wird	U_{IL}	max.	0,8 V
Output voltage — H level	Ausgangsspannung, H-Zustand	U_{OH}	min.	2,4 V
Output voltage — L level	Ausgangsspannung, L-Zustand	U_{OL}	max.	0,4 V
Input clamp voltage $U_{CC} = 4,75 \text{ V}, I_I = -12 \text{ mA}$	Eingangsklemmspannung MH..03, ..04, ..05, ..37, ..38, ..51, ..54	$-U_D$	$< 1,5$	V
Input current — L level (each input)	Eingangsstrom, L-Zustand (pro Eingang)	I_{IL}	max.	1,6 mA
Input current — H level (each input) $U_{IN} = 2,4 \text{ V}$ $U_{IN} = 5,5 \text{ V}$	Eingangsstrom, H-Zustand (pro Eingang)	I_{IH} I_{IH}	max. max.	40 μA 1 mA
Short-circuit output current MH..37, MH..38, MH..40	Kurzschlussausgangsstrom MH..37, MH..38, MH..40	I_{OS} I_{OS}	18 — 55 18 — 70	mA
Supply current — L level each gate or inverter MH..37, MH..38, MH..40 MH..50, MH..51 MH..53, MH..54 MH..60 MH..72 *) MH..74 *)	Stromaufnahme L-Zustand pro Gatter oder Invertor	I_{CL} I_{CL} I_{CL} I_{CL} I_{CL} I_{CL} I_{CL}	3 $< 3,7$ $< 13,5$ 3,7 < 7 5,1 $< 9,5$ 1,2 $< 2,5$ 10 < 20 17 < 30	mA
Supply current — H level each gate or inverter MH..37, MH..40, MH..50, MH..51 MH..38 MH..53, MH..54	Stromaufnahme H-Zustand pro Gatter oder Invertor	I_{CH} I_{CH} I_{CH} I_{CH}	1 < 2 2 < 4 $< 2,1$ 4 < 8	mA

Remark:

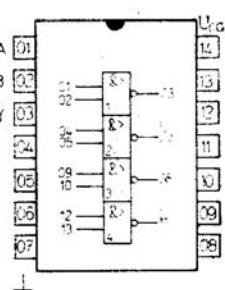
Values valid in whole operating temperature range and at worst working conditions at working voltage in recommended range.

*) Total supply consumption.

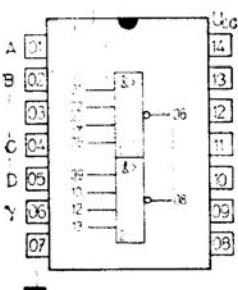
Bemerkung:

Alle Werte gelten im ganzen Bereich der Betriebstemperaturen und bei schlechtesten Betriebsbedingungen bei Betriebsspannung im empfohlenen Bereich.

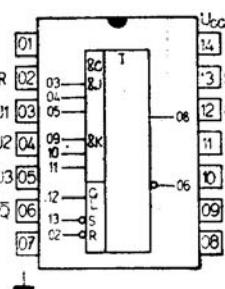
*) Gesamte Stromaufnahme.



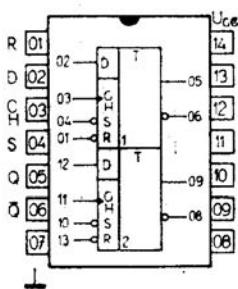
MH..37, ..38



MH..40



MH..72



MH..74

CHARACTERISTIC DATA • KENNDATEN

J-K FLIP-FLOP MH7472, MH8472, MH5472

N	1 .. 10	
t_p (clock)	20	ns
t_p (preset)	25	ns
t_p (clear)	25	ns
t_{setup}	IV IV IV IV	applied clock pulse width
t_{hold}	IV 0	Taktimpulsdauer

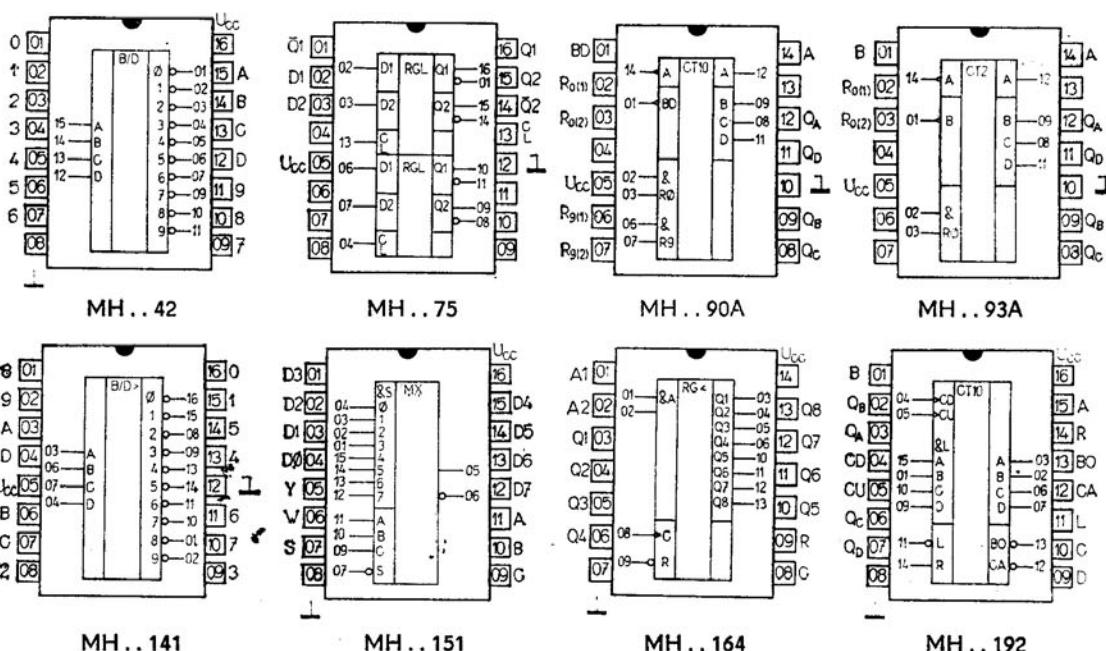
D FLIP-FLOP MH7474, MH8474, MH5474

N	max. .. 10	
t_p (clock)	30	ns
t_p (preset)	30	ns
t_p (clear)	30	ns
t_{hold}	25 IV 15	MHz
t_{setup}	15 IV 20	ns
t_{hold}	2 IV 5	ns

Values of level H, level L and input currents are equal as at other gates.
Pegelwerte der H- und L-Zuständen und Eingangsstromwerten sind die gleichen wie bei Gattern.

Truth table — p. 63 • Logisches Verhalten S. 63

Type Typ	Feature		Art	Outlines Abmessungen
MH7442	MH8442	MH5442	BCD — to decimal decoder without driver transistors; all inputs are equipped with clamped diodes	BCD — Dezimal-Dekoder ohne Treiber-Transistoren; alle Eingänge sind mit Klemmdioiden ausgestattet
MH7475	—	—	Quadruple bistable latch for temporary storage of binary information, dual master-slave flip-flop	Vierfach-Speicher Flipflop 4-Bit Zwischenspeicher für Binär-informationen
MH7490A	MH8490A	MH5490A	Decimal counter in BCD code, divide-by-ten counter, divide-by-five counter all inputs are equipped with clamp diodes	Binär codierte Zähldekade, Teiler durch zehn, Teiler durch fünf alle Eingänge sind mit Klemmdioiden ausgestattet
MH7493A	MH8493A	MH5493A	4-bit ripple counter, 3-bit ripple counter all inputs are equipped with clamp diodes	4-Bit Dualzähler 3-Bit Dualzähler alle Eingänge sind mit Klemmdioiden ausgestattet
MH7496	MH8496	MH5496	5-bit shift register for serial to — parallel converter, parallel — to — serial converter, storage register	5-Bit-Schieberegister für Serien-Parallel-Umsetzer, Parallel-Serien-Umsetzer, Speicher
MH74141	—	—	BCD — to — decimal decoder with driver for directly drives of gas-filled cold-cathode indicator tubes (nixie, digitrons)	BCD — Dezimal-Dekoder und Treiber mit Hochsperrrenden Treiber-Transistoren für das direkte Ansteuern von Ziffernanzeigeröhren
MH74150	MH84150	MH54150	Sixteen channel multiplexer for selection of one-of-sixteen data sources	16-Bit-Datenselektor / Multiplexer
MH74151	MH84151	MH54151	Eight channel multiplexer for selection of one-of-eight data sources	8-Bit-Datenselektor / Multiplexer
MH74154	MH84154	MH54154	BCD — to — one of sixteen decoder and demultiplexer with data select inputs A, B, C, D, strobe inputs G1, G2, and sixteen outputs 1 to 16	4-Bit-Binär Dekoder / Demultiplexer mit Datenselektions-Eingängen A, B, C, D, Strobe-Eingängen G1, G2 und sechzehn Ausgängen 1 bis 16
MH74164	MH84164	MH54164	8-bit shift register with gated (enable/disable) serial inputs and asynchronous clear	8-Bit-Schieberegister mit Dateneingabe seriell, Datenausgabe parallel, Gegentakt - Ausgängen und asynchroner Rückstellung
MH74192	MH84192	MH54192	Synchronous 4-bit reversible (up/down) BCD counter with dual clock with clear	Synchroner dekadischer BCD Vorwärts — Rückwärts-Zähler mit getrennten Takteingängen
MH74193	MH84193	MH54193	Synchronous 4-bit reversible (up/down) binary counter with dual clock with clear	Synchroner binär Vorwärts — Rückwärts-Zähler mit getrennten Takteingängen



MAXIMUM RATINGS • GRENZDATEN

			MH74	MH84	MH54
Supply voltage	Betriebsspannung	U_{CC}	max +7	+7	+7 V
Input voltage	Eingangsspannung	U_I	max +5,5	+5,5	+5,5 V
Recommended working voltage	Empfohlene Betriebsspannung	U_{CC}	4,75 .. 5,25	4,75 .. 5,25	4,5 .. 5,5 V
Operating temperature range	Betriebstemperatur	ϑ_a	0 ... +70	-25 ... +85	-55 ... +125 °C
Storage temperature	Lagertemperatur	ϑ_{stg}	-55 ... +155	-55 ... +155	-55 ... +155 °C

RECOMMENDED WORKING CONDITIONS • EMPFOHLENE BETRIEBSWERTE
Fan-out from each gate Ausgangsfächer pro Gatter

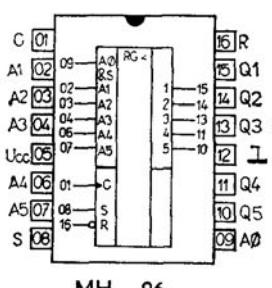
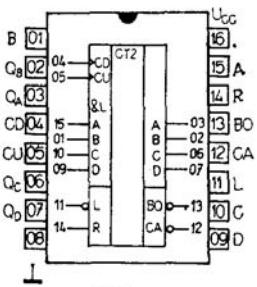
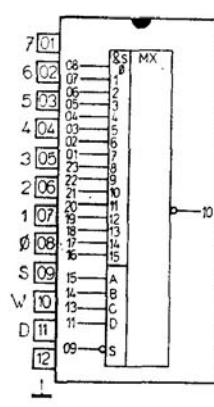
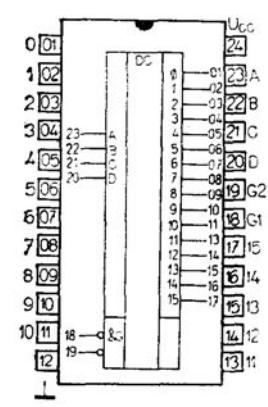
	N_L	N_H
MH . . 42	max. 10	max. 20
MH . . 96	max. 10	max. 10
MH . . 150, MH . . 151	max. 10	max. 20
MH . . 154	max. 10	max. 20
MH . . 164	max. 5	max. 10
MH . . 192, MH . . 193, MH . . 75	N	max. 10

Power dissipation Leistungsverbrauch

	P	140	mW
MH . . 42	P	145	mW
MH . . 90A	P	130	mW
MH . . 93A	P	240	mW
MH . . 96	P	200	mW
MH . . 150	P	145	mW
MH . . 151	P	170	mW
MH . . 154	P	168	mW
MH . . 164	P	325	mW
MH . . 192, MH . . 193			

ELECTRICAL CHARACTERISTIC • KENNDATEN

Input voltage — level H	Eingangsspannung — H-Zustand	U_{IH}	> 2	V
Input voltage — level L	Eingangsspannung — L-Zustand	U_{IL}	< 0,8	V
Output voltage — level H	Ausgangsspannung — H-Zustand	U_{OH}	> 2,4	V
Output voltage — level L	Ausgangsspannung — L-Zustand	U_{OL}	< 0,4	V
Input clamp voltage (beside MH . . 75)	Eingangsklemmspannung (außer MH . . 75)			
$U_{CC} = 4,75 \text{ V}, \text{ MH54} : U_{CC} = 4,5 \text{ V}; I_I = -12 \text{ mA}$		$-U_I$	< 1,5	V
Short circuit supply current Kurzschlusseingangsstrom				
MH7475, MH . . 90A, MH . . 93A				
$U_{CC} = 5,25 \text{ V}, U_{IL} = 0,8 \text{ V}$		$-I_{OS}$	18 ... 57	mA
MH54 : $U_{CC} = 5,5 \text{ V}, U_{IL} = 0,8 \text{ V}$		$-I_{OS}$	20 ... 57	mA


MH .. 96

MH .. 193

MH .. 150

MH .. 154

QUADRUPLE BISTABLE LATCH ● VIERFACH-SPEICHER-FLIP-FLOP

ELECTRICAL CHARACTERISTICS • KENNDATEN

Input current — H level D input $U_{CC} = 5,25 \text{ V}$, $U_{IL} = 2,4 \text{ V}$ $U_{CC} = 5,25 \text{ V}$, $U_{IH} = 5,5 \text{ V}$	Eingangsstrom — H-Zustand Eingang D	$T_a = 0 \dots +70^\circ\text{C}$	
		I_{IH}	< 80 μA
		$I_{I\bar{Q}}$	< 1 μA
Input current — H level clock input $U_{CC} = 5,25 \text{ V}$, $U_{IL} = 2,4 \text{ V}$ $U_{CC} = 5,25 \text{ V}$, $U_{IH} = 5,5 \text{ V}$	Eingangsstrom — H-Zustand Takteingang	I_{IH}	< 160 μA
		$I_{I\bar{H}}$	< 1 μA
Input current — L level D input $U_{CC} = 5,25 \text{ V}$, $U_I = 0,4 \text{ V}$	Eingangsstrom — L-Zustand Eingang D	$-I_{IL}$	< 3,2 mA
Input current — L level clock input $U_{CC} = 5,25 \text{ V}$	Eingangsstrom — L-Zustand Takteingang	$-I_{IL}$	< 6,4 mA
Supply current $U_{CC} = 5,25 \text{ V}$	Speisestrom	I_{CC}	< 53 mA

SWITCHING CHARACTERISTICS • DYNAMISCHE DATEN:

$U_{CC} = 5 \text{ V}$, $T_a = 25^\circ\text{C}$, $N = 10$, $C_Z = 15 \text{ pF}$, $R_Z = 400 \Omega$

Input setup time min.	Eingangsvoreilung			
H-level input D	H-Zustand, Eingang D	$t_{setup \text{ } H}$	< 20	ns
L-level input D	L-Zustand, Eingang D	$t_{setup \text{ } L}$	< 20	ns
Input hold time max.	Eingangsversetzung			
H-level input D	H-Zustand, Eingang D	$t_{hold \text{ } H}$	> 0	ns
L-level input D	L-Zustand, Eingang D	$t_{hold \text{ } L}$	> 0	ns
Propagation delay time	Signal-Laufzeit auf			
on H-level from input D to output Q	H-Zustand vom Eingang D an Ausgang Q	$t_{PLH}(D-Q)$	< 30	ns
on L-level from input D to output Q	L-Zustand vom Eingang D an Ausgang Q	$t_{PHL}(D-\bar{Q})$	< 25	ns
on H-level from input D to output Q	H-Zustand vom Eingang D an Ausgang Q	$t_{PLH}(D-Q)$	< 40	ns
on L-level from input D to output Q	L-Zustand vom Eingang D an Ausgang Q	$t_{PHL}(D-\bar{Q})$	< 15	ns
on H-level from clock on output Q	H-Zustand vom Takteingang an Ausgang Q	$t_{PLH}(H-Q)$	< 30	ns
on L-level from clock on output Q	L-Zustand vom Takteingang an Ausgang Q	$t_{PHL}(H-\bar{Q})$	< 15	ns
on H-level from clock on output Q	H-Zustand vom Takteingang an Ausgang Q	$t_{PLH}(H-Q)$	< 30	ns
on L-level from clock on output Q	L-Zustand vom Takteingang an Ausgang Q	$t_{PHL}(H-\bar{Q})$	< 15	ns

TRUTH TABLE • LOGISCHES VERHALTEN

t_n	$t_n + 1$
INPUT	OUTPUT
D	Q
H	H
L	L

t_n — bit time before clock pulse
Zeitpunkt vor dem Taktimpuls

$t_n + 1$ — bit time after clock pulse
Zeitpunkt nach dem Taktimpuls

RECOMMENDED OPERATING CONDITIONS •

EMPFOHLENE BETRIEBSDATEN

Input count frequency	Eingangszählfrequenz	f_{count}	0.....32	MHz
A input	Eingang A	f_{count}	0.....16	MHz
B input	Eingang B			
Pulse width	Zählimpulsdauer	t_w	> 15	ns
A input	Eingang A	t_w	> 30	ns
B input	Eingang B	t_w	> 15	ns
reset inputs	Rückstelleingänge	t_w	> 15	ns
Reset inactive-state setup	Rückstell-Eingangsvoreilung	t_{setup}	> 25	ns
ELECTRICAL CHARACTERISTICS				
KENNDATEN				
	MH74: $\theta_a = 0 \dots +70^\circ\text{C}$			
	MH84: $\theta_a = -25 \dots +85^\circ\text{C}$			
	MH54: $\theta_a = -55 \dots +125^\circ\text{C}$			
Input current — H level	Eingangsstrom — H-Zustand	I_{IH}	< 1	mA
$U_{CC} = 5,25 \text{ V}; \text{ MH54: } U_{CC} = 5,5 \text{ V}; U_I = 5,5 \text{ V}$				
Input current — H level	Eingangsstrom — H-Zustand	I_{IH}	< 80	μA
$U_{CC} = 5,25 \text{ V}; \text{ MH54: } U_{CC} = 5,5 \text{ V}; U_I = 2,4 \text{ V}$			< 160	μA
A input	Eingang A	I_{IH}	< 80	μA
B input	Eingang B	I_{IH}	< 40	μA
reset inputs	Rückstelleingänge	I_{IH}	< 40	μA
Input current — L level	Eingangsstrom — L-Zustand	I_{IL}	< 3,2	mA
$U_{CC} = 5,25 \text{ V}; \text{ MH54: } U_{CC} = 5,5 \text{ V}; U_I = 0,4 \text{ V}$			< 4,8	mA
A input	Eingang A	I_{IL}	< 3,2	mA
B input	Eingang B	I_{IL}	< 1,6	mA
reset inputs	Rückstelleingänge	I_{IL}	< 1,6	mA
Supply current — H level	Speisestrom — H-Zustand	I_{CCH}	< 42	mA
$U_{CC} = 5,25 \text{ V}; \text{ MH54: } U_{CC} = 5,5 \text{ V}$			< 39	mA

SWITCHING CHARACTERISTICS

DYNAMISCHE KENNDATEN

$U_{CC} = 5 \text{ V}, \theta_a = +25^\circ\text{C}, N = 10, C_L = 15 \text{ pF}, R_L = 400 \Omega$

Maximum count frequency
from input A to output Q_A
from input B to output Q_B

Maximale Zählfrequenz
vom Eingang A an Ausgang Q_A
vom Eingang B an Ausgang Q_B

Propagation delay time from

Signal-Laufzeit

input A to output Q_A
input A to output Q_D
input B to output Q_B
input B to output Q_C
input B to output Q_D
input set-to-0 to any output Q

input set-to-9 to output Q_A, Q_D
input set-to-9 to output Q_B, Q_C

	MH . . 90A	MH . . 93A		
	t_{PLH}	t_{PHL}	t_{PLH}	t_{PHL}
vom Eingang A an Ausgang Q_A	11 < 16	14 < 18	10 < 16	14 < 18
vom Eingang A an Ausgang Q_D	24 < 48	27 < 50	47 < 70	50 < 70
vom Eingang B an Ausgang Q_B	10 < 16	14 < 21	10 < 16	13 < 21
vom Eingang B an Ausgang Q_C	22 < 32	26 < 35	23 < 32	26 < 35
vom Eingang B an Ausgang Q_D	22 < 32	26 < 35	33 < 51	36 < 51
vom Rückstelleingang 0 an Ausgang $Q_A \dots Q_D$	—	25 < 40	—	18 < 40
vom Rückstelleingang 9 an Ausgang Q_A, Q_D	14 < 30	—	—	—
vom Rückstelleingang 9 an Ausgang Q_B, Q_C	—	24 < 42	—	—

TRUTH TABLES • LOGISCHES VERHALTEN

MH . . 90A

INPUT EINGANG	OUTPUT AUSGANG			
	A	Q_A	Q_B	Q_C
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H

MH . . 90A

RÜCKSTELLEINGÄNGE INPUTS RESET		AUSGANG OUTPUT RESET					
$R_{0(1)}$	$R_{0(2)}$	$R_{9(1)}$	$R_{9(2)}$	Q_A	Q_B	Q_C	Q_D
H	H	L	X	0	0	0	0
H	H	X	L	0	0	0	0
X	X	H	H	1	0	0	1
X	L	X	L				
L	X	L	X			COUNT	
L	X	X	L			ZÄHLEN	
X	L	L	X				

MH7493A

RÜCKSTELLEINGÄNGE INPUTS RESET		AUSGANG OUTPUT RESET			
$R_{0(1)}$	$R_{0(2)}$	Q_A	Q_B	Q_C	Q_D
H	H	L	L	L	L
L	X			COUNT	
X	L			ZÄHLEN	

MH . . 93A

INPUT EINGANG	OUTPUT AUSGANG			
A	Q_A	Q_B	Q_C	Q_D
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H
10	L	H	L	H
11	H	H	L	H
12	L	L	H	H
13	H	L	H	H
14	L	H	H	H
15	H	H	H	H

ELECTRICAL CHARACTERISTICS ● KENNDATEN

		MH74: $\theta_a = 0 \dots +70^\circ\text{C}$ MH84: $\theta_a = -25 \dots +85^\circ\text{C}$ MH54: $\theta_a = -55 \dots +125^\circ\text{C}$
Output voltage — H level $U_{CC} = 4,75 \text{ V}$; MH54 : $U_{CC} = 4,5 \text{ V}$; $U_{IH} = 2 \text{ V}$ $U_{IL} = 0,8 \text{ V}$, $I_{OH} = -0,8 \text{ mA}$	Ausgangsspannung — H-Zustand	MH..42 U_{OH} > 2,4 V
Output voltage — L level $U_{CC} = 4,75 \text{ V}$; MH54 : $U_{CC} = 4,5 \text{ V}$; $U_{IH} = 2 \text{ V}$ $U_{IL} = 0,8 \text{ V}$, $I_{OL} = 16 \text{ mA}$	Ausgangsspannung — L-Zustand	MH..42 U_{OL} < 0,4 V
On-state output voltage $U_{CC} = 4,75 \text{ V}$, $I_{QL} = 7 \text{ mA}$	Ausgangsspannung, EIN-Zustand am Ausgang	MH74141 U_{QL} < 2,5 V
Off state output voltage for input counts 0 thru 9 $U_{CC} = 5,25 \text{ V}$, $I_Q = 0,5 \text{ mA}$	Ausgangsspannung, AUS-Zustand am Ausgang, Eingangsinformation 0 bis 9	MH74141 U_{QH} > 60 V
Off-state output current $U_{CC} = 5,25 \text{ V}$, $U_{QH} = 55 \text{ V}$	Ausgangsstrom, AUS-Zustand am Ausgang	MH74141 I_{QH} < 50 μA
Off-state output current for input counts 10 to 15 $U_{CC} = 5,25 \text{ V}$, $U_Q = 30 \text{ V}$	Ausgangsstrom, AUS-Zustand am Ausgang, Eingangsinformation 10 bis 15	MH74141 I_Q < 5 μA
Input current — H level each input A input $U_{CC} = 5,25 \text{ V}$; MH54 : $U_{CC} = 5,5 \text{ V}$; $U_{IH} = 2,4 \text{ V}$ $U_{CC} = 5,25 \text{ V}$; MH54 : $U_{CC} = 5,5 \text{ V}$; $U_{IH} = 5,5 \text{ V}$	Eingangsstrom — H-Zustand pro Eingang Eingang A	MH..42 MH74141 I_{IH} < 40 μA I_{IH} < 1 mA
B, C, D input $U_{CC} = 5,25 \text{ V}$; $U_{IH} = 2,4 \text{ V}$ $U_{CC} = 5,25 \text{ V}$; $U_{IH} = 5,5 \text{ V}$	Eingang B, C, D	MH74141 I_{IH} < 80 μA I_{IH} < 1 mA
Input current — L level each input A input $U_{CC} = 5,25 \text{ V}$; MH54 : $U_{CC} = 5,5 \text{ V}$; $U_{IL} = 0,4 \text{ V}$ $U_{CC} = 5,25 \text{ V}$; $U_{IL} = 0,4 \text{ V}$	Eingangsstrom — L-Zustand pro Eingang Eingang A	MH..42 MH74141 $-I_{IL}$ < 1,6 mA
B, C, D input $U_{CC} = 5,25 \text{ V}$; $U_{IL} = 0,4 \text{ V}$	Eingang B, C, D	$-I_{IL}$ < 3,2 mA
Short circuit output current $U_{CC} = 5,25 \text{ V}$; $U_{IH} = 4,5 \text{ V}$ $U_{CC} = 5,5 \text{ V}$; $U_{IH} = 4,5 \text{ V}$	Kurzschlussausgangsstrom	MH..42 MH 5442 $-I_{OS}$ 18 . . . 55 mA $-I_{OS}$ 20 . . . 55 mA
Supply current $U_{CC} = 5,25 \text{ V}$ $U_{CC} = 5,5 \text{ V}$ $U_{CC} = 5,25 \text{ V}$	Stromaufnahme	MH..42 MH 5442 MH74141 I_{CC} < 56 μA I_{CC} < 41 μA I_{CC} 27 < 32 mA

MH..42:

Propagation delay time,
high-to-low level
from inputs A, B, C, D on output
through two levels of logic
through three levels of logic

low-to-high level
from inputs A, B, C, D on output
through two levels of logic
through three levels of logic

Anstiegsverzögerungszeit
von H- auf L-Zustand
von Eingängen A, B, C, D auf Ausgang
über zwei Gatterebenen
über drei Gatterebenen

von L- auf H-Zustand
von Eingängen A, B, C, D auf Ausgang
über zwei Gatterebenen
über drei Gatterebenen

t_{PHL} < 25 ns
 t_{PLH} < 30 ns

t_{PLH} < 25 ns
 t_{PLH} < 30 ns

MH..42

TRUTH TABLE ● LOGISCHES VERHALTEN

INPUTS EINGÄNGE				OUTPUTS • AUSGÄNGE									
A	B	C	D	0	1	2	3	4	5	6	7	8	9
L	L	L	L	L	H	H	H	H	H	H	H	H	H
H	L	L	L	H	L	H	H	H	H	H	H	H	H
L	H	L	L	H	H	L	H	H	H	H	H	H	H
H	H	L	L	H	H	H	L	H	H	H	H	H	H
L	L	H	L	H	H	H	H	L	H	H	H	H	H
H	L	H	L	H	H	H	H	H	L	H	H	H	H
L	H	H	L	H	H	H	H	H	L	H	H	H	H
H	H	H	L	H	H	H	H	H	H	L	H	H	H
L	L	L	H	H	H	H	H	H	H	H	L	H	H
H	H	L	H	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	H	L
L	H	H	H	H	H	H	H	H	H	H	H	H	H
H	H	H	H	H	H	H	H	H	H	H	H	H	H

H = high level • High-Zustand
L = low level • Low-Zustand

MH74141 TRUTH TABLE ● LOGISCHES VERHALTEN

INPUT - EINGANG				On-state output*) Durchgeschalteter Ausgang 1)
A	B	C	D	
L	L	L	L	0
H	L	L	L	1
L	H	L	L	2
H	H	L	L	3
L	L	H	L	4
H	L	H	L	5
L	H	H	L	6
H	H	H	L	7
L	L	L	H	8
H	L	L	H	9
L	H	H	H	none - kein
H	H	L	H	none - kein
L	L	H	H	none - kein
H	H	H	H	none - kein
L	H	H	H	none - kein
H	H	H	H	none - kein

*) All other outputs are off
Alle anderen Ausgänge im AUS-Zustand

ELECTRICAL CHARACTERISTIC ● KENNDATEN

Output voltage — L level Ausgangsspannung — L-Zustand
 $U_{CC} = 4,75 \text{ V}$; MH54: $U_{CC} = 4,5 \text{ V}$; $I_{OL} = 16 \text{ mA}$
 $U_{CC} = 4,75 \text{ V}$; MH54: $U_{CC} = 4,5 \text{ V}$; $I_{OL} = 8 \text{ mA}$

Output voltage — H level Ausgangsspannung — H-Zustand
 $U_{CC} = 4,75 \text{ V}$; MH54: $U_{CC} = 4,5 \text{ V}$; $I_{OH} = -400 \mu\text{A}$

Input current — H level Eingangsstrom — H-Zustand
beside input S ausser S-Eingang
each input pro Eingang
 $U_{CC} = 5,25 \text{ V}$; MH54: $U_{CC} = 5,5 \text{ V}$; $I_{IH} = 2,4 \text{ V}$
 $U_{CC} = 5,25 \text{ V}$; MH54: $U_{CC} = 5,5 \text{ V}$; $I_{IH} = 5,5 \text{ V}$
only input S nur S-Eingang
 $U_{CC} = 5,25 \text{ V}$; MH54: $U_{CC} = 5,5 \text{ V}$; $I_{IH} = 2,4 \text{ V}$
 $U_{CC} = 5,25 \text{ V}$; MH54: $U_{CC} = 5,5 \text{ V}$; $I_{IH} = 5,5 \text{ V}$

Input current — L level Eingangsstrom — L-Zustand
beside input S ausser S-Eingang
each input pro Eingang
 $U_{CC} = 5,25 \text{ V}$; MH54: $U_{CC} = 5,5 \text{ V}$; $I_{IL} = 0,4 \text{ V}$
only input S nur S-Eingang
 $U_{CC} = 5,25 \text{ V}$; MH54: $U_{CC} = 5,5 \text{ V}$; $I_{IL} = 0,4 \text{ V}$

Short-circuit output current Kurzschlusseingangsstrom
 $U_{CC} = 5,25 \text{ V}$
 $U_{CC} = 5,5 \text{ V}$
 $U_{CC} = 5,25 \text{ V}$
 $U_{CC} = 5,25 \text{ V}$

Supply current Stromaufnahme
 $U_{CC} = 5,25 \text{ V}$
 $U_{CC} = 5,5 \text{ V}$
 $U_{CC} = 5,25 \text{ V}$; MH54: $U_{CC} = 5,5 \text{ V}$

DYNAMIC DATA: DYNAMISCHE KENNDATEN:

MH..96 $\vartheta_a = +25^\circ\text{C}$, $U_{CC} = 5 \text{ V}$, $N = 10$

Propagation delay time Signal-Laufzeit
from input C to output von C-Eingang auf Ausgang
from input A_0 to output von A_0 -Eingang auf Ausgang
from input R to output von R-Eingang auf Ausgang

MH74...164 $\vartheta_a = +25^\circ\text{C}$, $U_{CC} = 5 \text{ V}$

Propagation delay time Signal-Laufzeit
from input R to output von R-Eingang auf Ausgang
 $C_L = 15 \text{ pF}$
 $C_L = 50 \text{ pF}$
from input C to output von C-Eingang auf Ausgang
 $C_L = 15 \text{ pF}$
 $C_L = 50 \text{ pF}$

MH..96

TRUTH TABLE ● LOGISCHES VERHALTEN

CLEAR Rückstellsignal		INPUTS ● EINGÄNGE						OUTPUTS ● AUSGÄNGE						
R	S	A ₁	A ₂	A ₃	A ₄	A ₅	C	CLOCK Takteingang	SERIAL Serieneingang	Q ₁	Q ₂	Q ₃	Q ₄	Q ₅
L	L	X	X	X	X	X	X	X		L	L	L	L	L
L	X	L	L	L	L	X	X	X		L	L	L	L	L
H	H	H	H	H	H	X	X	X		H	H	H	H	H
H	H	L	L	L	L	L	X	X		Q ₁₀	Q ₂₀	Q ₃₀	Q ₄₀	Q ₅₀
H	H	H	L	H	L	X	X	X		H	Q ₂₀	H	Q ₃₀	H
H	L	X	X	X	X	X	L	X		Q ₁₀	Q ₂₀	Q ₃₀	Q ₄₀	Q ₅₀
H	L	X	X	X	X	X	t	H		H	Q _{1n}	Q _{2n}	Q _{3n}	Q _{4n}
H	L	X	X	X	X	X	t	L		L	Q _{1n}	Q _{2n}	Q _{3n}	Q _{4n}

H — high level • High-Zustand

L — low level • Low-Zustand

X — irrelevant (any input, including transitions)
beliebiger Eingangszustand einschliesslich seiner Änderungen

t — transition from low to high level

Änderung des Zustandes von Low- auf High-Zustand

Q_{10}, Q_{20} etc — the level of Q_1, Q_2 etc, respectively before the indicated steady-state input conditions were established.

Zustand der Ausgänge Q_1, Q_2 usw. vor Einstellung der stabilisierten Bedingungen auf den Eingängen.

Q_{1n}, Q_{2n} etc — the level of Q_1, Q_2 etc, respectively before the most-recent transition of the clock.

Zustand der Ausgänge Q_1, Q_2 usw. vor der ersten Änderung des Takteinganges von Low- auf High-Zustand.

MH74: $\vartheta_a = 0 \dots +70^\circ\text{C}$
MH84: $\vartheta_a = -25 \dots +85^\circ\text{C}$
MH54: $\vartheta_a = -55 \dots +125^\circ\text{C}$

MH..96	U_{OL}	$< 0,4$	V
MH..164	U_{OL}	$< 0,4$	V
	U_{OH}	$> 2,4$	V
	I_{IH}	< 40	μA
	I_{IH}	< 1	mA
MH..96	I_{IH}	< 200	μA
	I_{IH}	< 1	mA
MH..96	$-I_{IL}$	$< 1,6$	mA
	$-I_{IL}$	< 8	mA
MH..96	$-I_{OS}$	$18 \dots 57$	mA
MH 5496	$-I_{OS}$	$20 \dots 57$	mA
MH..164	$-I_{OS}$	$9 \dots 27,5$	mA
MH 54164	$-I_{OS}$	$10 \dots 27,5$	mA
MH..96	I_{CC}	< 79	mA
MH 5496	I_{CC}	< 68	mA
MH..164	I_{CC}	< 54	mA

t_{PLH}	t_{PHL}
17 < 40	23 < 40
14 < 35	—
—	23 < 55
27 < 36	—
34 < 42	—
10 . . . 32	8 . . . 27
10 . . . 37	10 . . . 30

MH..164

TRUTH TABLE ● LOGISCHES VERHALTEN

CLOCK Takteingang	CLEAR Rückstellsignal	INPUTS EINGÄNGE		OUTPUTS AUSGÄNGE	
		A ₁	A ₂	Q ₁	Q ₂
X	L	X	X	L	—
L	H	X	X	Q ₁₀	Q ₂₀
t	H	X	X	Q _{1n}	Q _{2n}
t	H	X	X	Q _{1n}	Q _{2n}
t	H	X	X	Q _{1n}	Q _{2n}

H — high level (steady state) • High-Zustand (stabilisierter Zustand)

L — low level (steady state) • Low-Zustand (stabilisierter Zustand)

t — transition from low to high level

Änderung des Zustandes von Low- auf High-Zustand

Q_{10}, Q_{20} — the level of Q_1, Q_2 etc, respectively before the indicated steady-state input conditions were established.

Zustand der Ausgänge Q_1, Q_2 usw. vor Einstellung der stabilisierten Bedingungen auf den Eingängen.

Q_{1n}, Q_{2n} — the level of Q_1, Q_2 etc, before the most-recent t transition of the clock.

Zustand der Ausgänge Q_1, Q_2 usw. vor der ersten Änderung des Takteinganges von Low- auf High-Zustand.

ELECTRICAL CHARACTERISTICS • KENNDATEN

MH74: $\vartheta_a = 0 \dots +70^\circ\text{C}$
 MH84: $\vartheta_a = -25 \dots +85^\circ\text{C}$
 MH54: $\vartheta_a = -55 \dots +125^\circ\text{C}$

Input current — H level each input	Eingangsstrom — H-Zustand pro Eingang			
$U_{CC} = 5,25 \text{ V}$; MH54: $U_{CC} = 5,5 \text{ V}$; $U_{IH} = 2,4 \text{ V}$	I_{IH}	< 40		μA
$U_{CC} = 5,25 \text{ V}$; MH54: $U_{CC} = 5,5 \text{ V}$; $U_{IH} = 5,5 \text{ V}$	I_{IH}	< 1		mA
Input current — L level each input	Eingangsstrom — L-Zustand pro Eingang			
$U_{CC} = 5,25 \text{ V}$; MH54: $U_{CC} = 5,5 \text{ V}$; $U_{IL} = 0,4 \text{ V}$	$-I_{IL}$	< 1,6		mA
$U_{IH} = 2,4 \text{ V}$				
Short - circuit output current	Kurzschlussausgangsstrom			
$U_{CC} = 5,25 \text{ V}, U_{IH} = 4,5 \text{ V}$	$-I_{OS}$	18 . . . 57		mA
$U_{CC} = 5,5 \text{ V}, U_{IH} = 4,5 \text{ V}$	MH54154	$-I_{OS}$	20 . . . 55	mA
Supply current	Stromaufnahme			
$U_{CC} = 5,25 \text{ V}$	I_{CC}	< 56		mA
$U_{CC} = 5,5 \text{ V}$	MH54154	I_{CC}	< 49	mA

DYNAMIC DATA:

Propagation delay time,
from input A, B, C, D to output
through three levels of logic

from each input **G1, G2**
to output

DYNAMISCHE KENNDATEN:

$U_{CC} = 5 \text{ V}$, $\beta_0 = +35^\circ\text{C}$, $N = 10$

Signal-Laufzeit
von Eingang A, B, D auf Aus-
gang über drei Gatterebenen

t_{PHL}	19	< 33	ns
t_{PLH}	21	< 36	ns
t_{PHL}	15	< 27	ns
t_{PLH}	17	< 30	ns

TRUTH TABLE • LOGISCHES VERHALTEN

H - high level • High-Zustand

L = low level • Low-Zustand
 H = high level • High-Zustand

X = high or low level - for function is not conclusive

X = high or low level – for function is not conclusive
High- oder Low-Zustand – für Funktion ist nicht entscheidend

SYNCHRONOUS 4-BIT REVERSIBLE COUNTER ● SYNCHRONER
VORWÄRTS-RÜCKWÄRTS-ZÄHLER

Recommended working conditions: ● Empfohlene Arbeitsbedingungen:

Count frequency	Zählfrequenz maximale	f_{count}	0 . . . 25	MHz
Width of any input pulse	Taktimpulsdauer	t_{pW}	> 20	ns
Data setup time	Vorbereitungszeit	t_{setup}	> 20	ns
Data hold time	Haltezeit	t_{hold}	> 0	ns

CHARACTERISTIC DATA ● KENNDATEN

MH74: $\vartheta_a = 0 \dots +70^\circ\text{C}$
MH84: $\vartheta_a = -25 \dots +85^\circ\text{C}$
MH54: $\vartheta_a = -55 \dots +125^\circ\text{C}$

Input current — H level $U_{CC} = 5,25 \text{ V}; \text{ MH54: } U_{CC} = 5,5 \text{ V}; U_{IH} = 2,5 \text{ V}$ $U_{CC} = 5,25 \text{ V}; \text{ MH54: } U_{CC} = 5,5 \text{ V}; U_{IH} = 5,5 \text{ V}$	Eingangsstrom — H-Zustand I_{IH}	< 40	μA
Input current — L level $U_{CC} = 5,25 \text{ V}; \text{ MH54: } U_{CC} = 5,5 \text{ V}; U_{IL} = 0,4 \text{ V}$	Eingangsstrom — L-Zustand $-I_{IL}$	< 1,6	mA
Short - circuit output current $U_{CC} = 5,25 \text{ V}$ $\text{MH54: } U_{CC} = 5,5 \text{ V}$	Kurzschlussausgangsstrom $-I_{OS}$	18 . . . 65	mA
Supply current $U_{CC} = 5,25 \text{ V}$ $\text{MH54: } U_{CC} = 5,5 \text{ V}$	Stromaufnahme I_{CC}	20 . . . 65	mA
		< 102	mA
		< 89	mA

DYNAMIC DATA:

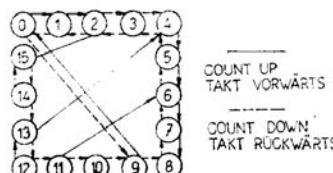
$U_{CC} = 5 \text{ V}, T_a = +25^\circ\text{C}, N = 10, C_L = 15 \text{ pF}, R_L = 400 \Omega$

Propagation delay time	Signal-Laufzeit	t_{PLH}	t_{PHL}
from input COUNT UP CU to output CARRY CA	von Eingang TAKT VORWÄRTS CU auf Ausgang POSIT. ÜBERTRAG CA	< 26	< 24
from input COUNT DOWN CD to output BORROW BO	von Eingang TAKT RÜCKWÄRTS CD auf Ausgang NEGAT. ÜBERTRAG BO	< 24	< 24
from each input EITHER COUNT CD or CU to output Q	von jeden Eingang TAKT CD oder CU auf Ausgang Q	< 38	< 47
from input PRESET A, B, C or D to output Q	von DATENEINGANG A, B, C oder D auf Ausgang Q	< 40	< 40
from input CLEAR R to output Q	von RÜCKSTELLEINGANG R auf Ausgang Q	—	< 35

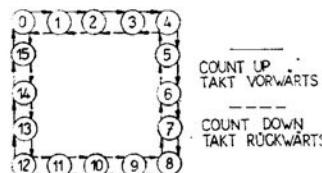
TRUTH TABLE ● LOGISCHES VERHALTEN

CLEAR Rückstell- eingang	PRESF Daten- eingang	COUNT UP Takt: Vorwärts		COUNT DOWN Takt: Rückwärts		OUTPUTS LEVEL Ausgangs- Zustand
		X	X	X	X	
H						L-level adjusting Einstellung „L-Zustand“ (asynchron)
L	L	X	X	X	X	data adjusting Dateneinstellung (asynchron)
L	H	H	H	H	H	without change ohne Änderung
L	H	:	H	H	:	count up · Vorwärtszählen
L	H	H	:	:	H	count down · Rückwärtszählen

H — high level ● High-Zustand
L — low level ● Low-Zustand
X — irrelevant level ● beliebiger Eingangszustand
: — clock impuls, change from low on high level
Taktimpuls, Änderung von Low- auf High-Zustand



MH74192



MH74193

BIPOLAR MEMORY ● BIPOLARE SPEICHER

Type Typ	Feature	Art	Outlines Abmessungen
MH7489	Bipolar 64-bit memory RAM organized as 16 words of four bits each, with positive logic, diode-clamped and buffered inputs. The complement of the information which has been written into the memory is mondestructively read out.	Bipolarer 64-Bit-Schreib-Lese-Speicher mit einer Kapazität von 16 Wörtern zu je 4 Bit, mit positive Logik, Eingangs-Klemmdioden und getrennten Eingängen. Der Speicherinhalt wird beim Lesen nicht gelöscht.	IO-14
MH74188	Bipolar high-speed 256-bit programmable read-only memory organized as 32 words of eight bits each, with diode-clamped inputs.	Bipolarer schneller programmierbarer 256-bit-Festwertspeicher mit einer Kapazität von 32 Wörtern zu je 8-Bit, mit Eingangs - Klemmdioden.	IO-14
MH74S201	Bipolar Schottky - clamped high-speed 256-bit memory RAM organized as 16 lines and 16 columns.	Bipolarer schneller 256-Bit-Schottky-Schreib-Lesespeicher mit einer Kapazitätsorganisation auf bis 16 Zeilen und 16 Rubrik.	IO-14

MAXIMUM RATINGS ● GRENZDATEN

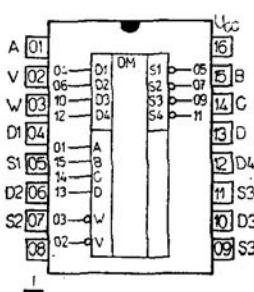
			min.	max.		
Supply voltage	Betriebsspannung	U_{CC}	0	+7	V	
Input voltage	Eingangsspannung	U_I		+5,5	V	
Input current	Eingangsstrom	MH7489	I_I	-12	mA	
Output voltage	Ausgangsspannung	MH7489	U_{OH}	0	+5,5	V
Output current	Ausgangsstrom	MH74188	I_{OL}	12	mA	
Recommended working voltage	Empfohlene Betriebsspannung	U_{CC}	4,75	5,25	V	
Operating temperature range	Betriebstemperatur	ϑ_a	0	+70	°C	
Storage temperature	Lagertemperatur	ϑ_{stg}	-55	+155	°C	

RECOMMENDED WORKING CONDITIONS ● EMPFOHLENE BETRIEBSWERTE

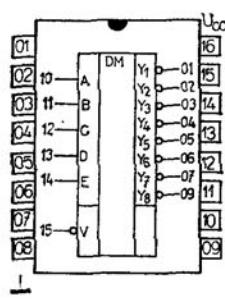
Power dissipation	Leistungsverbrauch			
MH7489	P	400		mW
MH74S201	P	500		mW

STATIC DATA ● STÄTISCHE KENNDATEN

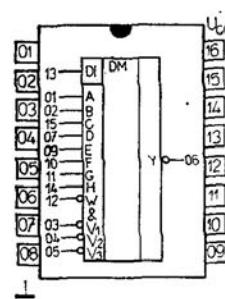
Input voltage — H level	Eingangsspannung — H-Zustand	U_{IH}	> 2	V
Input voltage — L level	Eingangsspannung — L-Zustand	U_{IL}	< 0,8	V
Input clamp voltage	Eingangsklemmspannung			
$U_{CC} = 4,75 \text{ V}, I_I = -12 \text{ mA}$		$-U_D$	< 1,5	V
$U_{CC} = 4,75 \text{ V}, I_I = -18 \text{ mA}$		$-U_D$	< 1,2	V
	MH74S201			



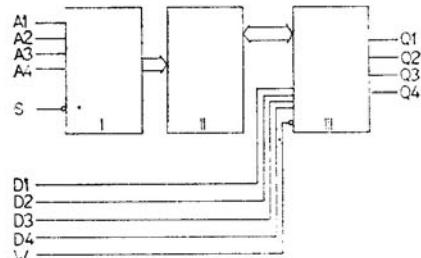
MH7489



MH74188



MH74S201



- I. controlled decoder of address lines • geregelter Dekoder von Zeilenadresse
- II. matrix of memory cells • Speicherzellenmatrix
- III. input and output data unit • Eingangs- und Ausgangsdatenblock

RECOMMENDED WORKING CONDITIONS • EMPFOHLENE BETRIEBSWERTE

Width of write - enable pulse	Schreibfreigabeimpulsdauer	t_w	≥ 40	ns
Setup time, data input D1, D2, D3, D4 with respect to write enable W	Vorbereitungszeit von Eingängen D1, D2, D3, D4	t_{setup}	≥ 40	ns
Hold time, data input D1, D2, D3, D4 with respect to write enable W	Haltezeit an Eingängen D1, D2, D3, D4	t_{hold}	≥ 5	ns
Select input A, B, C, D setup time with respect to write enable	Vorbereitungszeit an Eingängen A, B, C, D	t_{setup}	≥ 0	ns
Select input A, B, C, D hold time after writing	Haltezeit an Eingängen A, B, C, D	t_{hold}	≥ 5	ns

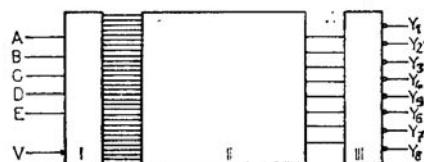
STATIC DATA • KENNDATEN $\vartheta_a = 0^\circ\text{C}, +25^\circ\text{C}, +70^\circ\text{C}$

Output current — H level $U_{CC} = 4,75 \text{ V}, U_{IH} = 2 \text{ V}, U_{OH} = 5,5 \text{ V}, U_{IL} = 0,8 \text{ V}$	Ausgangsstrom — H-Zustand	I_{OH}	< 20	μA
Output voltage — L level $U_{CC} = 4,75 \text{ V}, U_{IH} = 2 \text{ V}, U_{IL} = 0,8 \text{ V}, I_{OL} = 16 \text{ mA}$ $U_{CC} = 4,75 \text{ V}, U_{IH} = 2 \text{ V}, U_{IL} = 0,8 \text{ V}, I_{OL} = 12 \text{ mA}$	Ausgangsspannung — L-Zustand	U_{OL}	$< 0,45$ $< 0,4$	V V
Input current — H level $U_{CC} = 5,25 \text{ V}, U_{IH} = 2,4 \text{ V}, U_{IL} = 0 \text{ V}$ $U_{CC} = 5,25 \text{ V}, U_{IH} = 5,5 \text{ V}, U_{IL} = 0 \text{ V}$	Eingangsstrom — H-Zustand	I_{IH}	< 40 < 1	μA mA
Input current — L level $U_{CC} = 5,25 \text{ V}, U_{IL} = 0,4 \text{ V}, U_{IH} = 4,5 \text{ V}$	Eingangsstrom — L-Zustand	$-I_{IL}$	$< 1,6$	mA
Supply current $U_{CC} = 5,25 \text{ V}$	Stromaufnahme	I_{CC}	< 105	mA

DYNAMIC DATA • DYNAMISCHE KENNDATEN

$U_{CC} = 5 \text{ V}, \vartheta_a = +25^\circ\text{C}, C_L = 30 \text{ pF}, R_{LI} = 300 \Omega, R_{L2} = 600 \Omega$				
Selection time	Adressierungszeit	t_{AVQV}	< 60	ns
Memory enable time	Speicher-Freigabezeit	t_{SLQL} t_{SLQH}	< 50 < 50	ns ns
Time duration of writing pulse	Schreiberholzeit	t_{WLWH}	< 40	ns

- I. controlled decoder of binary inputs ● geregelter Dekoder von Binäreingängen
- II. memory matrix 32×8 bit ● Speichermatrix 32×8 bit
- III. output amplifiers unit ● Ausgangsverstärkerblock

STATIC DATA ● KENNDATEN $\vartheta_a = 0^\circ\text{C}, +25^\circ\text{C}, +70^\circ\text{C}$

Output current — H level $U_{CC} = 4,75 \text{ V}, U_{IH} = 2 \text{ V}, U_{OH} = 5,5 \text{ V}, U_{IL} = 0,8 \text{ V}$	Ausgangsstrom — H-Zustand I_{OH}	< 100	μA
Output voltage — L level $U_{CC} = 4,75 \text{ V}, U_{IH} = 2 \text{ V}, U_{IL} = 0,8 \text{ V}, I_{OL} = 12 \text{ mA}$	Ausgangsspannung — L-Zustand U_{OL}	< 0,45	V
Input current — H level $U_{CC} = 5,25 \text{ V}, U_{IH} = 5,5 \text{ V}$ $U_{CC} = 5,25 \text{ V}, U_{IH} = 2,4 \text{ V}$	Eingangsstrom — H-Zustand I_{IH}	< 1 < 40	mA μA
Input current — L level $U_{CC} = 5,25 \text{ V}, U_{IL} = 0,4 \text{ V}$	Eingangsstrom — L-Zustand $-I_{IL}$	< 1	mA
Supply current — H level $U_{CC} = 5,25 \text{ V}, U_{IH} = 4,5 \text{ V}$	Stromaufnahme — H-Zustand I_{CCH}	< 80	mA
Supply current — L level $U_{CC} = 5,25 \text{ V}, U_{IH} = 4,5 \text{ V}, U_{IL} = 0 \text{ V}$	Stromaufnahme — L-Zustand I_{CCL}	< 110	mA

DYNAMIC DATA ● DYNAMISCHE KENNDATEN

$U_{CC} = 5 \text{ V}, \vartheta_a = +25^\circ\text{C}, C_L = 30 \text{ pF}, R_{LI} = 400 \Omega, R_{L2} = 600 \Omega$.

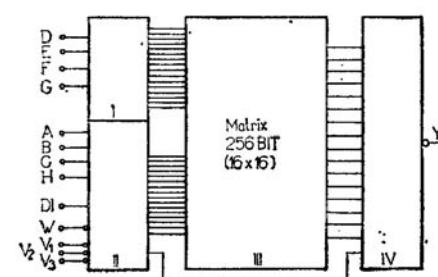
Propagation delay time from input enable V to any output	Signal-Laufzeit von Eingang V auf beliebiger Ausgang	t_{PLH}	t_{PHL}	
from input A, B, C, D, E to any output	von Eingang A, B, C, D, E auf beliebiger Ausgang	< 50	< 50	ns

RECOMMENDED CONDITIONS FOR PROGRAMMING ● EMPFOHLENE BETRIEBSWERTE FÜR PROGRAMMIERUNG

Supply voltage range steady state program pulse	Betriebsspannungsbereich stationärer Zustand Programmierungsimpuls	U_{CC1}	min.	nom.	max.	
		U_{CC2}	0	5	5,5	V
			9	10	11	V
Input voltage L level H level	Eingangsspannung L-Zustand H-Zustand	U_{IL}	$-0,5$		$+0,5$	V
		U_{IH}	2,4		5	V
Output conditions for programming to H level	Ausgangsbedingungen für Programmierung auf H-Zustand	U_O	$-0,6$	$-0,7$	$-0,8$	V
Duration of programming pulse	Programmierungserholzeit	t_W		≥ 700		ms
Ambient temperature	Umgebungstemperatur	ϑ_a	0		$+75$	$^\circ\text{C}$

BIPOLAR SCHOTTKY 256-BIT MEMORY RAM ● BIPOLARER 256-BIT-
SCHOTTKY-SPEICHER RAM

- | | |
|-----------------------------------|-------------------------------|
| I. line decoder | Zeilendekoder |
| II. column decoder | Rubrikdekomodator |
| III. memory matrix 16×16 | Speichermatrix 16×16 |
| IV. output amplifier unit | Ausgangsverstärkerblock |



RECOMMENDED WORKING CONDITIONS • EMPFOHLENE BETRIEBSWERTE

Supply voltage range	Betriebsspannungsbereich	$4,75 \leq U_{CC} \leq 5,25$	V
Input voltage — L level H level	Eingangsspannung — L-Zustand H-Zustand	$-0,5 \leq U_{IL} \leq 0,8$ $2,0 \leq U_{IH} \leq 5,5$	V
Operating temperature	Betriebstemperatur	$0 \leq \vartheta_a \leq 70$	°C
Width of write - enable pulse	Schreibfreigabeimpulsdauer	t_w	ns
Setup time, data input A, B . . . H with respect to write enable input W	Vorbereitungszeit an Eingängen A, B . . . H	t_{setup}	ns
Hold time, data input A, B . . . H with respect to write enable input W	Haltezeit an Eingängen A, B . . . H	t_{hold}	ns

STATIC DATA • KENNDATEN $\vartheta_a = 0 \dots +70^\circ\text{C}$

Output voltage — L level $U_{CC} = 4,75 \text{ V}$, $U_{IH} = 2 \text{ V}$, $U_{IL} = 0,9 \text{ V}$, $I_{OL} = 16 \text{ mA}$	Ausgangsspannung — L-Zustand	U_{OL}	$< 0,45$	V
Output voltage — H level $U_{CC} = 4,75 \text{ V}$, $U_{IH} = 2 \text{ V}$, $U_{IL} = 0,8 \text{ V}$, $I_{OH} = -10,3 \text{ mA}$	Ausgangsspannung — H-Zustand	U_{OH}	$> 2,4$	V
Output current for high impedance level $U_{CC} = 5,25 \text{ V}$, $U_{IH} = 2 \text{ V}$, $U_{IL} = 0,8 \text{ V}$, $I_o = 2,4 \text{ V}$ $U_{CC} = 5,25 \text{ V}$, $U_{IH} = 2 \text{ V}$, $U_{IL} = 0,8 \text{ V}$, $I_o = 0,4 \text{ V}$	Ausgangsstrom für den Zustand der hohen Impedanz	I_{OZH} $-I_{OZL}$	< 40 < 40	μA
Input current — H level $U_{CC} = 5,25 \text{ V}$, $U_{IH} = 5,5 \text{ V}$ $U_{CC} = 5,25 \text{ V}$, $U_{IH} = 2,4 \text{ V}$	Eingangsstrom — H-Zustand	I_{IH} I_{IH}	< 1 < 40	mA μA
Input current — L level $U_{CC} = 5,25 \text{ V}$, $I_I = 0,5 \text{ V}$	Eingangsstrom — L-Zustand	$-I_{IL}$	< 250	μA
Short-circuit output current $U_{CC} = 5,25 \text{ V}$	Kurzschlussausgangsstrom	$-I_{OS}$	$30 \dots 100$	mA
Supply current $U_{CC} = 5,25 \text{ V}$	Stromaufnahme	I_{CC}	< 140	mA

DYNAMIC DATA • DYNAMISCHE KENNDATEN $\vartheta_a = +25^\circ\text{C}$

Propagation delay time to output at access time from response inputs	Signal-Laufzeit auf Ausgang beim Auslösen über Widergabeeingänge	t_{PLH} t_{PHL}	< 65 < 65	ns ns
Access time across enable inputs V	Zugriffszeit über Eingänge V	t_{ZH} t_{ZL}	< 30 < 30	ns ns
Recovery time after writing	Schreiberholzeit	t_{ZH} t_{ZL}	< 40 < 40	ns ns
Output disable time on high impedance level at disabling across enable inputs V across write input W	Notwendige Zeit für Übergang nach Zustand der hohen Impedanz bei Verriegelung über Eingänge V über Schreibeingang W	t_{HZ} t_{LZ}	< 20 < 20	ns ns

SCHOTTKY LOGISCHE INTEGRIERTE SCHALTKREISE TTL

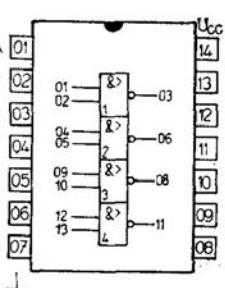
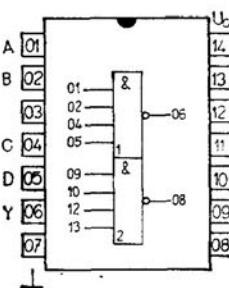
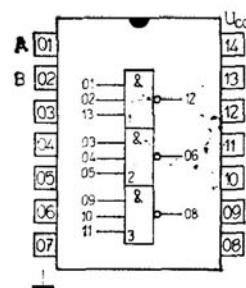
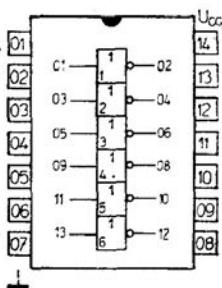
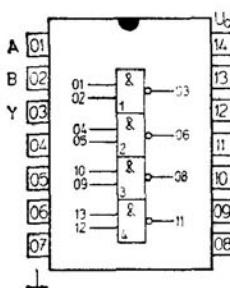
Type Typ		Feature	Art	Logical function Log. Funktion	Outlines Abmessungen	
MH74S00	MH84S00	MH54S00	Quadruple 2 - input positive gate NAND	Vier NAND - Gatter mit je zwei Eingängen	$Y = \overline{AB}$	IO 13
MH74S03	MH84S03	MH54S03	Quadruple 2 - input positive gate NAND with open collector outputs	Vier NAND - Gatter mit je zwei Eingängen und offenem Kollektor	$Y = \overline{AB}$	IO 13
MH74S04	MH84S04	MH54S04	Hex inverters	Sechsfach Inverter	$Y = \overline{A}$	IO 13
MH74S10	MH84S10	MH54S10	Triple 3 - input positive gate NAND	Drei NAND-Gatter mit je drei Eingängen	$Y = \overline{ABC}$	IO 13
MH74S20	MH84S20	MH54S20	Dual 4 - input positive gate NAND	Zwei NAND - Gatter mit je vier Eingängen	$Y = \overline{ABCD}$	IO 13
MH7437	MH8437	MH5437	Quadruple 2 - input positive NAND buffer	Vier NAND - Leistungs-gatter mit je zwei Eingängen	$Y = \overline{AB}$	IO 13
MH7438	MH8438	MH5438	Quadruple 2 - input positive NAND buffer with open collector outputs	Vier NAND - Leistungs-gatter mit je zwei Eingängen und offenem Kollektor	$Y = \overline{AB}$	IO 13
MH74S40	MH84S40	MH54S40	Dual 4 - input positive NAND buffer	Zwei NAND-Leistungs-gatter mit je vier Eingängen	$Y = \overline{ABCD}$	IO 13
MH7451	MH8451	MH5451	Dual positive AND-OR-INVERT gate	Zwei positive AND-OR-INVERT Gatter	$Y = \overline{AB} + \overline{CD}$	IO 13
MH74S64	MH84S64	MH54S64	4-2-3-2 - input positive AND-OR-INVERT gate	AND-NOR-Gatter mit 4, 2, 3 und 2 Eingängen	$Y = \overline{ABCD} + \overline{EF} + \overline{GH} + \overline{JK}$	IO 13
MH74S74	MH84S74	MH54S74	Dual D-type edge-triggered Flip - Flop	Zwei D-Flipflop	See truth table Siehe log. Verhalten	IO 13
MH74S112	MH84S112	MH54S112	Retriggerable monostable J-K multivibrators with clear and preset	Zwei negativ flankenge-triggierte JK-Flipflops mit Preset- und Clear - Ein-gang		IO 14

For the improvement of the dynamic feature are used at all types of integrated circuits of MH74S.. series a Schottky desaturation diodes. For the raising of reliability are used at all inputs a clamping diodes.

Für die Verbesserung von dynamischen Eigenschaften sind zu benutzen bei allen Typen von integrierten Schaltkreisen die Schottky-Desaturation-Dioden. Für die Erhöhung der Zuverlässigkeit sind alle Eingänge mit Klemmdiode beschaffen.

MAXIMUM RATINGS • GRENZDATEN		MH74S		MH84S		MH54S	
Supply voltage	Betriebsspannung	U_{CC}	max	+7	+7	+7	V
Input voltage	Eingangsspannung	U_I	min - max	-0,5...+5,5	-0,5...+5,5	-0,5...+5,5	V
Output voltage	Ausgangsspannung 1)	U_{OH}	max	+7	+7	+7	V
Output current	Ausgangsstrom 1)	I_{OL}	max	+2	+2	+2	mA
Voltage between emitters	Spannungen zwischen Emittoren	U_{EE}	max	+5,5	+5,5	$\pm 5,5$	V
Operating temperature range	Betriebstemperatur	ϑ_a	max	0...+70	-25...+85	-55...+125	°C
Storage temperature		ϑ_{stg}	max	-55...+155	-55...+155	-55...+155	°C

1) Valid only for MH..S03, ..S38 • Gültig nur für MH..S03, ..S38



MH..S00, ..S03

MH..S04

MH..S10

MH..S20

MH..S37, ..S38

RECOMMENDED WORKING CONDITIONS • EMPFOHLENE BETRIEBSWERTE

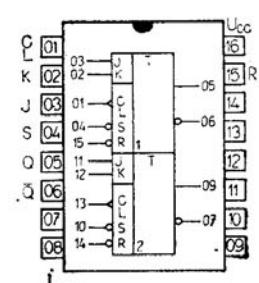
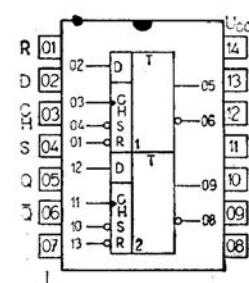
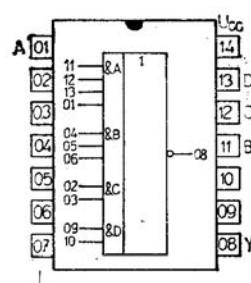
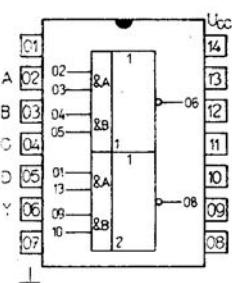
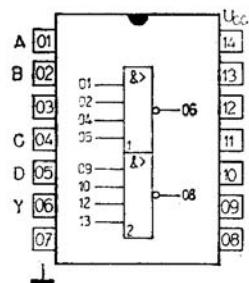
		MH74S..	MH84S..	MH54S..	
Recommended working voltage	Empfohlene Betriebsspannung	U_{CC}	4,75 ... 5,25	4,75 ... 5,25	4,5 ... 5,5 V
Input clamp voltage $U_{CC} = 4,75 \text{ V}, U_I = -18 \text{ mA}$ $U_{CC} = 4,5 \text{ V}, U_I = -18 \text{ mA}$	Eingangsklemmspannung	$-U_D$ $-U_D$	< 1,2 —	< 1,2 — < 1,2	V
Fan-out from each gate MH..S00, ..S10, ..S20 MH..S03 MH..S40 MH..S74	Ausgangsfächer pro Gatter		N_L max. 10 max. 15 max. 10 max. 10	N_H max. 20 max. 15 max. 20 max. 20	

DYNAMIC DATA • DYNAMISCHE KENNDATEN

Propagation delay time	Signal-Laufzeit	t_{PLH}	t_{PHL}	
$U_{CC} = 5 \text{ V}, U_{IH} = 2,7 \text{ V}, \theta_a = 25^\circ\text{C}, C_L = 15 \text{ pF}, R_L = 280 \Omega$				
MH..S00, ..S04, ..S10, ..S20		2 ... 4,5	2 ... 5,0	ns
MH..S03		2 ... 7,5	2 ... 7,0	ns
MH..S40		2 ... 6,5	2 ... 6,5	ns
$U_{CC} = 5 \text{ V}, U_{IH} = 2,7 \text{ V}, \theta_a = 25^\circ\text{C}, C_L = 50 \text{ pF}, R_L = 93 \Omega$				
MH..S64		2 ... 5,5	2 ... 5,5	ns

STATIC DATA • STATISCHE KENNDATEN

Input voltage — level H	Eingangsspannung — H-Zustand	U_{IH}	> 2	V
Input voltage — level L	Eingangsspannung — L-Zustand	U_{IL}	< 0,8	V
Output voltage — level H MH74S.., MH84S.. MH54S..	Ausgangsspannung — H-Zustand	U_{OH} U_{OH}	> 2,7 > 2,5	V
Output voltage — level L	Ausgangsspannung — L-Zustand	U_{OL}	< 0,5	V
Short-circuit output current MH..S37, ..S40	Kurzschlussausgangsstrom	$-I_{OS}$ $-I_{OS}$	40 ... 100 50 ... 225	mA



MH..S40

MH..S51

MH..S64

MH..S74

MH..S112

MH..S00 MH..S20 MH..S51
 MH..S03 MH..S37
 MH..S04 MH..S38
 MH..S10 MH..S40

SCHOTTKY-CLAMPED TTL LOGIC INTEGRATED CIRCUITS
 SCHOTTKY LOGISCHE INTEGRIERTE SCHALTKREISE TTL

CHARACTERISTIC DATA:		KENNDATEN:			
Input voltage - H level U _{CC} = 4,75 V; MH54S: U _{CC} = 4,5 V	Eingangsspannung - H-Zustand	MH74S.. : θ_a = 0 °C, +25 °C, +70 °C MH84S.. : θ_a = -25 °C, +25 °C, +85 °C MH54S.. : θ_a = -55 °C, +25 °C, +125 °C	U _{IH}	> 2,0	V
Input voltage - L level U _{CC} = 4,75 V; MH54S: U _{CC} = 4,5 V	Eingangsspannung - L-Zustand		U _{IL}	< 0,8	V
Output voltage - H level U _{CC} = 4,75 V; MH54S: U _{CC} = 4,5 V; U _{IL} = 0,8 V, U _{IH} = 4,5 V I _{OH} = -1 mA (beside - ausser MH..S03, .. S38)	Ausgangsspannung - H-Zustand	MH54S: MH..S37 MH54S37, .. S40	U _{OH} U _{OH} U _{OH} U _{OH}	> 2,7 > 2,5 > 2,7 > 2,5	V V V V
Output voltage - L level U _{CC} = 4,75 V; MH54S: U _{CC} = 4,5 V; U _{IH} = 2 V I _{OL} = 20 mA I _{OL} = 60 mA MH54S37, .. S38, .. S40	Ausgangsspannung - L-Zustand		U _{OL} U _{OL}	< 0,5 < 0,5	V V
Output current - H level U _{CC} = 4,75 V; MH54S: U _{CC} = 4,5 V; U _{IL} = 0,8 V U _{OH} = 5,5 V, U _{IH} = 4,5 V (only - nur MH..S03, .. S38)	Ausgangsstrom - H-Zustand		I _{OH}	< 250	μA
Input current - H level each input U _{CC} = 5,25 V; MH54S: U _{CC} = 5,5 V; U _{IH} = 5,5 V, U _{IL} = 0 V U _{CC} = 5,25 V; MH54S: U _{CC} = 5,5 V; U _{IH} = 2,7 V, U _{IL} = 0 V U _{CC} = 5,25 V; MH54S: U _{CC} = 5,5 V; U _{IH} = 2,7 V, U _{IL} = 0 V MH54S37, .. S38, .. S40	Eingangsstrom - H-Zustand pro Eingang		I _{IH} I _{IH} I _{IH}	< 1 < 50 < 100	mA μA μA
Input current - L level U _{CC} = 5,25 V; MH54S: U _{CC} = 5,5 V; U _{IL} = 0,5 V, U _{IH} = 4,5 V U _{CC} = 5,25 V; MH54S: U _{CC} = 5,5 V; U _{IL} = 0,5 V, U _{IH} = 4,5 V MH54S37, .. S38, .. S40	Eingangsstrom - L-Zustand		-I _{IL} -I _{IL}	< 2 < 4	mA mA
Short-circuit output current U _{CC} = 5,25 V; MH54S: U _{CC} = 5,5 V, U _{IL} = 0 V (beside - ausser MH..S03, .. S38) MH54S37, .. S40	Kurzschlussausgangsstrom		-I _{OS} -I _{OS}	40 . . . 100 50 . . . 225	mA mA
Supply current - H level U _{CC} = 5,25 V; MH54S: U _{CC} = 5,5 V, U _{IL} = 0 V	Stromaufnahme - H-Zustand	MH..S00 MH..S03 MH..S04 MH..S10 MH..S20 MH..S37, .. S38 MH..S40 MH..S51	I _{CCH} I _{CCH} I _{CCH} I _{CCH} I _{CCH} I _{CCH} I _{CCH} I _{CCH}	< 16 < 13,2 < 24 < 12 < 8 < 36 < 18 < 17,8	mA mA mA mA mA mA mA mA
Supply current - L level U _{CC} = 5,25 V; MH54S: U _{CC} = 5,5 V; U _I = 4,5 V	Stromaufnahme - L-Zustand	MH..S00, .. S03 MH..S04 MH..S10 MH..S20 MH..S37, .. S38 MH..S40 MH..S51	I _{CCL} I _{CCL} I _{CCL} I _{CCL} I _{CCL} I _{CCL} I _{CCL}	< 36 < 54 < 27 < 18 < 80 < 44 < 22	mA mA mA mA mA mA mA
DYNAMIC DATA:		DYNAMISCHE KENNDATEN:			
$U_{CC} = 5 \text{ V}, \theta_a = 25^\circ\text{C}, C_L = 15 \text{ pF}, R_L = 280 \Omega, U_{IH} = 2,7 \text{ V}$					
Propagation delay time MH..S00, S04, S10, .. S20 MH..S00, S04, S10, .. S20 MH..S03 MH..S03	Signal Laufzeit		t _{PLH} t _{PHL} t _{PLH} t _{PHL}	2 . . . 4,5 2 . . . 5,0 2 . . . 7,5 2 . . . 7,0	ns ns ns ns
$U_{CC} = 5 \text{ V}, \theta_a = 25^\circ\text{C}, C_L = 50 \text{ pF}, R_L = 93 \Omega, U_{IH} = 2,7 \text{ V}$			t _{PLH} t _{PHL} t _{PLH} t _{PHL}	2 . . . 5,5 2 . . . 5,5 2 . . . 6,5 2 . . . 6,5	ns ns ns ns
$U_{CC} = 5 \text{ V}, \theta_a = 25^\circ\text{C}, C_L = 15 \text{ pF}, R_L = 93 \Omega, U_{IH} = 2,7 \text{ V}$			t _{PLH} t _{PHL} t _{PLH} t _{PHL}	< 6,5 < 6,5 < 10 < 10	ns ns ns ns

4 - 2 - 3 - 2 INPUT POSITIVE AND-OR-INVERT GATE • AND-NOR-GATTER MIT 4, 2, 3 UND 2 EINGÄNGEN

CHARACTERISTIC DATA:	KENNDATEN:	MH74S64: $\vartheta_a = 0^\circ\text{C}, +25^\circ\text{C}, +70^\circ\text{C}$	
Input voltage — level H $U_{CC} = 4,75 \text{ V}; \text{ MH54S: } U_{CC} = 4,5 \text{ V}$	Eingangsspannung — H-Zustand	U_{IH}	> 2,0 V
Input voltage — level L $U_{CC} = 4,75 \text{ V}; \text{ MH54S: } U_{CC} = 4,5 \text{ V}$	Eingangsspannung — L-Zustand	U_{IL}	< 0,8 V
Output voltage — level H $U_{CC} = 4,75 \text{ V}; \text{ MH54S: } U_{CC} = 4,5 \text{ V}$ $U_{IH} = 4,5 \text{ V}, U_{IL} = 0,8 \text{ V}, I_{OH} = -1 \text{ mA}$	Ausgangsspannung — H-Zustand MH74S, MH84S MH54S	U_{OH} U_{OH}	> 2,7 V > 2,5 V
Output voltage — level L $U_{CC} = 4,75 \text{ V}; \text{ MH54S: } U_{CC} = 4,5 \text{ V}$ $U_{IH} = 2,0 \text{ V}, I_{OL} = 20 \text{ mA}$	Ausgangsspannung — L-Zustand MH74S, MH84S MH54S	U_{OL} U_{OL}	< 0,5 V < 0,5 V
Input current — level H $U_{CC} = 5,25 \text{ V}; \text{ MH54S: } U_{CC} = 5,5 \text{ V}$ $U_{IH} = 5,5 \text{ V}, U_{IL} = 0 \text{ V}$ $U_{IH} = 2,7 \text{ V}, U_{IL} = 0 \text{ V}$	Eingangsstrom — H-Zustand	I_{IH} I_{IH}	< 1 μA < 50 μA
Input current — level L $U_{CC} = 5,25 \text{ V}; \text{ MH54S: } U_{CC} = 5,5 \text{ V}$ $U_{IH} = 4,5 \text{ V}, U_{IL} = 0,5 \text{ V}$	Eingangsstrom — L-Zustand	$-I_{IL}$	< 2 mA
Short-circuit output current $U_{CC} = 5,25 \text{ V}; \text{ MH54S: } U_{CC} = 5,5 \text{ V}$ $U_{IL} = 0 \text{ V}$	Kurzschlussausgangsstrom	$-I_{OS}$	40 ... 100 mA
Supply current — level H $U_{CC} = 5,25 \text{ V}; \text{ MH54S: } U_{CC} = 5,5 \text{ V}$ $U_{IL} = 0 \text{ V}$	Stromaufnahme — H-Zustand	I_{CCH}	< 12,5 mA
Supply current — level L $U_{CC} = 5,25 \text{ V}; \text{ MH54S: } U_{CC} = 5,5 \text{ V}$ $U_{IH} = 4,5 \text{ V}, U_{IL} = 0 \text{ V}$	Stromaufnahme — L-Zustand	I_{CCL}	< 16 mA
DYNAMIC DATA: $U_{CC} = 5 \text{ V}, \vartheta_a = 25^\circ\text{C}, C_L = 15 \text{ pF}, R_L = 280 \Omega$	DYNAMISCHE KENNDATEN:		
Propagation delay time on level H on level L	Signal Laufzeit nach H-Zustand nach L-Zustand	t_{PLH} t_{PHL}	2 ... 5,5 ns 2 ... 5,5 ns

CHARACTERISTIC DATA:		KENNDATEN:			
Input voltage — H level $U_{CC} = 4,75 \text{ V}$; MH54S: $U_{CC} = 4,5 \text{ V}$	Eingangsspannung — H-Zustand	MH74S74: $\vartheta_a = 0^\circ\text{C}, +25^\circ\text{C}, +70^\circ\text{C}$	U_{IH}	> 2,0	V
Input voltage — L level $U_{CC} = 4,75 \text{ V}$; MH54S: $U_{CC} = 4,5 \text{ V}$	Eingangsspannung — L-Zustand	MH84S74: $\vartheta_a = -25^\circ\text{C}, +25^\circ\text{C}, +85^\circ\text{C}$	U_{IL}	< 0,8	V
Output voltage — H level $U_{CC} = 4,75 \text{ V}$; MH54S: $U_{CC} = 4,5 \text{ V}$; $U_{IL} = 0,8 \text{ V}$ $I_{OH} = -1 \text{ mA}$, $U_{IH} = 2 \text{ V}$	Ausgangsspannung — H-Zustand MH74S74, MH84S74 MH54S74	MH54S74: $\vartheta_a = -55^\circ\text{C}, +25^\circ\text{C}, +125^\circ\text{C}$	U_{OH} U_{OH}	> 2,7 > 2,5	V V
Output voltage — L level $U_{CC} = 4,75 \text{ V}$; MH54S: $U_{CC} = 4,5 \text{ V}$; $U_{IH} = 2 \text{ V}$ $I_{OL} = 20 \text{ mA}$, $U_{IL} = 0,8 \text{ V}$	Ausgangsspannung — L-Zustand		U_{OL}	< 0,5	V
Input current for max. input voltage each input $U_{CC} = 5,25 \text{ V}$; MH54S: $U_{CC} = 5,5 \text{ V}$; $U_{IH} = 5,5 \text{ V}$, $U_{IL} = 0 \text{ V}$, $U_I = 4,5 \text{ V}$	Eingangsstrom für max. Eingangsspannung pro Eingang		I_{IH}	< 1	mA
Input current — H level $U_{CC} = 5,25 \text{ V}$; MH54S: $U_{CC} = 5,5 \text{ V}$; $U_{IH} = 2,7 \text{ V}$, $U_{IL} = 0 \text{ V}$, $U_I = 4,5 \text{ V}$	Eingangsstrom — H-Zustand		I_{IH}	< 50	μA
input D input CLEAR input PRESET input CLOCK	Eingang D Rückstelleingang Dateneingang Takteingang		I_{IH} I_{IH} I_{IH} I_{IH}	< 150 < 100 < 100	μA μA μA
Input current — L level $U_{CC} = 5,25 \text{ V}$; MH54S: $U_{CC} = 5,5 \text{ V}$; $U_{IL} = 0,5 \text{ V}$, $U_{IH} = 4,5 \text{ V}$, $U_I = 0 \text{ V}$	Eingangsstrom — L-Zustand		$-I_L$	< 2	mA
input D input CLEAR input PRESET input CLOCK	Eingang D Rückstelleingang Dateneingang Takteingang		$-I_L$ $-I_L$ $-I_L$ $-I_L$	< 6 < 4 < 4	mA mA mA
Short-circuit output current $U_{CC} = 5,25 \text{ V}$; MH54S: $U_{CC} = 5,5 \text{ V}$; $U_{IL} = 0 \text{ V}$, $U_{IH} = 4,5 \text{ V}$	Kurzschlussausgangsstrom		$-I_{OS}$	40 . . . 100	mA
Supply current $U_{CC} = 5,25 \text{ V}$; MH54S: $U_{CC} = 5,5 \text{ V}$; $U_{IH} = 4,5 \text{ V}$, $U_{IL} = 0 \text{ V}$	Stromaufnahme		I_{CC}	< 50	mA
DYNAMIC DATA:		DYNAMISCHE KENNDATEN:			
$U_{CC} = 5 \text{ V}$, $\vartheta_a = +25^\circ\text{C}$, $N = 10$, $C_L = 15 \text{ pF}$, $R_L = 280 \Omega$					
Propagation delay time from input PRESET or CLEAR to output Q or \bar{Q}	Signal-Laufzeit von Daten- oder Rückstell-Eingang auf Ausgang Q oder \bar{Q}		t_{PLH}	< 6	ns
from input PRESET or CLEAR to output Q or \bar{Q} clock on H level clock on L level	von Daten- oder Rückstell-Eingang auf Ausgang Q oder \bar{Q} Takteingang auf H-Zustand Takteingang auf L-Zustand		t_{PHL} t_{PHL}	< 13,5 < 8	ns ns
from input CLOCK to output Q or \bar{Q}	von Takteingang auf Ausgang Q oder \bar{Q}		t_{PLH} t_{PHL}	< 9 < 9	ns ns
Maximum clock frequency	Maximale Zählfrequenz		f_{max}	> 75	MHz

TRUTH TABLE • LOGISCHES VERHALTEN

INPUTS • EINGANG			OUTPUT AUSGANG	
RESET Daten- eingang	CLEAR Rückstell- eingang	CLOCK Takt- eingang	D	Q \bar{Q}
asynchronous mode • Asynchronregime				
L	H	X	X	H L
H	L	X	X	L H
L	L	X	X	H* H*
synchronous mode • Synchronregime				
H	H	↑	H	H L
H	H	↑	L	L H

H H level • H-Zustand L L level • L-Zustand

X high or low level — for function is not conclusive

High- oder Low-Zustand — für Funktion ist nicht entscheidend

↑ change from low to high level • Änderungen von Low- auf High-Zustand

• this state is not steady • Dieser Zustand ist nicht stabil.

DUAL J-K NEGATIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR •
ZWEI NEGATIV FLANKENGETRIGGerte J-K FLIPFLOPs MIT PRESET- UND CLEAR-EINGANG

CHARACTERISTIC DATA:	KENNDATEN:	MH74S: $\theta_a = 0^\circ\text{C}, +25^\circ\text{C}, +70^\circ\text{C}$	
Input voltage — level H $U_{CC} = 4,75 \text{ V}; \text{ MH54S: } U_{CC} = 4,5 \text{ V}$	Eingangsspannung — H-Zustand	U_{IH}	> 2,0 V
Input voltage — level L $U_{CC} = 4,75 \text{ V}; \text{ MH54S: } U_{CC} = 4,5 \text{ V}$	Eingangsspannung — L-Zustand	U_{IL}	< 0,8 V
Output voltage — level H $U_{CC} = 4,75 \text{ V}; \text{ MH54S: } U_{CC} = 4,5 \text{ V}$ $U_{IH} = 2 \text{ V}, U_{IL} = 0,8 \text{ V}, I_{OH} = -1 \text{ mA}$	Ausgangsspannung — H-Zustand MH74S, MH84S MH54S	U_{OH} U_{OH}	> 2,7 V > 2,5 V
Output voltage — level L $U_{CC} = 4,75 \text{ V}; \text{ MH54S: } U_{CC} = 4,5 \text{ V}$ $U_{IH} = 2 \text{ V}, U_{IL} = 0,8 \text{ V}, I_{OL} = 20 \text{ mA}$	Ausgangsspannung — L-Zustand	U_{OL}	< 0,5 V
Input current for max. input voltage $U_{CC} = 5,25 \text{ V}; \text{ MH54S: } U_{CC} = 5,5 \text{ V}$ $U_{IH} = 5,5 \text{ V}, U_{IL} = 0 \text{ V}$	Eingangsstrom für max. Eingangsspannung	I_{IH}	< 1 mA
Input current — level H $U_{CC} = 5,25 \text{ V}; \text{ MH54S: } U_{CC} = 5,5 \text{ V}$ $U_{IH} = 2,7 \text{ V}, U_{IL} = 0 \text{ V}, U_I = 4,5 \text{ V}$	Eingangsstrom — H-Zustand	I_{IH}	< 50 μA
input J, K input CLOCK input CLEAR input PRESET	Eingang J, K Takteingang Rückstelleingang Dateneingang	I_{IH} I_{IL} I_{IH} I_{IL}	< 100 μA < 100 μA < 100 μA < 100 μA
Input current — level L $U_{CC} = 5,25 \text{ V}; \text{ MH54S: } U_{CC} = 5,5 \text{ V}$ $U_{IH} = 4,5 \text{ V}, U_{IL} = 0,5 \text{ V}$	Eingangsstrom — L-Zustand	$-I_{IL}$	< 1,6 mA
input J, K input CLOCK input CLEAR input PRESET	Eingang J, K Takteingang Rückstelleingang Dateneingang	$-I_{IL}$	< 4 mA < 7 mA < 7 mA
Short-circuit output current $U_{CC} = 5,25 \text{ V}; \text{ MH54S: } U_{CC} = 5,5 \text{ V}$ $U_{IH} = 4,5 \text{ V}, U_{IL} = 0 \text{ V}$	Kurzschlussausgangsstrom	$-I_{OS}$	40...100 mA
Supply current $U_{CC} = 5,25 \text{ V}; \text{ MH54S: } U_{CC} = 5,5 \text{ V}$ $U_{IH} = 4,5 \text{ V}, U_{IL} = 0 \text{ V}$	Stromaufnahme	I_{CC}	< 50 mA
DYNAMIC DATA: $U_{CC} = 5 \text{ V}, \theta_a = +25^\circ\text{C}, C_L = 15 \text{ pF}, R_L = 280 \Omega$	DYNAMISCHE KENNDATEN:		
Propagation delay time from input PRESET or CLEAR to output Q or \bar{Q} (clock on level H) (clock on level L)	Signal-Laufzeit von Daten- oder Rückstell-Eingang	t_{PLH} t_{PHL} t_{PHL}	2...7 ns 2...7 ns 2...7 ns
from input CLOCK to output Q or \bar{Q}	nach Ausgang Q oder \bar{Q} (Takteingang in H-Zustand) (Takteingang in L-Zustand) von Takteingang nach Ausgang Q oder \bar{Q}	t_{PLH} t_{PHL}	2...7 ns 2...7 ns
Maximum clock frequency	Maximale Zählfrequenz	f_{max}	> 80 MHz

TRUTH TABLES • LOGISCHES VERHALTEN
SYNCHRONOUS MODE • SYNCHRON REGIME

INPUTS EINGÄNGE				OUTPUTS AUSGÄNGE	
PRESET	CLEAR	J	K	Q	\bar{Q}
Daten- Eingang	Rückstell- Eingang				
H	H	L	L	S	S
H	H	H	L	H	L
H	H	L	H	L	H
H	H	H	H	S	S

- 1) State for jump in negative voltage on input CLOCK
Der Stand vor negativen Spannungssprung am Takteingang.
- 2) State after jump in negative voltage on input CLOCK
Der Stand nach Beendigung des negativen Spannungssprunges am Takteingang.

ASYNCHRONOUS MODE • ASYNCHRONREGIME

INPUTS EINGÄNGE						OUTPUTS AUSGÄNGE	
PRESET	CLEAR	J	K	CLOCK		Q	\bar{Q}
Daten- Eingang	Rückstell- Eingang			Takt- Eingang			
L	H	X	X	X		H	L
H	L	X	X	X		L	H
L	L	X	X	X		H*	H*

- H H-level • H-Zustand
- L L-level • L-Zustand
- X H or L level • H- oder L-Zustand
- S State of output Q after the end of previous jump in negative voltage on input CLOCK.
Der Stand des Ausgangs Q nach Beendigung des vorhergehenden negativen Spannungssprunges am Takteingang.
- * This state last only in time, when both asynchronous inputs are in level L.
Dieser Stand dauert nur in der Zeit, wann beide Asynchroneingänge in L-Zustand sind.

Type Typ	Feature	Art	Log. function Log. Funktion	Outlines Abmessungen
MZH 115	Quadruple 2-input positive NAND gate with Y - input	Vier NAND-Gatter mit je zwei Eingängen und Y - Anschluss	X = AB	IO 14
MZH 145	Dual 5-input positive NAND power gate with Y - input	Zwei NAND-Leistungsgatter mit je fünf Eingängen und Y - Anschluss	X = ABCDE	IO 14
MZH 165	Quadruple MZ100 LSL - TTL level converter with open collector output and Y - input (on level of MH74, MH54, MH84 series)	Vier MZ100 - LSL - TTL Pegelumsetzer mit offenem Kollektor und Y - Anschluss (an Pegel der MH74, MH54, MH84 Serie)		IO 14
MZH 185	Quadruple 2-input positive NAND-Gatter with open collector output — TTL - LSL level converter (on level of MZ 100 series)	Vier NAND - Gatter mit je zwei Eingängen und offenem Kollektor — TTL LSL - Pegelumsetzer (am Pegel der MZ 100 Serie)		IO 13
MZJ 115	J - K - Master - Slave — flipflop with Y - inputs.	J - K - Master - Slave - Flipflop mit Y - Anschlüssen		IO 14
MZK 105	Timing circuit with Y-input for monostable multivibrators, pulse delay, pulse reduction and delay switch circuits	Zeitglied mit Y-Anschluss für monostabile Kippstufe, Impulsverzögerungs-, Impulsverkürzungs- und Einschaltverzögerungsschaltungen		IO 14

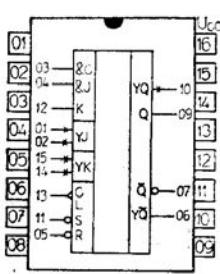
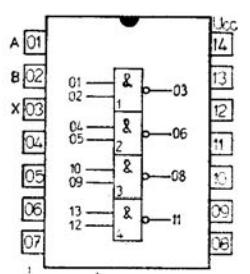
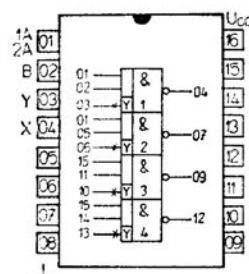
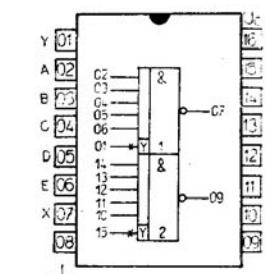
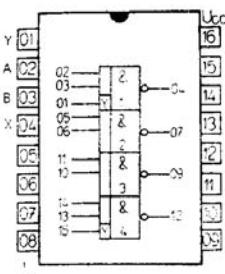
MAXIMUM RATINGS:

Supply voltage MZH 185	Betriebsspannung	U _{cc}	max	0 . . . 18	V
Input voltage MZH 185	Eingangsspannung	U _I	max	0 . . . 18	V
Voltage on Y-lead	Spannung am Knotenpunkt N	U _Y	max	-1 . . . +0,6	V
Current of Y-lead	Strom am Knotenpunkt N	I _Y	max	-10 . . . +2,0	mA
Operating temperature range	Betriebstemperaturbereich	θ _a	max	-25 . . . +85	°C
Storage temperature range	Lagertemperaturbereich	θ _{stg}	max	-55 . . . +155	°C

1) All voltages valid with regard to common point, which is the lead No. 8, at type MZH 185 the lead No. 7.
Alle Spannungen gelten angesichts zum Nullpunkt, welcher die Ausführung No. 8, beim Typ MZH 185 die Ausführung No. 7 ist.

CHARACTERISTIC DATA:

Dissipation power on each gate	Leistungsverbrauch pro Gatter	P _{typ}	27	mW
Noise margin	Statische Störsicherheit	U	5	V



MZH115

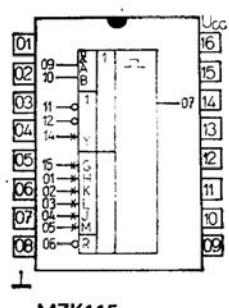
MZH145

MZH165

MZH185

MZJ115

CHARACTERISTIC DATA • KENNDATEN		MZH115	MZH145	MZH165
Ambient temperature	Umgebungstemperatur	ϑ_a	-25 . . . +85	°C
Supply voltage	Betriebsspannung	U_{CC}	11,4 . . . 13,5	13,5 . . . 17,0
Fan-out from each output	Ausgangsfächer pro Gatter			
level L	L-Zustand	N_{OL}	max. 10	max. 30
level H	H-Zustand	N_{OH}	max. 100	max. 100
Input voltage — level H	Eingangsspannung — H-Zustand	U_{IH}	> 7,5	> 7,5
$U_{CC} = 11,4 \text{ V}$		U_{IH}	> 7,5	> 7,5
$U_{CC} = 13,5 \text{ V}$				V
Input voltage — level L	Eingangsspannung — L-Zustand	U_{IL}	< 4,5	< 4,5
$U_{CC} = 11,4 \text{ V}$		U_{IL}	< 4,5	< 4,5
$U_{CC} = 13,5 \text{ V}$		U_{IL}	< 4,5	V
$U_{CC} = 17,0 \text{ V}$			< 4,5	V
Output voltage — level H	Ausgangsspannung — H-Zustand	U_{OH}	> 10	> 10
$U_{CC} = 11,4 \text{ V}, U_{IL} = 4,5 \text{ V}, I_{OH} = 0,1 \text{ mA}$		U_{OH}	> 10	—
$U_{CC} = 13,5 \text{ V}, U_{IL} = 4,5 \text{ V}, I_{OH} = 0,1 \text{ mA}$		U_{OH}	> 10	V
$U_{CC} = 17,0 \text{ V}, U_{IL} = 4,5 \text{ V}, I_{OH} = 0,1 \text{ mA}$		U_{OH}	> 12	V
Output voltage — level L	Ausgangsspannung — L-Zustand	U_{OL}	< 1,7	—
$U_{CC} = 11,4 \text{ V}, U_{IH} = 7,5 \text{ V}, I_{OL} = 15 \text{ mA}$		U_{OL}	< 1,7	V
$U_{CC} = 13,5 \text{ V}, U_{IH} = 7,5 \text{ V}, I_{OL} = 18 \text{ mA}$		U_{OL}	< 1,7	V
$U_{CC} = 11,4 \text{ V}, U_{IH} = 7,5 \text{ V}, I_{OL} = 45 \text{ mA}$		U_{OL}	—	V
$U_{CC} = 13,5 \text{ V}, U_{IH} = 7,5 \text{ V}, I_{OL} = 54 \text{ mA}$		U_{OL}	< 1,7	V
$U_{CC} = 11,4 \text{ V}, U_{IH} = 7,5 \text{ V}, I_{OL} = 20 \text{ mA}$		U_{OL}	—	V
$U_{CC} = 13,5 \text{ V}, U_{IH} = 7,5 \text{ V}, I_{OL} = 20 \text{ mA}$		U_{OL}	—	V
Input current — level H	Eingangsstrom — H-Zustand	I_{IH}	< 1,0	< 1,0
$U_{CC} = 13,5 \text{ V}, U_I = 17 \text{ V}$		I_{IH}	< 1,0	—
$U_{CC} = 17 \text{ V}, U_I = 17 \text{ V}$		I_{IH}	< 1,0	μA
$U_{CC} = 13,5 \text{ V}, U_I = 17 \text{ V}$	Input ● Eingang 2, 5, 11, 14	I_{IH}	—	μA
$U_{CC} = 17 \text{ V}, U_I = 17 \text{ V}$	Input ● Eingang 2, 5, 11, 14	I_{IH}	—	μA
$U_{CC} = 13,5 \text{ V}, U_I = 17 \text{ V}$	Input ● Eingang 1, 15	I_{IH}	—	μA
$U_{CC} = 17 \text{ V}, U_I = 17 \text{ V}$	Input ● Eingang 1, 15	I_{IH}	—	μA
Input current — level L	Eingangsstrom — L-Zustand	$-I_{IL}$	< 1,5	< 1,5
$U_{CC} = 13,5 \text{ V}, U_I = 1,7 \text{ V}$		$-I_{IL}$	< 1,8	—
$U_{CC} = 17 \text{ V}, U_I = 1,7 \text{ V}$		$-I_{IL}$	—	mA
$U_{CC} = 13,5 \text{ V}, U_I = 1,7 \text{ V}$	Input ● Eingang 2, 5, 11, 14	$-I_{IL}$	—	mA
$U_{CC} = 17 \text{ V}, U_I = 1,7 \text{ V}$	Input ● Eingang 2, 5, 11, 14	$-I_{IL}$	—	mA
$U_{CC} = 13,5 \text{ V}, U_I = 1,7 \text{ V}$	Input ● Eingang 1, 15	$-I_{IL}$	—	mA
$U_{CC} = 17 \text{ V}, U_I = 1,7 \text{ V}$	Input ● Eingang 1, 15	$-I_{IL}$	—	mA
Short-circuit output current	Kurzschlussausgangsstrom	$-I_{OS}$	10 . . . 50	10 . . . 50
$U_{CC} = 13,5 \text{ V}, U_I = 0 \text{ V}, \vartheta_a = 25^\circ\text{C}$		$-I_{OS}$	15 . . . 60	—
$U_{CC} = 17 \text{ V}, U_I = 0 \text{ V}, \vartheta_a = 25^\circ\text{C}$		$-I_{OS}$	15 . . . 60	mA
Supply current — level H	Stromaufnahme — H-Zustand	I_{CCH}	< 6,4	< 3,2
(full circuit)		I_{CCH}	< 8,4	< 18
$U_{CC} = 13,5 \text{ V}, U_I = 0 \text{ V}$				mA
$U_{CC} = 17 \text{ V}, U_I = 0 \text{ V}$				mA
Supply current — level L	Stromaufnahme — L-Zustand	I_{CCL}	< 12,0	< 6,0
(full circuit)		I_{CCL}	< 16,0	< 24
$U_{CC} = 13,5 \text{ V}, U_I = 13,5 \text{ V}$				mA
$U_{CC} = 17 \text{ V}, U_I = 17 \text{ V}$				mA
DYNAMIC DATA:	DYNAMISCHE KENNDATEN:	$U_{CC} = 12 \text{ V}, C_L = 10 \text{ pF}, \vartheta_a = 25^\circ\text{C}$		
Propagation delay time to	Signal-Laufzeit beim Übergang			
level H	nach H-Zustand	t_{PLH}	90 . . . 310	90 . . . 310
level L	nach L-Zustand	t_{PHL}	90 . . . 310	< 500
Front time	Anlaufzeit	t_r	200 . . . 570	200 . . . 570
Run-out time	Auslaufzeit	t_f	70 . . . 210	—
			70 . . . 210	ns



MZK115

MZH165

TRUTH TABLE • LOGISCHES VERHALTEN

A	B	X
L	L	H
H	L	H
L	H	H
H	H	L

CHARACTERISTIC DATA • KENNDATEN

MZH 185

Values of H and L levels
are equal as at gates
of MH7400 seriesPegelwerte von H- und L-Zuständen
sind die gleiche wie bei
Gattern von MH7400 ReiheAmbient temperature
Supply voltageUmgebungstemperatur
Betriebsspannung ϑ_a
 U_{CC} -25 . . . +85
4,75 . . . 5,25°C
V

DYNAMIC DATA:

Propagation delay time to
level L
level HDYNAMISCHE KENNDATEN:
Signal-Laufzeit beim Übergang
L-Zustand
H-Zustand t_{PHL}
 t_{PLH} < 60
< 300ns
ns

CHARACTERISTIC DATA • KENNDATEN

MZJ115

Ambient temperature

Umgebungstemperatur

 ϑ_a

-25 . . . +85

°C

Supply voltage

Betriebsspannung

 U_{CC}

11,4 . . . 13,5

13,5 . . . 17

V

Fan-out from each output max.
L level
H levelAusgangsfächer pro Gatter max.
L-Zustand
H-ZustandN
N30
10030
100

Width of clock pulse min.

Taktimpulsdauer

 t_p (clock)

600

ns

Width of preset pulse min.

Stellimpulszeit

 t_r (\bar{S})

1,0

μs

Width of clear pulse min.

Rückstellimpulszeit

 t_p (\bar{R})

1,0

μs

Input setup time min.

Eingangsvoreilung min.

 t_{setup}

0

ns

Input hold time min.

Eingangsversetzung min.

 t_{hold}

0

ns

Values of H and L levels
are equal as at gates:Pegelwerte von H- und L-Zuständen
sind die Gleichen wie bei Gattern:

Supply voltage

Betriebsspannung

 U_{CC}

13,5

V

Input current - H level

Eingangsstrom - H-Zustand

 $U_I = 17 \text{ V}$
each input beside clock
clock inputjed. Eingang aus. Takteingang
Takteingang I_{IH}
 I_{IH} < 1,0
< 3,0μA
μA

Input current - L level

Eingangsstrom - L-Zustand

 $U_I = 1,7 \text{ V}$
each input beside clock
clock inputjed. Eingang aus. Takteingang
Takteingang $-I_{IL}$
 $-I_{IL}$ < 1,5
< 3,0mA
mA

Supply current

Stromaufnahme

 I_{CC}

< 14

mA

DYNAMIC DATA:

DYNAMISCHE KENNDATEN:

 $U_{CC} = 12 \text{ V}, C_L = 10 \text{ pF}, \vartheta_a = 25^\circ\text{C}$ Propagation delay time to
H level across R-output
or outputSignal-Laufzeit beim Übergang
nach H-Zustand über R-Ausgang
oder Ausgang t_{PLH}

70 . . . 330

ns

L level across R-output
or outputnach L-Zustand über R-Ausgang
oder Ausgang t_{PLH}

180 . . . 580

ns

H level across clock-output

nach H-Zustand über Takt-Ausgang

 t_{PLH}

160 . . . 520

ns

L level across clock-output

nach L-Zustand über Takt-Ausgang

 t_{PLH}

270 . . . 770

ns

Front time

Anlaufzeit

 t_r

200 . . . 570

ns

Run-out time

Auslaufzeit

 t_f

70 . . . 210

ns

MZJ115

TRUTH TABLE • LOGISCHES VERHALTEN

t_n	t_{n+1}	J	K	Q
L	L			Q_n
H	L			H
L	H			L
H	H			Q_n

Action of inputs \bar{R} and \bar{S} :
If put in L level on Input \bar{R} , on output Q is ordered L level.
If put in H level on input \bar{S} , on output Q is ordered H level.
Action of inputs \bar{R} and \bar{S} is not dependent on clock input.Funktion von Eingängen \bar{R} und \bar{S} :
L-Zustand an \bar{R} -Eingang bringt Ausgang Q auf L-Zustand.
H-Zustand an \bar{S} -Eingang bringt Ausgang Q auf H-Zustand.
Funktion der \bar{R} - und \bar{S} -Eingängen ist unabhängig von Takt-eingang.

MZH185

TRUTH TABLE • LOGISCHES VERHALTEN

A	B	X
L	L	H
H	L	H
L	H	H
H	H	L

CHARACTERISTIC DATA • KENNDATEN

Ambient temperature	Umgebungstemperatur	θ_a	-25 . . . +85	°C
Supply voltage	Betriebsspannung	U_{CC}	11,4 . . . 13,5	V
Input voltage — level H $U_{CH} = 11,4 \text{ V}$	Eingangsspannung — H-Zustand	U_{IH}	> 7,5	V
Input voltage — level L $U_{CL} = 11,4 \text{ V}$ $U_{CL} = 13,5 \text{ V}$ $U_{CL} = 17,0 \text{ V}$	Eingangsspannung — L-Zustand	U_{IL} U_{IL} U_{IL}	< 4,5 < 4,5 < 4,5	V V V
Output voltage — level H $U_{CH} = 11,4 \text{ V}, U_{IL} = 4,5 \text{ V}, I_o = 0,1 \text{ mA}$ $U_{CH} = 13,5 \text{ V}, U_{IL} = 4,5 \text{ V}, I_o = 0,1 \text{ mA}$ $U_{CH} = 17,0 \text{ V}, U_{IL} = 4,5 \text{ V}, I_o = 0,1 \text{ mA}$	Ausgangsspannung — H-Zustand	U_{OH} U_{OH} U_{OH}	> 10 > 10 > 12	V V V
Output voltage — level L $U_{CH} = 11,4 \text{ V}, U_{IH} = 7,5 \text{ V}, I_o = 15 \text{ mA}$ $U_{CH} = 13,5 \text{ V}, U_{IH} = 7,5 \text{ V}, I_o = 18 \text{ mA}$	Ausgangsspannung — L-Zustand	U_{OL} U_{OL}	< 1,7 < 1,7	V V
Input current — level H $U_{CC} = 13,5 \text{ V}, U_{IH} = 17 \text{ V}$ $U_{CC} = 17,0 \text{ V}, U_{IH} = 17 \text{ V}$	Eingangsstrom — H-Zustand	I_{IH} I_{IH}	< 1,0 < 1,0	μA μA
Input current — level L $U_{CC} = 13,5 \text{ V}, U_{IL} = 1,7 \text{ V}$ $U_{CC} = 17,0 \text{ V}, U_{IL} = 1,7 \text{ V}$	Eingangsstrom — L-Zustand	$-I_{IL}$ $-I_{IL}$	< 1,5 < 1,8	mA mA
Short-circuit output current $U_{CC} = 13,5 \text{ V}, \theta_a = 25^\circ\text{C}$ $U_{CC} = 17,0 \text{ V}, \theta_a = 25^\circ\text{C}$	Kurzschlussausgangsstrom	$-I_{OS}$ $-I_{OS}$	9 . . . 25 9 . . . 25	mA mA
Supply current — level L $U_{CC} = 13,5 \text{ V}$ $U_{CC} = 17,0 \text{ V}$	Stromaufnahme — L-Zustand	I_{CCL} I_{CCL}	< 19,0 < 23,0	mA mA
Supply current — level H $U_{CC} = 13,5 \text{ V}$ $U_{CC} = 17,0 \text{ V}$	Stromaufnahme — H-Zustand	I_{CCH} I_{CCH}	< 18,5 < 22,0	mA mA

DYNAMIC DATA:

	DYNAMISCHE KENNDATEN: $U_{CC} = 12 \text{ V}, U_{CC} = 15 \text{ V}, \theta_a = 25^\circ\text{C}$			
Output pulse duration L, J, M connected or J, M connected $R_t = 40 \text{ k}\Omega, C_t = 0 \text{ pF}$	Ausgangsimpulsdauer L, J, M verbunden oder J, M verbunden	t_Q	< 400	ns
Propagation delay time	Signal-Laufzeit	t_{PLH}	350	ns
Propagation delay time L and K connected, reset, L and K connected at remaining operating modes	Signal-Laufzeit L und K verbunden, Rückstellung, L u. K verbun- den für übrige Betriebsarten	t_{PHL} t_{PLH}	$0,1 \cdot t_t$ 220	ns ns
Recovery time	Totzeit	t_r	$(C_o + C_t) \cdot 10^3$	s, F
Internal capacitance of timing circuit between lead H and O V	Innere Kapazität des Zeitbestim- menden Gliedes zwischen Anschluss H und O V	C_o	10	pF

RECOMMENDED WORKING CONDITIONS: • EMPFOHLENE BETRIEBSBEDINGUNGEN:

Input pulse duration (A, B, C, D)	Eingangsimpulsdauer (A, B, C, D)	t_I	> 500	ns
Reset pulse duration (\bar{R})	Rückstellimpulsdauer (\bar{R})	$t_{\bar{R}}$	> 500	ns
Transition time input A, B input C, D	Signal-Übergangszeit Eingang A, B Eingang C, D	t_{TLL} t_{THL}	> 0,1 > 1	$\text{V}/\mu\text{s}$ $\text{V}/\mu\text{s}$
Preset (input C, D)	Voreilung (Eingang C, D)	t_V	> 500	ns
Fan-out from each output level H level L	Ausgangsfächer pro Gatter H-Zustand L-Zustand	N_{OH} N_{OL}	max. 100 max. 10	
Resistance of timing circuit resistance range for high accuracy	Widerstand des Zeitbestim- menden Gliedes Widerstandsbereich für hohe Genauigkeit	R_t	5 . . . 500	$\text{k}\Omega$
Capacitance of timing circuit	Kondensator des Zeitbestim- menden Gliedes	C_t	40 . . . 200	$\text{k}\Omega$
Integrating capacitance	Integrationskapazität	C_N	0 . . . (ohne Beschränkung) 0 . . . 500	pF pF

MONOLITHISCHER SECHS-KANAL-SCHALTER-MNOS MIT KANAL P
FÜR DIGITALE TECHNIK

Maximum ratings:

Gate-emitter voltage	Gate-Emitter-Spannung	U_{GSM}	max	-30	V
Collector-emitter voltage	Kollektor-Emitter-Spannung	U_{DSM}	max	-30	V
Emitter-collector voltage	Emitter-Kollektor-Spannung	U_{SDM}	max	-30	V
Collector current	Kollektorstrom	I_{DM}	max	-50	mA
Gate current ¹⁾	Gatestrom ¹⁾	I_{GM}	max	+0,1	mA
Power dissipation ($\theta_c = 25^\circ\text{C}$) for one switch	Verlustleistung ($\theta_c = 25^\circ\text{C}$) für einen Schalter	P_M	max	150	mW
total circuit	ganze Schaltung	P_M	max	600	mW
Operating temperature range	Betriebstemperaturbereich	θ_a	max	0 ... +70	°C
Storage temperature range	Lagertemperaturbereich	θ_{Stg}	max	-55 ... +155	°C

¹⁾ Maximum forward current of protection Zener diode.

Maximal Durchlass-Strom der Zener-Schutzdiode.

Grenzwerte:

Gate-Emitter-Spannung	U_{GSM}	max	-30	V
Kollektor-Emitter-Spannung	U_{DSM}	max	-30	V
Emitter-Kollektor-Spannung	U_{SDM}	max	-30	V
Kollektorstrom	I_{DM}	max	-50	mA
Gatestrom ¹⁾	I_{GM}	max	+0,1	mA
Verlustleistung ($\theta_c = 25^\circ\text{C}$) für einen Schalter	P_M	max	150	mW
ganze Schaltung	P_M	max	600	mW
Betriebstemperaturbereich	θ_a	max	0 ... +70	°C
Lagertemperaturbereich	θ_{Stg}	max	-55 ... +155	°C

Connection diagram

Top view

MH 2009

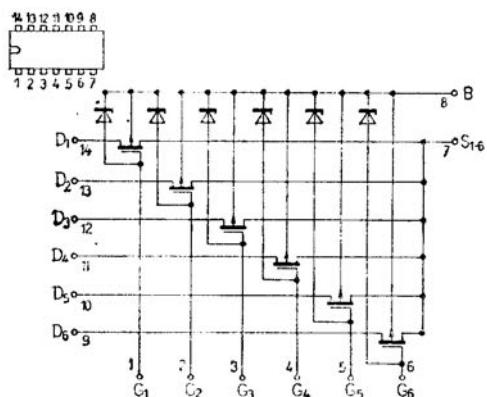
- 1. Gate G1
- 2. Gate G2
- 3. Gate G3
- 4. Gate G4
- 5. Gate G5
- 6. Gate G6
- 7. Emitter S1-6
- 8. Substrat B
- 9. Collector D6
- 10. Collector D5
- 11. Collector D4
- 12. Collector D3
- 13. Collector D2
- 14. Collector D1

Sockelschaltung

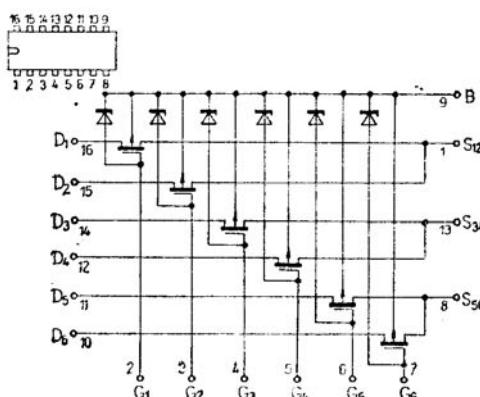
Ansicht von oben

MH 2009A

- 1. Emitter S12
- 2. Gate G1
- 3. Gate G2
- 4. Gate G3
- 5. Gate G4
- 6. Gate G5
- 7. Gate G6
- 8. Emitter S56
- 9. Substrat B
- 10. Collector D6
- 11. Collector D5
- 12. Collector D4
- 13. Emitter S34
- 14. Collector D3
- 15. Collector D2
- 16. Collector D1



MH 2009



MH 2009A

CHARACTERISTIC DATA:

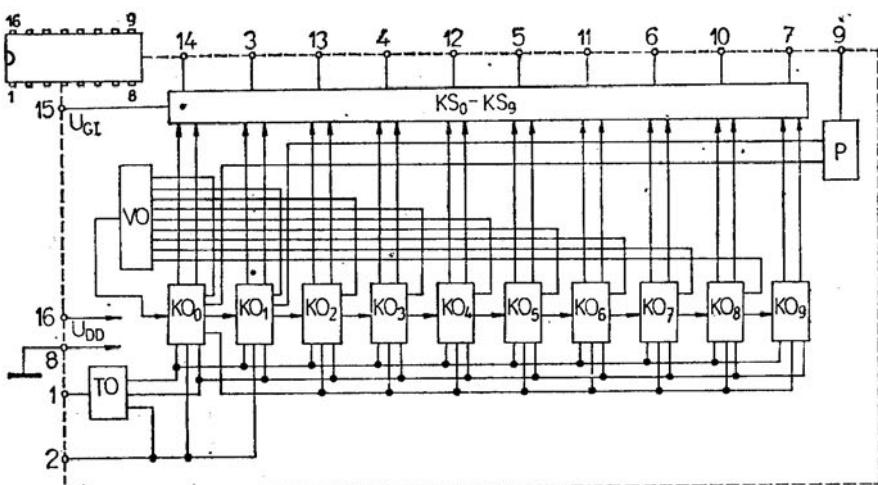
KENNDATEN:

$\theta_a = 25^\circ\text{C}$

Threshold voltage $U_{GS} = U_{DS}$, $I_D = 10 \mu\text{A}$	Schwellenspannung	U_T	-2,5 ... -6	V
Gate-terminal forward current $U_{DS} = 0$, $U_{GS} = -20 \text{ V}$	Gatereststrom	$-I_{GSO}$	< 5	nA
Zero-gate-voltage drain current $U_{GS} = 0$, $U_{DS} = -20 \text{ V}$	Kollektorreststrom	I_{DSO}	< 10	nA
Zero-gate-voltage source current $U_{GS} = 0$, $U_{DS} = -20 \text{ V}$	Kollektor-Emitterreststrom	$-I_{SDO}$	< 25	nA
Drain-source on-state resistance $U_{GS} = -20 \text{ V}$, $I_D = 100 \mu\text{A}$, $U_{SB} = 0$	Kanalwiderstand	$r_{DS (ON)}$	< 400	Ω
Gate-source capacitance $U_{DS} = U_{GS} = 0$, $f = 1 \text{ MHz}$	Gatekapazität	C_{GS}	< 7	pF
Drain on-state current $U_{GS} = U_{DS} = -10 \text{ V}$	Kollektorstrom	I_D	-8	mA
Small-signal common gate forward transfer admittance $U_{GS} = U_{DS} = -10 \text{ V}$, $f = 1 \text{ kHz}$	Steilheit bei kleiner Aussteuerung in Gateschaltung	S	2,5	mS

MAXIMUM RATINGS • GRENZDATEN

U_{DD}	+0,3 ... -20	V
U_{GI}	+0,3 ... -20	V
U_{IT}	+0,3 ... -20	V
U_{IN}	+0,3 ... -20	V
ϑ_a	0 ... +70	°C
ϑ_{stg}	-20 ... +125	°C



Base connection diagram: (top view)		Sockelschaltung (Ansicht von oben)
1.	Clock input T	Takteingang T
2.	Reset input N	Rückstelleingang N
3.	Output O1	Ausgang O1
4.	Output O3	Ausgang O3
5.	Output O5	Ausgang O5
6.	Output O7	Ausgang O7
7.	Output O9	Ausgang O9
8.	Substrat (earth)	Substrat (Erde)
9.	Output of carry circuit P	Ausgang der Übertragungsschaltung P
10.	Output O8	Ausgang O8
11.	Output O6	Ausgang O6
12.	Output O4	Ausgang O4
13.	Output O2	Ausgang O2
14.	Output O0	Ausgang O0
15.	Supply voltage of output stages U_{GI}	Speisespannung von Endstufen U_{GI}
16.	Supply voltage U_{DD}	Speisespannung U_{DD}

BASIC TECHNICAL DATA • TECHNISCHE GRUNDDATEN

Supply current $U_{DD} = -20$ V	Stromaufnahme $I_{DD} 2,5$ mA
Noise margin $U_{DD} = -19,5$ V, $I_O = 0$	Störsicherheit $U_N 2,0$ V

Outlines • Abmessungen IO 14

CHARACTERISTIC DATA • KENNDATEN

STATIC DATA • STATISCHE KENNDATEN: $\vartheta_a = 0 \dots +70$ °C, $U_{DD} = -16,5 \dots -19,5$ V

Input leak current T $U_{IT} = -10$ V	Eingangs-Ableitstrom T	I_{IT}	< 1	µA
Input leak current N $U_{IN} = -10$ V	Eingangs-Ableitstrom N	I_{IN}	< 1	µA
Input capacitance T $U_{IT} = -5$ V, $f = 100$ kHz	Eingangskapazität T	C_{IT}	< 10	pF
Input capacitance N $U_{IN} = -5$ V, $f = 100$ kHz	Eingangskapazität N	C_{IN}	< 10	pF
Input voltage — level H (log 0)	Eingangsspannung — H-Zustand	$-U_{IH}$	< 1,5	V
Input voltage — level L (log 1)	Eingangsspannung — L-Zustand	$-U_{IL}$	> 5,0	V
Output voltage — level H (log 0) $I_{OH} = -100$ µA	Ausgangsspannung — H-Zustand	$-U_{OH}$	< 1,0	V
Output voltage — level L (log 1) $I_{OL} = 10$ µA	Ausgangsspannung — L-Zustand	$-U_{OL}$	> 6,0	V

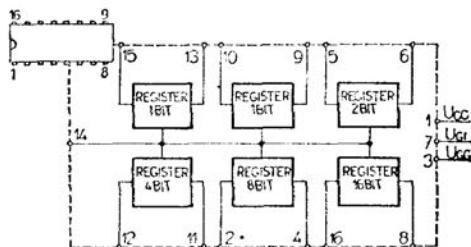
DYNAMIC DATA • DYNAMISCHE KENNDATEN: $\vartheta_a = +25$ °C, $U_{DD} = -17$ V

Clock impulse frequency	Taktfrequenz	f_ϕ	0 ... 100	kHz
Clock Impulse width	Taktimpulsbreite			
level L	L-Zustand	t_{WL}	> 5	µs
level H	H-Zustand	t_{WH}	> 5	µs
Propagation delay time of leading edge of output signal	Verzögerungszeit der Ausgangssignal-Anlaufkante	t_{DHL}	< 4	µs
Propagation delay time of trailing edge of output signal	Verzögerungszeit der Ausgangssignal-Auslaufkante	t_{DLH}	< 4	µs
Leading edge and trailing edge of clock impulses	Impulsflanke — Anstiegzeit und Abfallzeit der Taktimpulsen	t_{THL} t_{TLH}	< 200 < 200	µs µs
Reset impulse width	Rückstellimpulsbreite	t_{WNL}	> 5	µs

All parameters marked with letter L are related to low (more negative) voltage level, with letter H to high (more positive) voltage level.
Alle Parameter, bezeichnete mit Buchstabe L, beziehen sich zum niedrigeren (negativeren) Spannungszustand, mit Buchstabe H zum höheren (positiveren) Spannungszustand.

MAXIMUM RATINGS • GRENZDATEN

Voltage difference	Spannungsdifferenz			
U_{CC} ; U_{GG}	-20 . . . +0,3			V
U_{CC} ; U_{GI}	-10 . . . +0,3			V
U_{CC} ; U_I	-10 . . . +0,3			V
U_{CC} ; $U\Phi$	-10 . . . +0,3			V
Power dissipation	Leistungsverbrauch	P_{tot}	200	mW
Operating temperature range	Betriebstemperaturbereich	ϑ_a	0 . . . +70	°C
Storage temperature range	Lagertemperaturbereich	ϑ_{stg}	-55 . . . +155	°C



BASIC TECHNICAL DATA: TECHNISCHE GRUNDDATEN:

Supply current U_{CC}	Stromaufnahme U_{CC}	I_{CC}	8	mA
U_{GG}	U_{GG}	I_{GG}	8	mA
Noise margin min.	Störsicherheit min.	U	1	V

Outlines • Abmessungen IO 14

Base connection diagram: (top view)	Sockelschaltung: (Ansicht von oben)
1. U_{CC} supply voltage	Speisespannung U_{CC}
2. input 8	Eingang 8
3. U_{CG} supply voltage	Speisespannung U_{CG}
4. output 8	Ausgang 8
5. input 2	Eingang 2
6. output 2	Ausgang 2
7. U_{CI} supply voltage	Speisespannung U_{CI}
8. output 16	Ausgang 16
9. output 1b	Ausgang 1b
10. input 1b	Eingang 1b
11. output 4	Ausgang 4
12. input 4	Eingang 4
13. output 1a	Ausgang 1a
14. clock ϕ	Takt ϕ
15. input 1a	Eingang 1a
16. input 16	Eingang 16

CHARACTERISTIC DATA • KENNDATEN

STATIC DATA • **STATISCHE KENNDATEN:** $\vartheta_a = 0 \dots +70^\circ\text{C}$, $U_{CC} = +5 \pm 0.25 \text{ V}$, $U_{CI} = 0 \text{ V}$, $U_{GG} = -12 \text{ V} \pm 0.5 \text{ V}$

Clock input voltage level L	Takteingangsspannung L-Zustand	$U\Phi_L$	< 0,8	V
level H	H-Zustand	$U\Phi_H$	> 3,5	V
Clock input current $-U\Phi = 5 \text{ V}$	Takteingangsstrom	$I\Phi$	< 1,0	μA
Clock input capacitance $U\Phi = U_{CC}; f = 1 \text{ MHz}$	Takteingangskapazität	$C\Phi$	< 20	pF
Data input voltage level L	Dateneingangsspannung L-Zustand	U_{IL}	< 0,8	V
level H	H-Zustand	U_{IH}	> 3,5	V
Data input current $-U_I = 5 \text{ V}$	Dateneingangsstrom	I_I	< 1,0	μA
Data input capacitance $U\Phi = U_{CC}; f = 1 \text{ MHz}$	Dateneingangskapazität	C_I	< 10	pF
Data output voltage level L, $I_{OL} = 1,6 \text{ mA}$	Datenausgangsspannung L-Zustand	U_{OL}	< 0,4	V
level H, $I_{OH} = 0,1 \text{ mA}$	H-Zustand	U_{OH}	> 4,0	V

DYNAMIC DATA • DYNAMISCHE KENNDATEN: $\vartheta_a = +25^\circ\text{C}$, $U_{CC} = +5\text{ V}$, $U_{G1} = 0\text{ V}$, $U_{GG} = -12\text{ V}$

Clock impulse frequency	Taktfrequenz	$f\Phi$	0 . . . 1,0	MHz
Clock impulse width	Taktimpulsbreite			
level H	H-Zustand	t_{WH}	> 450	ns
level L	L-Zustand	t_{WL}	> 400	ns
Transition rise time of clock frequency	Taktsignal-Übergangszeit LH-Flanke	t_{TLH}	< 1,0	μ s
Transition fall time of clock frequency	Taktsignal-Übergangszeit HL-Flanke	t_{THL}	< 1,0	μ s
Data input setup time towards clock impulse Φ , ev. Φ_1	Dateneingangsvoreilung gegen Taktimpuls Φ , ev. Φ_1	t_{setup}	> 200	ns
Data input hold time towards clock impulse Φ , ev. Φ_1	Dateneingangsversetzung gegen Taktimpuls Φ , ev. Φ_1	t_{hold}	> 25	ns
Data output propagation delay time towards clock impulse Φ , ev. Φ_2 (last one gate TTL)	Datenausgangsverzögerungszeit gegen Taktimpuls Φ , ev. Φ_2 (Belastung ein Gatter TTL)			
level H	H-Zustand	t_{PLH}	< 450	ns
level L	L-Zustand	t_{PHL}	< 450	ns

MAXIMUM RATINGS • GRENZDATEN

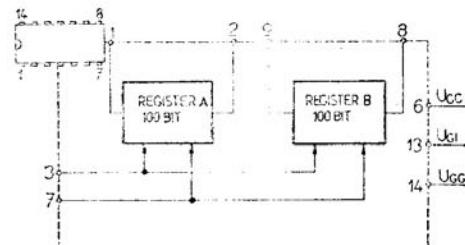
Voltage difference Spannungsdifferenz

$U_{CC}; U_{GG}$	-20 . . . +0,3	V
$U_{CC}; U_{GI}$	-10 . . . +0,3	V
$U_{CC}; U_I$	-10 . . . +0,3	V
$U_{CC}; U_{\Phi}$	-20 . . . +0,3	V

Power dissipation Leistungsverbrauch P_{tot} 200 mW

Operating temperature range Betriebstemperaturbereich ϑ_a 0 . . . +70 °C

Storage temperature range Lagertemperaturbereich ϑ_{stg} -55 . . . +155 °C



BASIC TECHNICAL DATA: TECHNISCHE GRUNDDATEN:

Supply current U_{CC}	Stromaufnahme U_{CC}	I_{CC}	8	mA
	U_{GG}	I_{GG}	8	mA
Noise margin min.	Störsicherheit min.	U	1	V

Base connection diagram: (top view)

1. input A	Eingang A
2. output A	Ausgang A
3. clock Φ_1	Takt Φ_1
4. —	—
5. —	—
6. U_{CC} supply voltage	Speisespannung U_{CC}
7. clock Φ_2	Takt Φ_2
8. output B	Ausgang B
9. input B	Eingang B
10. —	—
11. —	—
12. —	—
13. U_{GI} supply voltage	Speisespannung U_{GI}
14. U_{GG} supply voltage	Speisespannung U_{GG}

Outlines • Abmessungen IO 13

CHARACTERISTIC DATA • KENNDATEN

STATIC DATA • STATISCHE KENNDATEN: $\vartheta_a = 0 \dots +70^\circ C$, $U_{CC} = +5 \pm 0,25 V$, $U_{GI} = 0 V$, $U_{GG} = -12 \pm 0,5 V$

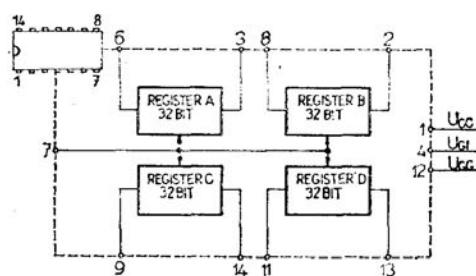
Clock input voltage	Takteingangsspannung			
level L	L-Zustand	$U_{\Phi L}$	< 11,0	V
level H	H-Zustand	$U_{\Phi H}$	> 3,5	V
Clock input current	Takteingangsstrom	I_{Φ}	< 1,0	μA
$-U_{\Phi} = 17 V$				
Clock input capacitance	Takteingangskapazität	C_{Φ}	< 45	pF
$U_{\Phi} = U_{CC}; f = 1 MHz$				
Data input voltage	Dateneingangsspannung			
level L	L-Zustand	U_{IL}	< 0,8	V
level H	H-Zustand	U_{IH}	> 3,5	V
Data input current	Dateneingangsstrom	I_I	< 1,0	μA
$-U_I = 5 V$				
Data input capacitance	Dateneingangskapazität	C_I	< 10	pF
$U_{\Phi} = U_{CC}; f = 1 MHz$				
Data output voltage	Datenausgangsspannung			
level L, $I_{OL} = 1,6 mA$	L-Zustand	U_{OL}	< 0,4	V
level H, $I_{OH} = 0,1 mA$	H-Zustand	U_{OH}	> 4,0	V

DYNAMIC DATA • DYNAMISCHE KENNDATEN: $\vartheta_a = +25^\circ C$, $U_{CC} = +5 V$, $U_{GI} = 0 V$, $U_{GG} = -12 V$

Clock impulse frequency	Taktfrequenz	f_{Φ}	0,001 . . . 2	MHz
Clock impulse width	Taktimpulsbreite			
level H	H-Zustand	t_{WH}	0,2 . . . 25	ns
Transition rise time of clock frequency	Taktsignal-Übergangszeit LH-Flanke	t_{TLH}	< 1,0	μs
Transition fall time of clock frequency	Taktsignal-Übergangszeit HL-Flanke	t_{THL}	< 1,0	μs
Data input setup time towards clock impulse Φ, ev. Φ_1	Dateneingangsvoreilung gegen Taktimpuls Φ, ev. Φ_1	t_{setup}	> 200	ns
Data input hold time towards clock impulse Φ, ev. Φ_1	Dateneingangsversetzung gegen Taktimpuls Φ, ev. Φ_1	t_{hold}	> 0	ns
Data output propagation delay time towards clock impulse Φ, ev. Φ_2 (last one gate TTL)	Datenausgangsverzögerungszeit gegen Taktimpuls Φ, ev. Φ_2 (Belastung ein Gatter TTL)	t_{PLH}	< 250	ns
level H	H-Zustand	t_{PHL}	< 250	ns
level L	L-Zustand			

MAXIMUM RATINGS • GRENZDATEN

Voltage difference	Spannungsdifferenz		
$U_{CC}; U_{GG}$	-20 . . . +0,3	V	
$U_{CC}; U_{GI}$	-10 . . . +0,3	V	
$U_{CC}; U_I$	-10 . . . +0,3	V	
$U_{CC}; U_\Phi$	-10 . . . +0,3	V	
Power dissipation	Leistungsverbrauch	P_{tot}	300 mW
Operating temperature range	Betriebstemperaturbereich	ϑ_a	0 . . . +70 °C
Storage temperature range	Lagertemperaturbereich	ϑ_{stg}	-55 . . . +155 °C



BASIC TECHNICAL DATA • TECHNISCHE GRUNDDATEN:

Supply current U_{CC}	Stromaufnahme U_{CC}	I_{CC}	15	mA
U_{GG}	U_{GG}	I_{GG}	15	mA

Noise margin min.

Störsicherheit min.

Outlines • Abmessungen IO 13

Base connection diagram:

(top view)

- 1. U_{CC} supply voltage
- 2. output B
- 3. output A
- 4. U_{GI} supply voltage
- 5. —
- 6. input A
- 7. clock ϕ
- 8. output B
- 9. input C
- 10. —
- 11. input D
- 12. U_{GG} supply voltage
- 13. output D
- 14. output C

Sockelschaltung:

(Ansicht von oben)

- Speisespannung U_{CC}
- Ausgang B
- Ausgang A
- Speisespannung U_{GI}
-
- Eingang A
- Takt ϕ
- Eingang B
- Eingang C
-
- Eingang D
- Speisespannung U_{GG}
- Ausgang D
- Ausgang C

CHARACTERISTIC DATA • KENNDATEN

STATIC DATA • STATISCHE KENNDATEN: $\vartheta_a = 0 \dots +70^\circ\text{C}$, $U_{CC} = +5 \pm 0,25 \text{ V}$, $U_{GI} = 0 \text{ V}$, $U_{GG} = -12 \pm 0,5 \text{ V}$

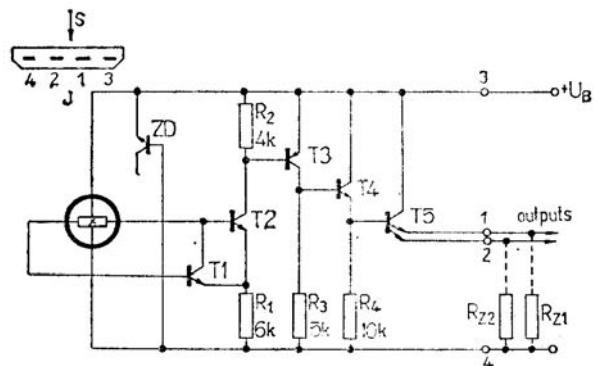
Clock input voltage level L	Takteingangsspannung L-Zustand	$U_{\Phi L}$	< 0,8	V
	H-Zustand	$U_{\Phi H}$	> 3,5	V
Clock input current $-U_\Phi = 5 \text{ V}$	Takteingangsstrom	I_Φ	< 1,0	μA
Clock input capacitance $U_\Phi = U_{CC}; f = 1 \text{ MHz}$	Takteingangskapazität	C_Φ	< 20	pF
Data input voltage level L	Dateneingangsspannung L-Zustand	U_{IL}	< 0,8	V
level H	H-Zustand	U_{IH}	> 3,5	V
Data input current $-U_I = 5 \text{ V}$	Dateneingangsstrom	I_I	< 1,0	μA
Data input capacitance $U_I = U_{CC}; f = 1 \text{ MHz}$	Dateneingangskapazität	C_I	< 10	pF
Data output voltage level L, $I_{OL} = 1,6 \text{ mA}$	Datenausgangsspannung L-Zustand	U_{OL}	< 0,4	V
level H, $I_{OH} = 0,1 \text{ mA}$	H-Zustand	U_{OH}	> 4,0	V

DYNAMIC DATA • DYNAMISCHE KENNDATEN: $\vartheta_a = +25^\circ\text{C}$, $U_{CC} = +5 \text{ V}$, $U_{GI} = 0 \text{ V}$, $U_{GG} = -12 \text{ V}$

Clock impulse frequency	Taktfrequenz	f_Φ	0 . . . 1,0	MHz
Clock impulse width level H	Taktempulsbreite H-Zustand	t_{WH}	> 450	ns
level L	L-Zustand	t_{WL}	> 400	ns
Transition rise time of clock frequency	Taktsignal-Übergangszeit LH-Flanke	t_{TLH}	< 1,0	μs
Transition fall time of clock frequency	Taktsignal-Übergangszeit HL-Flanke	t_{THL}	< 1,0	μs
Data input setup time towards clock impulse Φ , ev. Φ_1	Dateneingangsvoreilung gegen Taktimpuls Φ , ev. Φ_1	t_{setup}	> 200	ns
Data input hold time towards clock impulse Φ , ev. Φ_1	Dateneingangsversetzung gegen Taktimpuls Φ , ev. Φ_1	t_{hold}	> 25	ns
Data output propagation delay time towards clock impulse Φ , ev. Φ_2 (last one gate TTL)	Datenausgangsverzögerungszeit gegen Taktimpuls Φ , ev. Φ_2 (Belastung ein Gatter TTL)	t_{PLH}	< 450	ns
level H	H-Zustand	t_{PHL}	< 450	ns
level L	L-Zustand	t_{PHL}	< 450	ns

MONOLITHISCHER INTEGRIERTER SCHALTKREIS
FÜR MAGNETISCH BETÄTIGTE KONTAKTLOSE SCHALTER

Maximum ratings:	Grenzwerte:				
Supply voltage	Speisespannung	$U_{3/4}$	$5 \pm 0,1$	V	
Output current	Ausgangstrom	$I_{1/4}$ $I_{2/4}$	max max	10 10	mA mA
Output current with parallel connected outputs	Ausgangstrom mit parallel gekoppelten Ausgängen	$I_{1/4} + I_{2/4}$	max	20	mA
Operating temperature range	Umgebungstemperaturbereich	ϑ_a	max	0 ... +55	°C
Storage temperature range	Lagertemperaturbereich	ϑ_{stg}	max	-55 ... +55	°C

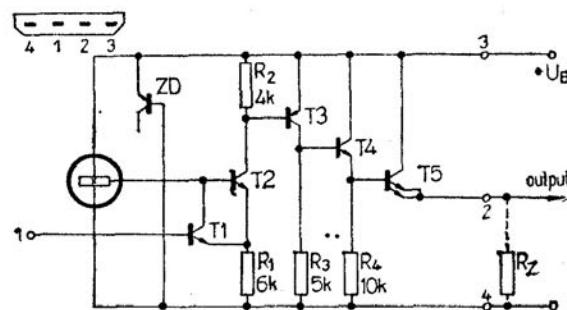


CHARACTERISTIC DATA: KENNDATEN: $\vartheta_a = 25^\circ\text{C}$

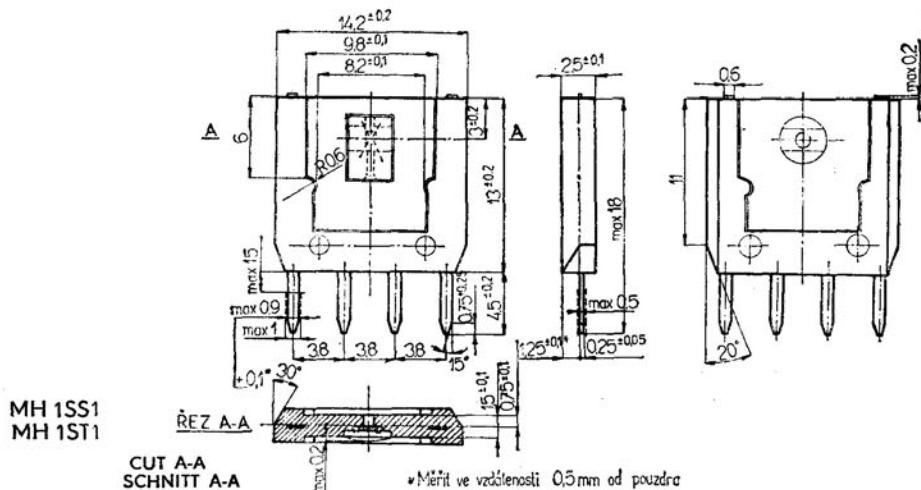
Output voltage - L level $U_{3/4} = 5 \pm 0,01 \text{ V}$, $R_Z = 2,5 \text{ k}\Omega$	Ausgangsspannung - L-Zustand $U_{3/4} = 5 \pm 0,01 \text{ V}$, $R_Z = 2,5 \text{ k}\Omega$	$U_{1/4}$ $U_{2/4}$	< 0,25 < 0,25	V V
Output voltage - H level $U_{3/4} = 5 \pm 0,01 \text{ V}$, $I_Z = 1 \dots 10 \text{ mA}$	Ausgangsspannung - H-Zustand $U_{3/4} = 5 \pm 0,01 \text{ V}$, $I_Z = 1 \dots 10 \text{ mA}$	$U_{1/4}$ $U_{2/4}$	> 3,15 > 3,15	V V
Magnetic induction - H level $U_{3/4} = 5 \pm 0,01 \text{ V}$, $I_{Z1} = I_{Z2} = 1 \dots 10 \text{ mA}$	Magnetische Induktion - H-Zustand	B	0,03 ... 0,08	T
Magnetic induction - L level $U_{3/4} = 5 \pm 0,01 \text{ V}$, $R_{Z1} = R_{Z2} = 2,5 \text{ k}\Omega$	Magnetische Induktion - L-Zustand	B	< 0,015	T
Magnetic hysteresis $U_{3/4} = 5 \pm 0,01 \text{ V}$, $I_{Z1} = I_{Z2} = 1 \dots 10 \text{ mA}$	Magnetische Hysterese	A B	< 0,015	T
Insulator output current $U_{1/2} = 5 \text{ V}$ $U_{2/1} = 5 \text{ V}$	Ausgang-isolationsstrom	$I_{1/2}$ $I_{2/1}$	< 1 < 1	mA mA
Switching time - rise time $U_{3/4} = 5 \pm 0,01 \text{ V}$, $I_{Z1} = I_{Z2} = 1 \dots 10 \text{ mA}$	Schaltzeit - Anstiegzeit	t_r	< 0,5	μs
Switching time - fall time $U_{3/4} = 5 \pm 0,01 \text{ V}$, $I_{Z1} = I_{Z2} = 1 \dots 10 \text{ mA}$	Schaltzeit - Abfallzeit	t_f	< 10	μs
Supply current - H level $U_{3/4} = 5 \pm 0,01 \text{ V}$, $R_{Z1} = R_{Z2} = 2,5 \text{ k}\Omega$	Speisestrom - H-Zustand	$I_{3/4}$	< 15	mA

Maximum ratings: Grenzwerte:

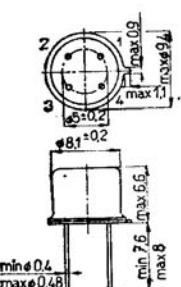
Supply voltage	Speisespannung	$U_{3/4}$	$5 \pm 0,1$	V
Output current	Ausgangsstrom	$I_{2/4}$	max 15	mA
Operating temperature range	Umgebungstemperaturbereich	ϑ_a	0 ... +55	°C
Storage temperature range	Lagertemperaturbereich	ϑ_{stg}	-55 ... +55	°C

CHARACTERISTIC DATA: KENNDATEN: $\vartheta_a = 25^\circ\text{C}$

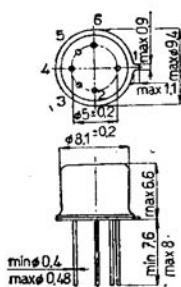
Output voltage - L level $U_{3/4} = 5 \pm 0,01 \text{ V}, R_z = 2,5 \text{ k}\Omega$	Ausgangsspannung - L-Zustand	$U_{2/4}$	< 0,25	V
Output voltage - H level $U_{3/4} = 5 \pm 0,01 \text{ V}, I_z = 1 \dots 10 \text{ mA}$	Ausgangsspannung - H-Zustand	$U_{2/4}$	> 3,15	V
Input voltage - L level $U_{3/4} = 5 \pm 0,01 \text{ V}, R_z = 2,5 \text{ k}\Omega$	Eingangsspannung - L-Zustand	$U_{1/4}$	> 2,45	V
Input voltage - H level $U_{3/4} = 5 \pm 0,01 \text{ V}, I_z = 1 \dots 10 \text{ mA}$	Eingangsspannung - H-Zustand	$U_{1/4}$	< 2,30	V
Input voltage difference $U_{3/4} = 5 \pm 0,01 \text{ V}$	Eingangsspannungsdifferenz	$\Delta U_{1/4}$	< 40	mV
Switching time - rise time $U_{3/4} = 5 \pm 0,01 \text{ V}, I_z = 1 \dots 10 \text{ mA}$	Schaltzeit - Anstiegzeit	t_r	< 0,5	μs
Switching time - fall time $U_{3/4} = 5 \pm 0,01 \text{ V}, I_z = 1 \dots 10 \text{ mA}$	Schaltzeit - Abfallzeit	t_f	< 10	μs
Supply current - H level $U_{3/4} = 5 \pm 0,01 \text{ V}, R_z = 2,5 \text{ k}\Omega$	Speisestrom - H-Zustand	$I_{3/4}$	< 15	mA



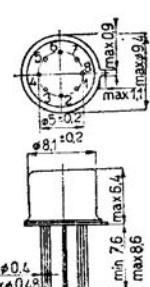
INTEGRATED CIRCUITS ● INTEGRIERTE SCHALTKREISE



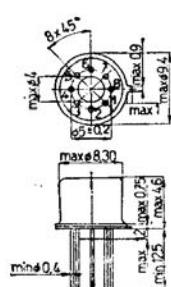
IO 1



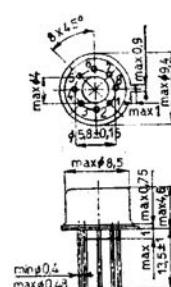
IO 2



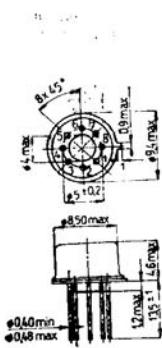
IO 3



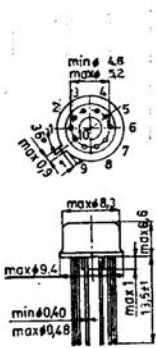
IO 4



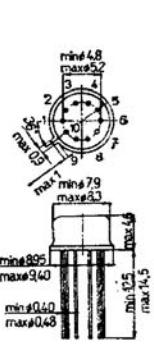
IO 5



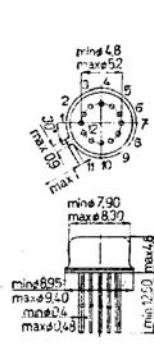
IO 6



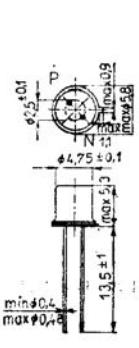
IO 7



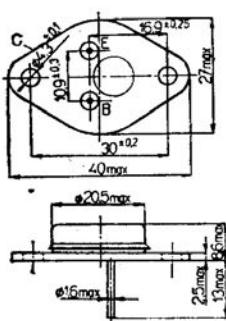
IO 8



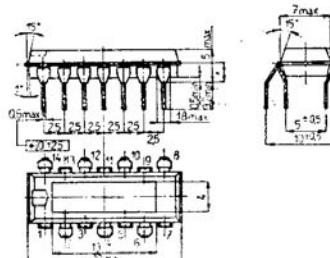
IO 9



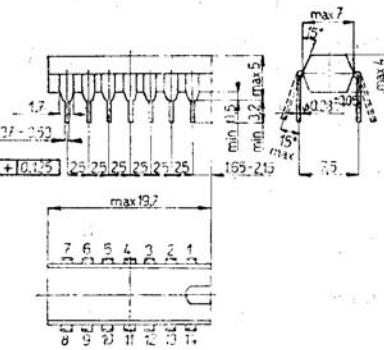
IO 10



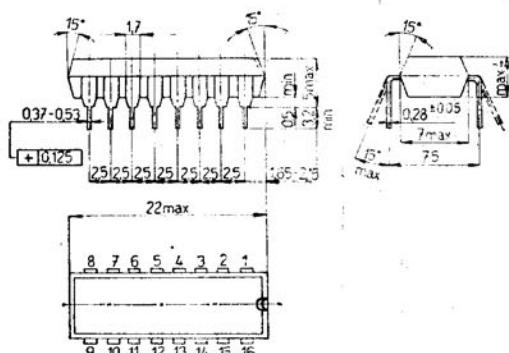
IO 11



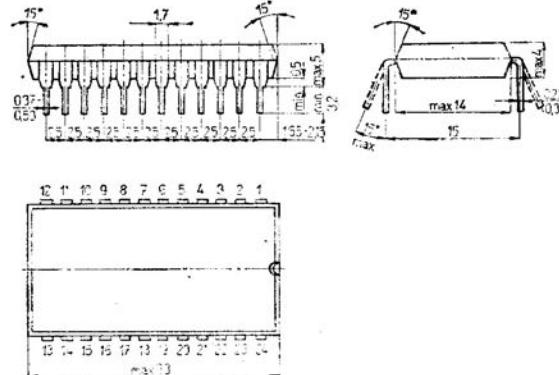
IO 12



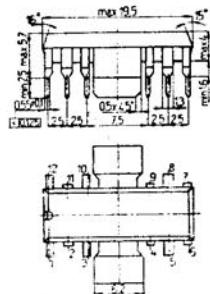
IO 13



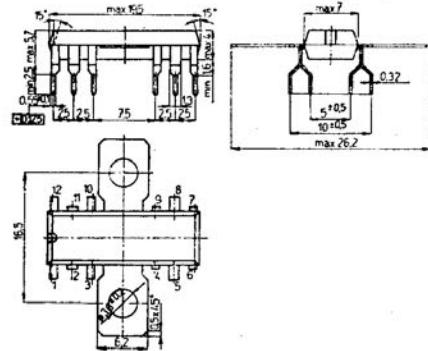
IO 14



IO 15



IO 16



IO 17

Serial number Seriennummer	Case • Gehäuse TESLA (ČSN 35 8720)		Correspond to • Entspricht ca		JEDEC	RVHP enclosure Kappe	base Socket
	enclosure Kappe	base Sockel	IEC enclosure Kappe	base Sockel			
IO1	K505	K304A	191-C4	191-B6C	TO-12	A1	B1
IO2	K505	K406A	191-C4	—	—	A1	—
IO3	K506	P402A	191-C4	191-B7C	TO-77	A19	—
IO4	K512	P402B	191-C4	191-B7C	TO-77	A19	—
IO5	K512	P422B	191-C4	—	TO-77	A19	—
IO6	K512	P412B	191-C4	191-B7C	TO-77	A19	—
IO7	K505	P403B	191-C23	191-B31	TO-74	A15	—
IO8	K512	P403B	191-C23	191-B31	TO-74	A15	—
IO9	K512	P404B	191-C23	191-B32	TO-73	A15	—
IO10	K507	P103B	197-C7	191-B10	—	A7	B11A
IO11	K601	P601F	191-C14B	191-B18	~TO-73	~A4	~B6
IO12	K402	—	—	—	TO-116	—	—
IO13	—	—	—	—	—	—	—
IO14	—	—	—	—	—	—	—
IO15	—	—	—	—	—	—	—
IO16	K408	—	—	—	—	—	—
IO17	K409	—	—	—	—	—	—

TRUTH TABLE • LOGISCHES VERHALTEN

MH7472, MH8472, MH5472

t_n		
J	K	Q _n
0	0	Q _n
0	1	0
1	0	1
1	1	Q _n

MH7474, MH8474, MH5474

(one flip-flop — ein Flipflop)

t_n		
input D	output Q	output \bar{Q}
Eingang D	Ausgang Q	Ausgang \bar{Q}
0	0	1
1	1	0

Remarks: • Bemerkungen:

1. $J = J_1 \cdot J_2 \cdot J_3$
2. $K = K_1 \cdot K_2 \cdot K_3$
3. t_n = bit time before clock pulse
Zeitpunkt vor dem Taktimpuls
4. $t_n + 1$ = bit time after clock pulse
Zeitpunkt nach dem Taktimpuls
5. Q_n = state on output Q in time t_n
Stand am Ausgang Q im Zeit t_n

GLOSSARY OF USED ABBREVIATIONS

ERLÄUTERUNGEN DER ANGEWENDETEN BEZEICHNUNGEN

A	current gain	Stromverstärkung
AGC	automatic gain control	AGC-Bereich
ARM	A. M. rejection	AM-Unterdrückung
A_{pd}	power gain as differential amplifier	Leistungsverstärkung als Differentialverstärker
A_{pk}	power gain as cascode amplifier	Leistungsverstärkung als Kaskodenverstärker
A_u	voltage gain	Spannungsverstärkung
$A_{ul} - A_{ull}$	differential voltage gain	Differential-Spannungsverstärkung
A_{ud}	differential voltage gain	Differential-Spannungsverstärkung
B	unbalance	Urwucht
BW	bandwidth	Bandbreite
C_I	input capacitance	Eingangskapazität
CMR	common-mode rejection ratio	Gleichphasiges Signalunterdrückungs-Verhältnis
E_{UD}	supply voltage rejection ratio	Empfindlichkeit an Betriebsspannungsänderung
F	noise factor	Rauschfaktor
F_d	noise factor in differential amplifier	Rauschfaktor als Differentialverstärker
f	frequency	Frequenz
$f_{T \min}$	cut-off frequency at which $h_{21e} = 1$	Grenzfrequenz, bei welcher $h_{21e} = 1$
h_{21E}	current gain in grounded emitter circuit, static value	Gleichstromverstärkungsfaktor in Emitterschaltung
h_{21e}	current gain in grounded emitter circuit, small signal value	Kleinsignal-Stromverstärkungsfaktor in Emitterschaltung
$ h_{21e} $	absolute value of current amplifications factor	Stromverstärkungsfaktor-Absolutwert
I_C	operating current	Betriebsstrom
I_{CC}	collector current	Kollektorstrom
I_{DD}	operating current	Betriebsstrom
I_E	operating current	Betriebsstrom
I_{EE}	emitter current	Emitterstrom
I_I	operating current	Betriebsstrom
I_{IB}	input bias current	Eingangsstrom
I_{IO}	input offset current	Eingangs-Null-Strom (Eingangsbiasstrom)
I_{IQ}	input bias current	Eingangsstrom-Unsymmetrie (Eingangsoffsetstrom)
I_o	output current	Eingangs-Null-Strom (Eingangsbiasstrom)
I_{OP}	output peak current	Ausgangsstrom
I_Q	quiescent current	Ausgangsspitzenstrom
ΔI_Q	quiescent current range	Ruhestrom
I_{OS}	output short-circuit current	Ruhestromänderung
$I_{P/N}$	stabilized current	Ausgangs-Kurzschluss-Strom
K	total harmonic distortion	Stabilizierter Strom
P	dissipation	Verzerrung
P_O	output power	Verlustleistung
P_{tot}	total dissipation	Ausgangsleistung
R_{BE}	external resistance between base and emitter	Gesamtverlustleistung
R_G, R_g	generator internal resistance	Ausserer Widerstand zwischen Basis und Emitter
R_i	internal resistance	Generator-Innenwiderstand
R_t	input resistance	Innenwiderstand
R_{ISE}	input resistance of one input	Eingangswiderstand
R_o	output resistance	Eingangswiderstand von einem Eingang
R_{thja}, R_t	thermal resistance between junction and ambient air	Ausgangswiderstand
R_{thjc}, R_{t1}	thermal resistance between junction and case	Wärmewiderstand zwischen Sperrsicht und umgebender Luft
R_Z, R_L	load resistance	Wärmewiderstand zwischen Sperrsicht und Gehäuse
$rce(ON)$	channel resistance in closed state	Belastungswiderstand
$rce(OFF)$	channel resistance in unclosed state	Kanalwiderstand im geschalteten Zustand
r_{PN}	dynamic resistance	Kanalwiderstand im ungeschalteten Zustand
S	slew rate	Dynamischer Widerstand
SVR	supply voltage rejection ratio	Flankensteilheit
TK	av. temperature coefficient	Empfindlichkeit an Betriebsspannungsänderung
t_{ip}	impulse time	Mittlerer Temperaturkoeffizient
$t_{ip/T}$	tasting ratio	Impulsdauer
t_r	rise time	Tastverhältnis
U_B	supply voltage	Anstiegzeit
U_{BE}	base-emitter voltage	Speisespannung
U_{CB}	collector-base voltage	Basis-Emitter-Spannung
U_{CC}	positive supply voltage	Kollektor-Basis-Spannung
U_{CE}	collector-emitter voltage	Positive Speisespannung
U_{CEO}	collector-emitter voltage, base open	Kollektor-Emitter-Spannung
U_{EB}	emitter-base voltage	Kollektor-Emitter-Sperrspannung bei offener Basis
U_{DD}	supply voltage	Emitter-Basis-Spannung
U_{EE}	negative supply voltage	Speisespannung
U_I	input voltage	Negative Speisespannung
U_{ID}	differential input voltage	Eingangsspannung
$U_{In\ ef}$	input noise voltage, R. M. S. value	Differential-Eingangsspannung
U_{IO}	input offset voltage	Eingangs-Rauschspannung, effektive Eingangsspannung-Unsymmetrie (Eingangsoffsetspannung)
U_N	noise voltage	Rauschspannung
U_O	output voltage	Ausgangsspannung
ΔU_O	line regulation	Netzregelung
U_{OAF}	output A. F. voltage	NF-Ausgangsspannung
U_{OM}	output voltage, peak value	Ausgangsspannung (Spitzenwert)
$U_{OM/M}$	output voltage swing	Ausgangsspannung (Spitze-Spitze)
U_{ON}	noise output voltage	Ausgangsrauschspannung
U_{OO}	output offset voltage	Ausgangsspannung-Unsymmetrie

U_{OPP}	output voltage swing	Ausgangsspannung (Spitze-Spitze)
ΔU_{OT}	long term stability	Langzeitstabilität
$U_{P/N}$	reference voltage	Referenzspannung
$\Delta U_{P/N}$	reference voltage change	Referenzspannungs-Änderung
U_1	input voltage	Eingangsspannung
U_2	output voltage	Ausgangsspannung
ΔU_2	output voltage change	Ausgangsspannungs-Änderung
y_{21}	mutual conductance	Steilheit
Z_I	input impedance	Eingangs-Impedanz
Z_O	output impedance	Ausgangs-Impedanz
α_{IIO}	average temperature coefficient of input offset current	Mittl. Temperaturkoeffizient der Eingangsstrom-Unsymmetrie
α_{U10}	average temperature coefficient of input offset voltage	Mittl. Temperaturkoeffizient der Eingangsspannungs-Unsymmetrie
ϑ_a	ambient temperature	Umgebungstemperatur
ϑ_c	case temperature	Gehäusetemperatur
ϑ_j	junction temperature	Sperrsichttemperatur
ϑ_{stz}	storage temperature	Lagerungstemperatur